

## 위성 운용 환경하의 PCB 수명 시뮬레이션 연구

### PCB Lifecycle Simulation Study in Satellite Operation Environment

김 창 균<sup>1</sup> · 홍 근 표<sup>2\*</sup> · 송 동 호<sup>3\*</sup>

Chang-Gyun Kim<sup>1</sup> · KunPyo Hong<sup>2\*</sup> · DongHo Song<sup>3\*</sup>

#### 요 약

OBP(on board processing) 기술은 지능형 디지털 위성의 핵심 기술이다. PCB(printed circuit board)인 디지털 회로카드에 발사 및 위성 운용 시나리오를 적용하여 발사 후 발생할 수 있는 초기고장을 설계 단계에서 대응하는 시뮬레이션으로 향후 실제 운용 상황에서 발생할 수 있는 초기고장 분석에 관한 연구이다. ANSI / VITA 51.2는 고장물리, VITA 51.3은 초기고장배제(ESS)에 대한 표준이다. 군(軍)위성 운용 중에 회로카드의 수명 분석을 진행하였다. ESS는 전자기 적합성 분석 외 최종 제품의 설계, 부품 및 제조 및 조립 공정까지 관계되며 다각적인 검토가 요구되는 아주 중요한 최종 선택 중 하나이다. 본 연구는 가상 설계 원형(virtual prototype)을 VITA 51.3에서 권고된 시뮬레이션 도구를 활용해 고장 분석 및 대책하여 위성 예상 수명 연장에 기여하므로 차후 연구에 활용할 것을 제안한다.

#### Abstract

On-board processing is a core technology for intelligent digital satellites. This study analyzes the early failures that may occur in actual operation situations in the future by applying launch and satellite-operation scenarios to a digital circuit card, which is a printed circuit board, and responding to early failures that may occur after launch at the design stage. ANSI/VITA 51.2 is the standard for failure physics, whereas VITA 51.3 is the standard for ESSs. The lifetime of the circuit card is analyzed during the operation of a military satellite. The ESS is one of the most important final selections that requires a multifaceted review, including the final-product design, components, manufacturing and assembly processes, as well as electromagnetic compatibility analysis. This study suggests that the ESS will be utilized in future studies as it can extend the expected lifetime of a satellite via analysis and by implementing counter-measures for failures using the simulation tool recommended in VITA 51.3 using a virtual design prototype.

Key words: ESS, PCB, SATELLITE, OBP, Life Cycle

#### I. 서 론

디지털 위성 OBP(on-board processing) 핵심기술 개발 프로젝트는 과학기술정보통신부와 정보통신기획평가원

이 주관하여 2020년에 시작되었다. 주요 목표는 위성 활용을 극대화하기 위한 지능형 디지털 위성 OBP 핵심기술을 확보하는 것이었다. 또한, 군용 통신위성에서도 OBP 기술이 중요한 역할을 하고 있으며 현재도 진행 중이다.

「이 논문은 2024년 정부(방위사업청)의 재원으로 국방기술진흥연구소의 지원을 받아 수행된 연구임(KRIT-CT-22-079).」

모아소프트/고성능 PCB 기술연구소(MOASOFT/High-Performance PCB Technology Research Institute)

\*한화시스템/위성시스템 4팀(Hanwha Systems/Satellite System 4)

1: 수석연구원(<https://orcid.org/0000-0003-1464-6358>), 2: 수석연구원(<https://orcid.org/0009-0009-5217-1040>), 3: 수석연구원(<https://orcid.org/0009-0002-9901-8333>)

· Manuscript received December 4, 2024 ; Revised December 23, 2024 ; Accepted January 24, 2025. (ID No. 20241204-131)

· Corresponding Author: Chang-Gyun Kim (e-mail: [emc1@moasoftware.co.kr](mailto:emc1@moasoftware.co.kr))

군 통신위성은 고속 대용량 전송, 접속성, 생존성, 보안성 등 다양한 기능이 요구되며, 이를 효율적으로 수행하기 위해 디지털화된 OBP 기술이 필수 요소라고 할 수 있다<sup>[1]~[3]</sup>. OBP 위성 개발은 2025년 현재 1,085개의 위성을 쏘아올린 미국의 SPACE-X사의 starlink와 같은 사례를 통해 OBP 위성의 성능을 어느 정도 입증했다고도 볼 수 있다. 하지만, 그 동안 한국의 위성 개발은 헤리티지(Heritage) 위주의 부품 사용과 관습적 설계를 주로 해왔다. 간헐적으로 나온 연구 논문을 통해 전자파 장해(EMI)에 대한 회로 카드의 영향성 분석을 하였음을 관찰할 수 있으나 위성 고장을 다루는 연구는 잘 다루어지지 않아 전자파에 대한 영향성과 더불어 고장에 대한 관련 연구가 필요한 시점이다.

타국의 OBP 위성 개발 사례를 통해 많은 정보를 접할 수 있다. 미국의 경우, 위성용 부품의 설계 및 인증 단계에서 MIL-PRF-38534와 같은 규격을 시험하고 있지만 한국은 위성 부품 제작과 인증 절차조차 없는 것이 현실이다<sup>[1]~[4]</sup>.

## II. 이론적 배경

제품 고장에 대한 부분은 ANSI/VITA 51.0에는 신뢰도 예측(reliability prediction)에 대해 서술하고 있다. ANSI / VITA 51.1, 51.2, 51.3과 같이 확장된 문서에는 고장의 유형 및 이론적인 배경을 보다 상세히 설명하고 있다. 그 내용 중 그림 1은 ANSI/VITA 51.2에 나오는 욕조 곡선(the bathtub curve)이다. 이 곡선은 제품의 고장률을 시간에 따라 나타내는 그래프이다. 이 문서에는 세 단계로 고장률

을 구분하였다<sup>[5]</sup>.

초기 고장률(infant mortality)은 제품 사용 초기에는 고장률이 높다. 이는 제조 결함이나 초기 결함으로 인한 것이다. 안정 고장률(normal life)은 시간이 지나면서 고장률이 낮아지고 안정적인 상태를 유지한다. 이 단계에서는 고장이 드물게 발생한다. 그림 1의 constant failure rate로 표시된 내용이며 고장률이 시간에 따라 일정하게 나타난다. 마모 고장률(wear-out)은 제품의 수명이 다할 때쯤 고장률이 다시 증가한다. 이는 부품의 노후화나 마모로 인한 것이다. 그림 1의 time to wearout failure로 표시된 내용이며 시간에 따라 마모 고장이 증가하는 그림이다.

일반적인 초기 고장률의 주요 원인은 제조 결함이나 초기 결함 등을 언급한다. 초기 결함에 대한 대응은 다소 모순적이다. 제품이 제작되기도 전에 제품의 결함을 발견해야만하기 때문이다. 제작과 시험을 반복하는 과정을 거쳐야 했으나 시험을 대체할 수 있는 물리적이고 공학적인 도구를 활용하여 이를 대신할 수 있게 되면서 모순을 넘어 합리적 선택이 되었다. 이를 ANSI/VITA 51.2의 working group의 멤버인 DfR Solutions(현, Ansys Sherlock), Boeing, Northrop Grumman, Naval Surface Warfare Center, U.S. Army Material Systems Analysis Activity (AMSAA), Honeywell 등등 기업과 기관이 릴리즈 제작에 참여하여 제작 배포되었다<sup>[6]</sup>.

전자 및 전장 제품의 설계에서 제작까지는 기능 구현을 위한 부품 수급, PCB 제조, 조립 제작 등등의 여러 단계를 거치게 된다. 초기 설계 개념을 순차적 논리 정보로 구현한 회로 도면이 인쇄회로기판(PCB, printed circuit board)로 만들어진다는 PCB는 회로 소자 간의 연결 정보가 광섬유로 된 재료에 에폭시(epoxy)를 입히고 동판을 라미네이팅한 위에 회로 소자간 연결 정보를 전송선로 계산을 통해 임피던스 구조 기반으로 구분 및 설계하여 각 레이어별로 드라이 필름에 인쇄한 후 염산계 용액에 식각 처리하여 압착 처리한 PCB에 부품 장착과 납땜을 진행하는 과정을 거치게 된다. 이를 회로카드라 부른다.

회로카드의 다양한 소재와 부품이 연결 및 결합 구성된 형태이므로 만드는 층수, 부품 수, 부품의 무게, 드릴 홀의 개수 등등에 따라 여러 형태의 스트레스 요인이 발생한다. 초기고장 배제(ESS) 시험은 육안 검사 및 전기적

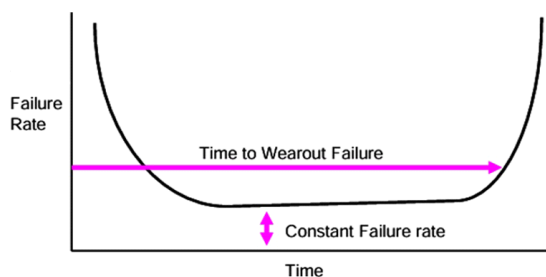


그림 1. The bathtub curve[ANSI/VITA 51.2]<sup>[5]</sup>  
Fig. 1. The bathtub curve [ANSI/VITA 51.2]<sup>[5]</sup>.

시험으로 감지되지 않을 수 있는 잠재적 결함을 제거하기 위해 실시하는 시험으로 요구사항이 있는 경우에 한하여 개발단계에 적용하였으나 품질확보 측면에서 최근에 양산목표개발(체계개발) 과제 전체로 확대하여 실시하고 있다<sup>[4]</sup>. Sherlock에서 열 충격(thermal cycle)은 식 (1)과 같이 Coffin-Manson 방정식을 적용한다. 납땜에 의한 변형은 반복되는 열 변형 사이클에 따라 발생 빈도가 높아진다.

$$\Delta\epsilon_e = \epsilon'_f (2N_f)^2 \quad (1)$$

$\Delta\epsilon_e$ =탄성 구간(elastic range)

$\epsilon'_f$ =연성 계수(ductility coefficient)

$N$ =피로도 사이클(fatigue cycle)

### III. 시뮬레이션

시뮬레이션에 사용된 물성은 표 1과 같다.

표 1의 그래프는 OBP 위성이 지구 궤도를 한 바퀴 돌 때 걸리는 시간을 90분으로 하고 한반도 상공에서 운영되는 시간을 10분일 때의 시뮬레이션 프로파일이다. 운영 시나리오에 따라 서로 다른 납땜을 사용할 경우 회로 카드에 어떤 영향을 주었는지를 시뮬레이션 하였다. 표본의

표 1. 모델의 물성치와 해석 조건

Table 1. Model properties and analysis conditions.

Item	Value	Unit
Material	I-TeraMT40	
Dielectric constant	3.45	
Dissipation factor	0.0031	
PCB thickness (mm)	1.892 / 2.0±10 %	mm
CTE z	55	ppm/°C
CTE xy	12	ppm/°C
Solder thickness	0.0635	mm

조건은 동일 조건에서 땀납(solder material)의 종류를 SAC305와 M794 두 종류로 진행했다. SAC305로 명명된 접합 재료(solder material)는 주석(Sn) 96.5 %, 은(Ag) 3 %, 구리(Cu) 0.5 %의 무연(lead-free) 합금이다. M794는 비슷한 조성비이지만 반복적인 열사이클에 안정적이다. 그림 2는 OBP 위성의 샘플 PCB 모델이며 A는 부품층(TOP side), B는 납땜층 또는 바닥층(bottom side)이며 C는 동일 조건의 표본에서 SAC305로 명명된 땀납을 사용한 결과이며 그중 가장 큰 변화가 있는 부위를 확대한 그림이다.

그 결과 SAC305와 M794가 적용되었을 때 성능이 가장 나쁘게 나온 부품인 Y1, Y2가 각각 8.55년의 기대 수명(TTF(Year))으로 해석되었다. 표 2는 시뮬레이션 결과에서 TTF가 낮은 부품 7개를 순서대로 나열하였다.

대조군으로 M794를 적용하여 시뮬레이션 한 결과 8.55년에서 17.41년으로 기대 수명이 늘었다. 결과를 분석해보면, M794에는 니켈이 포함된다. 니켈(Ni)은 원자 번호 28번의 화학 원소로, 은백색의 광택을 지닌 금속이며, 주기율표에서 10족에 속한다. 니켈은 단단하고 가단성이 있으며, 공기 중에서 산화되지 않아 도금이나 합금에 널리

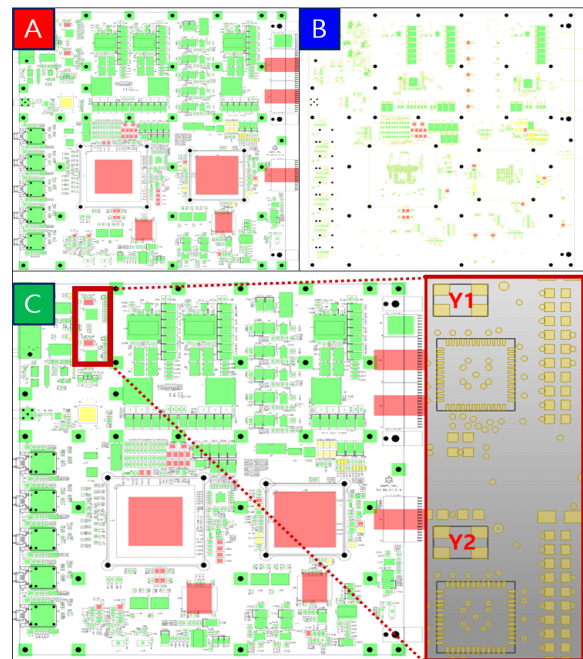


그림 2. OBP PCB A=TOP, B=BOTTOM, C=Simulation

Fig. 2. OBP PCB A=TOP, B=BOTTOM, C=Simulation.

표 2. SAC305 땀납을 적용한 시뮬레이션 결과  
Table. 2. Simulation results using SAC305 solder.

RefDes	Side	Package	Solder	TTF (year)
Y1	TOP	LCCC	SAC305	8.55
Y2	TOP	LCCC	SAC305	8.55
U38	TOP	FPBGA	63SN37PB	10.38
U21	TOP	FFVC	63SN37PB	12.02
C173	TOP	1210	SAC305	20.10
C190	TOP	1210	SAC305	20.10
C225	TOP	1210	SAC305	20.10

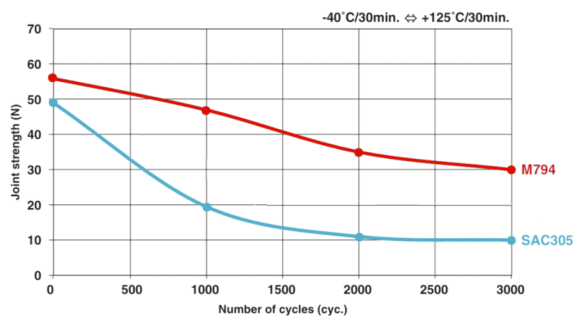


그림 3. SAC305와 M794의 열사이클 그래프<sup>[7]</sup>  
Fig. 3. Thermal cycle graph of SAC305 and M794<sup>[7]</sup>.

사용된다.

그림 3은 SAC305와 니켈 첨가물이 함유된 M794 재료의 조인트 강도와 3,000 사이클까지의 관계성 그래프이다<sup>[8]</sup>.

SAC305 합금에 니켈(Ni) 첨가제를 넣으면 조인트 강도(joint strength)를 개선할 수 있으며 조인트 강도(joint strength)와 수명주기(lifecycle) 사이의 관계는 다양한 요인에 의해 결정되지만, 고강도 합금이 일반적으로 더 긴 수명주기를 가지는 것과 같이 사용된 재료의 강도와 내구성 은 이음 강도(joint strength)와 수명주기에 직접적인 영향을 미친다<sup>[8]</sup>. 또한, 전자기기의 성능을 좌우하는 전기 전도도의 특성은 고체의 균일도와 관련되므로 이 또한 기존 대비 높은 밀도를 유지하고 있으므로 잔존 수명 기간 동안 동급 이상의 성능이 유지될 것이다<sup>[9]</sup>.

#### IV. 결 론

우주 환경 운용 시나리오 중 부품과 연계된 땀납으로

인한 수명 관련 초기 결함을 발견하는 시뮬레이션을 진행하였다. SAC305가 적용되었을 경우 8.55년이라는 기대 수명이려면, 초기고장배제(ESS)를 위한 시뮬레이션에서 접합 재료를 니켈이 함유된 M794의 적용만으로 약 2배인 17.41년이라는 기대 수명을 연장할 수 있는 의미 있는 결과를 얻을 수 있었다. 향후 많은 위성 과제에서도 위성의 수명을 늘리기 위한 초기고장배제를 위한 시뮬레이션 적용을 적극 활용할 것을 제안한다.

#### References

- [1] W. S. Moon, S. M. Hong, J. H. Kim, and S. B. Lim, "Military satellite on-board processing(OBP) technology," *Information & communications magazine*, vol. 32, no. 10, pp. 18-23, Sep. 2015.
- [2] K. J. Kim, H. S. Ko, "The optimization using PCB EM interpretation of GEO satellite's L band converter," *The Journal of the Korea Institute of Electronic Communication Sciences*, vol. 8, no. 8, pp. 1219-1226, Aug. 2013.
- [3] S. S. Yong, C. W. Seo, "Low-orbit satellite payload technology and domestic development," *The Journal of Korea Institute of Electronics Engineers*, vol. 37 no. 12, no. 319, pp. 58-71, Dec. 2010.
- [4] J. A. Kim, J. D. Choi, "The technical trends of spacecraft fault management system development," *Journal of Aerospace Industry Technology Trends*, vol. 10, no. 2, pp. 74-82, 2012.
- [5] vita.com, *Approved ANSI Standard ANSI/VITA 51.0-2012 (R2018): Reliability prediction*.
- [6] vita.com, *Approved ANSI Standard ANSI/VITA 51.2 - 2016 Physics of Failure Reliability Predictions*.
- [7] *Performance Test Methods and Qualification Requirements for Surface Mount Solder Attachments*, IPC-9701A, Jan. 2002.
- [8] *SMIC LEAD Free Solder Catalogue*, SMICcat2020\_ESall\_EN\_0406, 2020.
- [9] M. S. Um, D. P. Jang, and B. S. Lee, "Technology trends in communication payload for the broadband LEO satellite constellation," *Electronics and Telecommunications Trends*, vol. 37, no. 3, pp. 41-51 Jun. 2022.