

W-대역 저밀도 배열 FMCW 레이다 시스템

A W-Band Thinned Array FMCW Radar System

한예주 · 강석원 · 윤정배 · 양동열 · 최현환 · 이재원 · 김병성

Ye-Ju Han · Seuk-Won Kang · Jeong-Bae Yoon · Dong-Yeol Yang ·
Hyun-Hwan Choi · Jae-Won Lee · Byung-Sung Kim

요 약

본 연구는 송신 1채널과 수신 16채널로 구성된 저밀도 배열(thinned array) W-대역 frequency modulated continuous wave (FMCW) 레이다 시스템을 제안한다. 송수신 칩은 28 nm CMOS 공정을 사용해 자체 제작한 칩을 사용하였으며, 안테나는 기판집적 도파관 구조를 사용하였다. 실험 결과, 유효 반사 면적이 11.7 dBsm인 목표물을 18 m 거리에서 signal-to-noise ratio (SNR) 37.5 dB로 탐지하였고, 4 m 전방의 두 물체에 대해 7 dB 널 기준으로 4.87° 방위각 분해능을 확인하였다.

Abstract

This paper proposes a W-band frequency-modulated continuous-wave (FMCW) radar system composed of a 1-channel transmitter and a 16-channel receiver in a thinned array configuration. The transmitter and receiver chips were custom-designed using a 28 nm CMOS process, and the antennas were implemented using a substrate-integrated waveguide (SIW) structure. The experimental results demonstrated that a target with a radar cross section (RCS) of 11.7 dBsm was detected at a distance of 18 m with a signal-to-noise ratio (SNR) of 37.5 dB. In addition, an azimuth angle resolution of 4.87° for a 7 dB null criteria was confirmed for two objects located 4 m away.

Key words: FMCW Radar, Thinned Array, DoA Estimation, Angular Resolution, W-Band

I. 서 론

현재 자동차용 고해상도 FMCW 레이다는 차량 충돌 방지와 같은 운전자 보조시스템용 센서로 널리 활용되며, 카메라와 결합한 자율주행용 센서로 적극 개발되고 있다^{[1],[2]}. 아울러, 레이다는 악천후 조건에서도 성능 변화가 적기 때문에 드론 택시와 같은 차세대 이동 매체의 필수

적인 센서로 인식되고 있다^[3]. 하지만 자동차용 레이다는 자율주행을 위해 높은 각도 해상도를 필요로 하며, 이를 위해서는 채널 수의 증대가 필수적이다. 채널 수의 증대는 패키징의 복잡성, 안테나 급전 및 mm 파대에서 LO 분배의 어려움, ADC 수 증가와 데이터 처리 부담과 같은 어려움이 수반된다.

본 논문은 차세대 유무인 이동체의 레이다 센서로 활

「본 연구는 과학기술정보통신부의 재원으로 한국연구재단, 무인이동체원천기술개발사업단의 지원을 받아 무인이동체원천기술개발사업을 통해 수행되었음(2023M3C1C1A01098407).」

성균관대학교 전기전자컴퓨터공학과(Department of Electrical and Computer Engineering, Sungkyunkwan University)

· Manuscript received September 5, 2024 ; Revised September 12, 2024 ; Accepted September 20, 2024. (ID No. 20240905-092)

· Corresponding Author: Byung-Sung Kim (e-mail:bskimice@skku.edu)

용하기 위한 97 GHz W-대역 고해상도 레이더 시스템을 제안한다. 제안 시스템은 동일한 수의 채널로 향상된 각도 해상도를 구현하기 위해 균일한 선형 배열 대신 저밀도 배열 구조를 채택하였으며, 자체 개발한 28 nm CMOS 수신 칩을 사용해 칩 내부에서 균등한 LO 신호를 분배함으로써 칩간 불균형을 최소화, 4채널 내장으로 패키징 및 채널 수 확장에 용이하도록 하였다. 또한 칩상 급전 안테나, 시간 분할 방식 구조를 활용해 단일 ADC 사용으로 경량 신호처리 기술을 사용해 대배열 레이더 시스템 구현의 문제를 극복한다.

본 논문의 II장에서는 송수신 칩의 구조와 성능, III장에서는 칩과 기판집적 도파관 안테나의 일체화 패키징 기법, IV장에서는 기저대역 보드 설계에 관한 내용, 마지막으로 V장과 VI장에서 측정 결과와 결론을 제시한다.

II. 레이더 송수신 칩

그림 1 및 그림 2는 각각 97 GHz 1채널 송신 칩과 4채널 수신 칩의 사진이다. 해당 시스템에 사용된 칩은 65 nm CMOS 공정으로 제작된 기존 칩의 성능을 개선하여 28 nm CMOS 공정으로 자체 개발하였다^[4]. 1채널 송신 칩은 24채배기, 전력 증폭기, 칩상 급전기로 구성되고 4채널 수신 칩은 24채배기, 저잡음 증폭기, 혼합기, 트랜스 임피던스 증폭기로 구성된다. 실제 칩 크기는 송신 칩 2,003 $\mu\text{m} \times 621 \mu\text{m}$, 수신 칩 6,171 $\mu\text{m} \times 918 \mu\text{m}$ 이다.

측정된 송신 칩의 출력 전력은 97 GHz에서 13 dBm이며 소모 전력은 158 mW이다. 수신기는 97 GHz에서 33

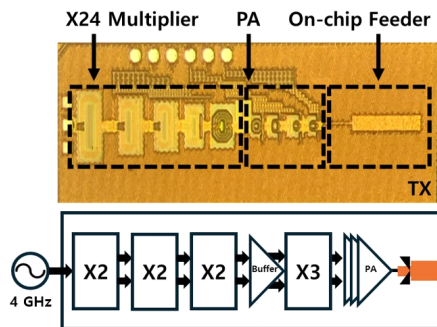


그림 1. 28 nm CMOS 1채널 송신 칩 및 다이어그램
Fig. 1. 28 nm CMOS 1-channel Tx chip-set and diagram.

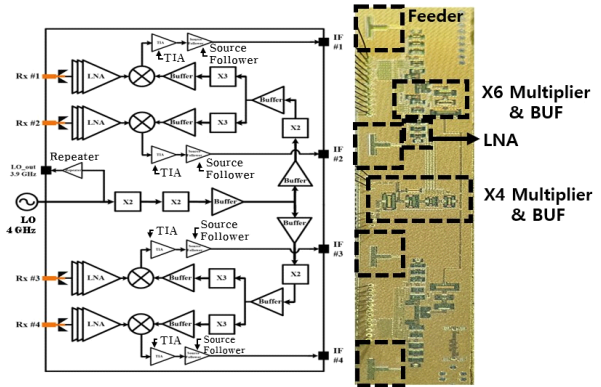
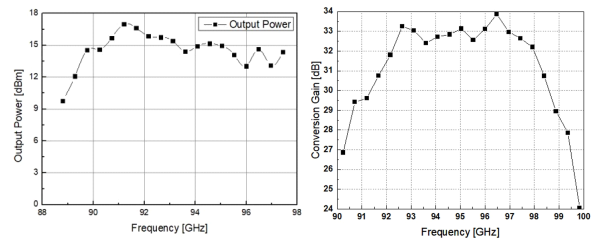


그림 2. 28 nm CMOS 4 채널 수신 칩 및 다이어그램
Fig. 2. 28 nm CMOS 4-channel Rx chip-set and diagram.



(a) 28 nm CMOS 송신 칩 출력 전력 측정 결과
(b) 28 nm CMOS 수신 칩 변환 이득 측정 결과
(a) 28 nm CMOS Tx output power measurement results
(b) 28 nm CMOS Rx conversion gain measurement results

그림 3. 송신 칩, 수신 칩의 측정 결과
Fig. 3. Measurement results of Tx chip and Rx chip.

dB의 변환 이득을, IF 대역에서 13 dB 잡음지수를 가진다. 4채널 수신기의 소모 전력은 277 mW이다. 송신 칩의 출력 전력 그래프와 수신 칩의 변환 이득 측정 결과는 각각 그림 3에 나와 있다.

III. 기판집적 도파관 안테나 구조와 배열

본 논문은 평면 기판에 주기적인 금속 비아를 사용하는 전통적인 SIW 안테나 대신, SIW 측면을 도금한 도파관 구조의 SIW 안테나를 사용하였다. 그림 4는 송신 안테나 패키징 사진으로 안테나 슬롯에 맞춰 칩을 부착하고 와이어 본딩을 통해 인쇄 회로 기판과 연결한다. 안테나 아랫면의 GND 슬롯을 통해 칩과 직접 급전하여 급전 손실을 최소화하였으며, 급전선이 없어 기생 방사로 인한

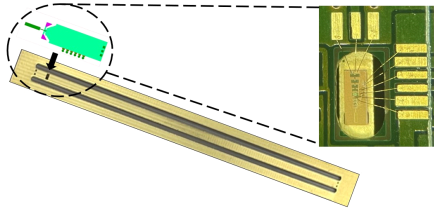


그림 4. 칩상 급전기를 이용한 SIW 송신기 모듈
Fig. 4. SIW Tx module using on-chip feeders.

손실을 줄여 안테나 급전 문제를 효과적으로 해결했다.

그림 5는 1채널 송신 안테나 구조이며 표 1에 송신 안테나 변수가 나타나 있다. 방사 슬롯은 $0.35 \text{ mm} \times 1 \text{ mm}$ 크기로, 24개가 균일한 간격으로 배열된다.

그림 6은 4채널 수신 안테나 구조이며 표 2에 수신 안테나 변수가 나타나 있다. 방사 슬롯은 좌측 $0.2 \text{ mm} \times 1.2 \text{ mm}$ 크기 2개, 우측 $0.2 \text{ mm} \times 1.4 \text{ mm}$ 크기 2개씩 균일한 간격으로 배열된다.

수신 안테나의 경우, 16채널의 저밀도 배열 구조를 사용하였다. 저밀도 배열은 균일한 선형 배열에 비해 센서 수를 줄임으로써 시스템 설계 비용과 복잡도를 낮추는 장점이 있다^[5]. 협대역 데이터 모델은 조향 행렬과 기저 대역 신호 파형의 곱에 백색 가우스 잡음을 더한 형태로 구성되어 있는데^[6], 그림 7은 단일 표적 상황에서 특정 SNR의 백색 가우스 잡음을 추가한 조건에서, 배열 구조에 따른 각도의 평균 제곱근 오차를 계산한 결과를 보여 준다. 단일 표적이 있을 때 추정 각도의 오차를 보기 위한 것으로 오차율이 높을수록 각도 추정 능력이 떨어지

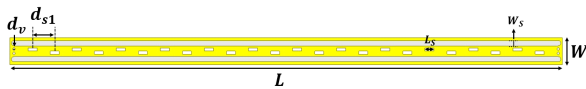


그림 5. 1채널 SIW 송신 안테나의 구조
Fig. 5. Structure of the 1-channel SIW Tx antenna.

표 1. 1채널 SIW 송신 안테나의 변수 (단위: mm)
Table 1. Parameters of 1-channel SIW Tx antenna structure (unit: mm).

d_v	0.3	L_s	1
d_{s1}	2.515	W_s	0.6
L	63	W	3

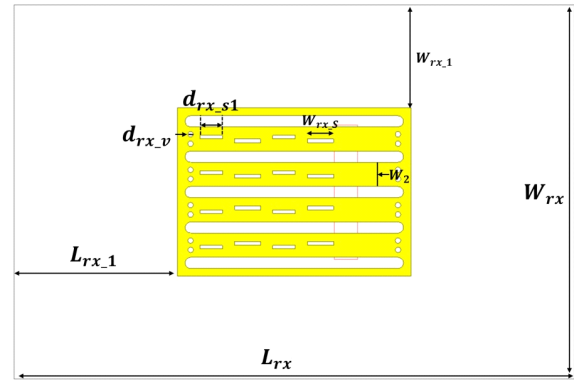


그림 6. 4채널 SIW 수신 안테나의 구조
Fig. 6. Structure of the 4-channel SIW Rx antenna.

표 2. 4채널 SIW 수신 안테나의 변수 (단위: mm)
Table 2. Parameters of 4-channel SIW Rx antenna structure (unit: mm).

W_{rx}	20	L_{rx}	30
W_{rx_1}	5.5	L_{rx_1}	8.75
W_2	1.3	d_{rx_s1}	1.2
W_{rx_s}	1.4	d_{rx_v}	0.3

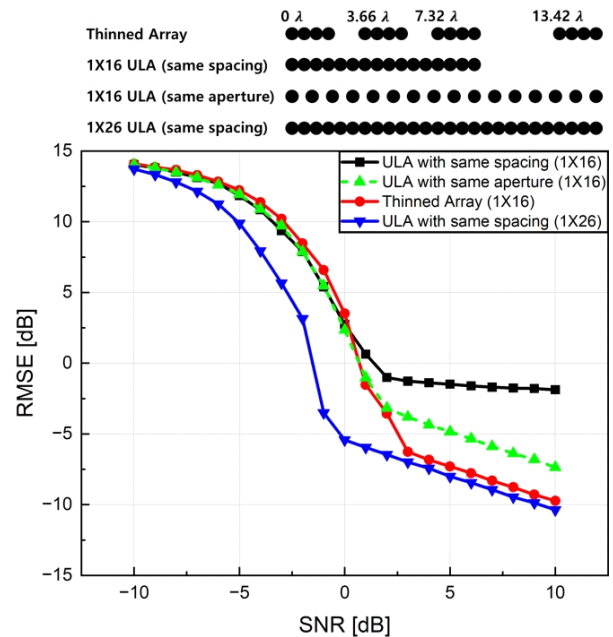


그림 7. 안테나 센서 위치 및 RMSE 그래프
Fig. 7. Antenna elements location and RMSE results.

는 것을 알 수 있고, 이를 여러 구조의 배열에 대해 살펴 보았다. 가우스 표적의 SNR에 따른 RMSE(root mean square error)를 도출하기 위해 몬테카를로 시뮬레이션을 10,000번 시행하였으며, 이 과정에서 저밀도 배열과 다양한 구조의 균일한 선형 배열을 비교하였다. 3° 분해능을 달성하려면 균일한 선형 배열에서는 0.61λ 간격으로 26 개의 센서가 필요하지만, 저밀도 배열은 16개의 센서만으로 이를 구현할 수 있다. 동일 aperture에서 16개의 센서로 구성된 균일한 선형 배열과 비교했을 때, SNR 5 dB 조건에서 저밀도 배열은 에러율 측면에서 2.455 dB 더 우수한 성능을 보였다.

배열은 유전 알고리즘을 사용하여 시야각 내 모든 SLL(sidelobe level)이 8 dB 이하로 유지되도록 최적화했으며, 각 칩의 4개의 채널은 97 GHz에서 0.61λ 간격이고 각 칩은 0λ , 3.66λ , 7.32λ , 13.42λ 위치에 배치했다. 따라서, 0.61λ 를 단위 그리드로 하고, 센서 유무를 1, 0으로 나타내면 최종 배열을 ‘11110011110011110000001111’로 나타낼 수 있다. 그림 7의 상단에 나와있는 저밀도 배열을 사용해 안테나를 배치하였다. 배열 전체 크기는 15.25λ 로 약 47.2 mm, 간격은 0.61λ 로 약 1.89 mm이며, 각 안테나는 Taconic 사의 TLY(유전율 : 2.2, 유전손실 : 0.0009)를 사용하였다. 그림 8은 송신 안테나 및 수신 안테나의 전면과 후면으로 안테나 크기는 각각 $5 \text{ mm} \times 70 \text{ mm}$, $54 \text{ mm} \times 20 \text{ mm}$ 이며, 후면에 형성된 슬롯에 송수신 칩의 칩상 급전기를 정렬하여 접착하면 안테나 급전 구

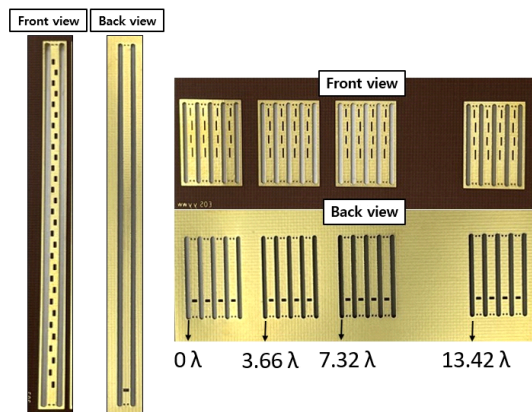
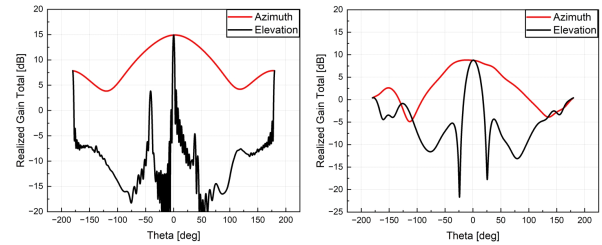


그림 8. 기판집적 도파관 송신 안테나 및 수신 안테나
Fig. 8. Photographs of SIW Tx, Rx antennas.



(a) 송신 안테나 방사 패턴 (b) 수신 안테나 방사 패턴
(a) Tx antenna radiation pattern (b) Rx antenna radiation pattern

그림 9. 송수신 안테나 특성 시뮬레이션 결과
Fig. 9. Characteristics of Tx, Rx antenna.

조가 완성된다.

시뮬레이션 결과, 송신 안테나의 빔 조향각은 수평 80° , 수직 3.07° 를 만족하고, 안테나 이득은 15.5 dBi이며, 대역폭은 약 4.8 GHz이다. 수신 안테나의 빔 조향각은 수평 68° , 수직 21° 를 만족하고, 안테나 이득은 8.7 dBi이며, 대역폭은 약 3.8 GHz이다. 칩을 중심이 아닌 끝에서 급전하는 방식을 사용했기 때문에 방사 패턴은 약간의 비대칭성을 보인다. 그림 9는 송신 안테나, 수신 안테나의 방사 패턴이 나타나 있다.

IV. 기저대역 보드 구성

그림 10은 전체 하드웨어 구성 사진으로 레이더 시스템은 총 6개의 보드로 이루어져 있다. 기준 신호를 생성하는 PLL(phase locked loop) 보드, 칩과 안테나를 통해 신호를 송수신하는 RF(radio frequency) 보드, IF(intermediate frequency) 신호를 받아 처리하는 ADC(analog-to-digital

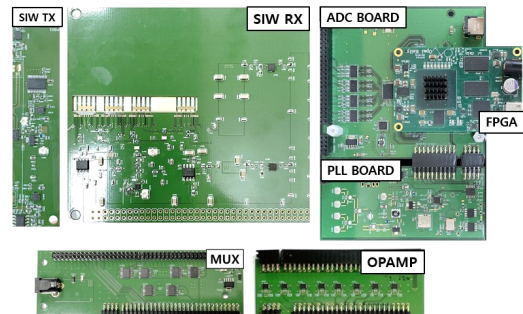


그림 10. 레이더 시스템 하드웨어 구성
Fig. 10. Radar system hardware configuration.

converter) 보드, IF 신호를 스위칭하는 Mux(multiplexer) 보드, 18 dB 이득을 가지는 Op-amp 보드로 이루어져 있으며 편헤더로 결합하여 동작한다.

시스템은 기저대역 보드에서 CVCO33BEQ-1860-2180 VCO와 ADF4159 PLL, frequency multiplier를 사용해 4~4.083 GHz 처프 신호를 생성한 후, 칩 내부의 24채배기를 통과해 96~98 GHz의 2 GHz 대역폭, 1 ms 처프 시간을 가진 신호를 송수신하는 방식으로 동작한다.

그림 11은 레이더 시스템 구조도로, 수신 칩 하나당 4개의 채널이 존재해 총 16개의 IF 신호를 수신한다. IF 신호는 Mux를 통해 8채널 ADC로 전달되는데, 이 과정에서 칩 4에 대한 데이터는 지속적으로 수집하고, 칩 1, 2, 3의 데이터는 스위칭하여 수집하여 신호를 처리하는 방식으로 다수의 ADC 대신 단일 ADC를 사용해 집적화를 실현하였고 데이터 처리 부담을 덜었다.

그림 12는 모듈 정면 및 측면 사진이다. 모듈의 크기는 92 mm×130 mm×87 mm이고, 5 V 공급전압으로 구동되며

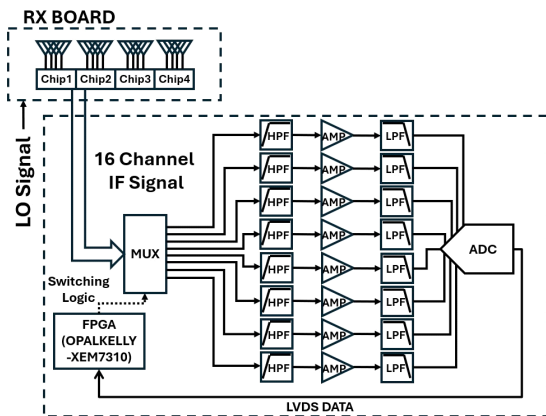


그림 11. 레이더 시스템(ADC, RX 보드) 구조도

Fig. 11. Radar system (ADC, RX board) block diagram.

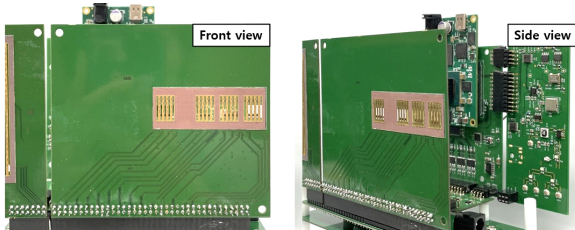


그림 12. 전체 모듈의 정면도 및 측면도

Fig. 12. Front view and side view of the entire module.

전력 소비량은 16 W이다.

V. 측정 결과 및 분석

5-1 신호처리 및 측정 환경

표적의 거리 및 방위각 추정은 FFT(fast Fourier transform)를 기반으로 이루어지며, 신호처리 과정은 다음과 같다. (1) 수신한 IF 신호 데이터를 1D-FFT 하여 거리 정보를 추정한다. (2) 채널별로 표적 빈에 해당하는 위상을 구한 후, 하드웨어 설계 단계에서 발생하는 위상 차이를 보정한다. (3) 이후 FFT를 적용하여 빔 패턴을 확인해 표적의 방위각을 추정한다. 그림 13은 측정 환경 및 측정에 사용한 코너 반사경이며 측정 관련 매개변수는 표 3에 나와 있다.

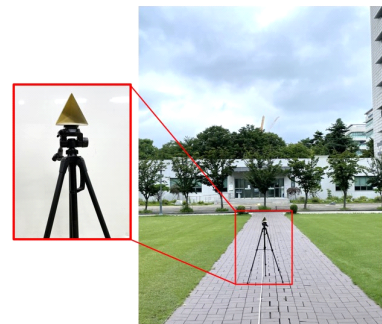


그림 13. 측정 환경

Fig. 13. Measurement environment.

표 3. 레이더 시스템 측정 파라미터

Table 3. Parameters of radar system measurement.

Parameter	Value
P_t	13 dBm
G_t	15.5 dBi
G_r	8.7 dBi
Target RCS	11.7 dBsm
RX conversion gain	33 dB
Op-AMP gain	18 dB
ADC sampling rate	5 MHz
Sampling point	5,000
Chirp bandwidth	2 GHz
Chirp time	1 ms

5-2 거리 측정 결과

그림 14는 거리 측정 결과 그래프로 코너 반사경이 18.65 m에 위치했을 때 신호 전력 -38.78 dBm, SNR 37 dB로 확인했다. 해당 측정값은 계산값 -37.1 dBm과 1.7 dB 내의 오차를 보이며, 동일한 환경에서 측정을 진행하면 70 m에서 SNR 15 dB 값을 얻을 것으로 예상된다.

5-3 방위각 측정

단일 코너 반사경을 측정한 결과, 3 dB 빔 폭은 3.02° , 최대 SLL은 -8.024 dB값을 얻었다. 설계 목표는 3 dB 빔 폭 3° , 최대 SLL이 -8 dB로 실제와 매우 유사함을 확인하였다. 빔 패턴 측정 결과는 그림 15에 나와 있다.

단일 표적으로부터 추적한 3 dB 빔 폭이 3° 이므로, 동

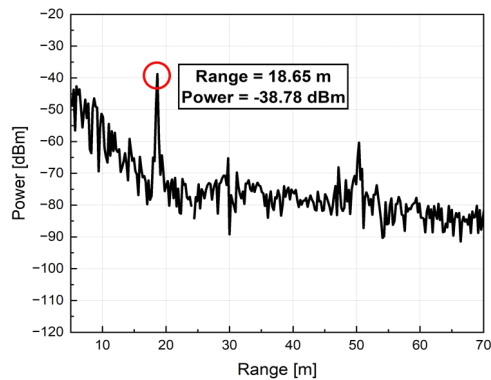


그림 14. 코너 반사경이 18.65 m에 있을 때의 거리 그래프
Fig. 14. Range plot for corner reflectors at 18.65 m.

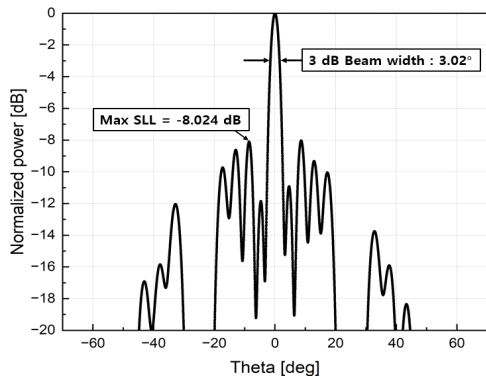


그림 15. 빔 패턴 측정 결과
Fig. 15. The measurement results of beam pattern.

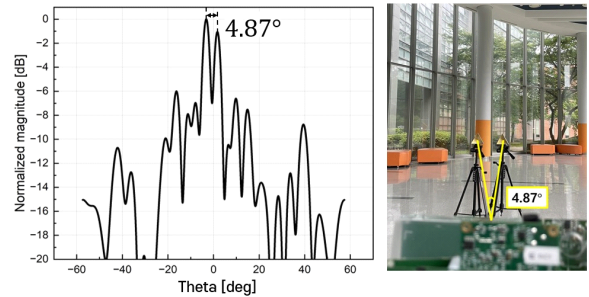


그림 16. 방위각 측정 그래프: -3.18° 와 1.69°
Fig. 16. Azimuth angle measurement plot: -3.18° and 1.69° .

일 거리 bin에 위치한 근접 표적의 이론적 최대 분해각도는 3° 가 된다. 이를 실질적으로 확인하기 위해 레이더에서 4 m 떨어진 곳에 표적 간격을 계속 좁혀가며 측정하였고, -7 dB 이하의 null을 기준으로 명확하게 구분되는 지점에 도달하였다. 이때 97 GHz에서 근거리장은 2.56 m 이상부터 형성되기 때문에 3 m 이상의 거리에서 측정을 진행하였다. 또, 실시간 탐지를 위해서는 null이 -6 dB 이하로 크게 차이나는 것이 정확도를 높이기 때문에 이를 위해 -7 dB 이하의 null을 기준으로 잡았다. 도출된 각도는 각각 -3.18° , 1.69° 로 4.87° 분해능을 확인하였다. 그림 16은 측정된 빔 패턴과 측정 환경이 나와 있다.

VI. 결 론

본 논문은 28 nm CMOS 공정으로 제작된 W-대역의 1 채널 송신 칩과 4채널 수신 칩을 사용한 고해상도 레이더 시스템을 제안하였다. 해당 시스템은 1개 송신기, 16개의 수신기로 7 dB null 기준으로 4.87° 의 방위각 해상도를 구현했다. 방위각 방향으로 단일 표적 측정에 주력했던 반면, 본 연구는 수신 채널을 확장하여 해상도를 구현한 것이 특징이다. 본 연구를 확장하여 3개 이상의 송신기를 사용한 MIMO 기법을 활용하면 1도 이하의 분해능을 갖는 초고해상도 레이더 시스템을 구현할 수 있을 것으로 기대된다.

References

- [1] M. Khan, P. Mahajan, G. N. Khan, D. Chaudhary, J.

- Benny, and M. Wajid, et al., "Design and implementation of FPGA based system for object detection and range estimation used in ADAS applications utilizing FMCW radar," in *2024 IEEE International Symposium on Circuits and Systems(ISCAS)*, Singapore, May 2024, pp. 1-5.
- [2] A. Rizik, E. Tavanti, H. Chible, D. D. Caviglia, and A. Randazzo, "Cost-efficient FMCW radar for multi-target classification in security gate monitoring," *IEEE Sensors Journal*, vol. 21, no. 18, pp. 20447-20461, Sep. 2021.
- [3] W. H. Haydl, M. Neumann, L. Venveyen, A. Bangert, S. Kudzusz, and M. Schlechtweg, et al., "Single-chip coplanar 94-GHz FMCW radar sensors," *IEEE Microwave and Guided Wave Letters*, vol. 9, no. 2, pp. 73-75, Feb. 1999.
- [4] J. H. Park, T. Yu, E. B. Kim, S. Y. Kim, R. Song, and S. Nam, et al., "A 94-GHz high resolution radar using time interleaving active array in 65-nm CMOS," *IEEE Access*, vol. 11, pp. 141473-141484, 2023.
- [5] J. Ramirez, N. Bottenus, G. Trahey, and J. L. Krolik, "Synthetic aperture imaging with thinned linear sensor arrays for medical ultrasound," in *2016 IEEE Sensor Array and Multichannel Signal Processing Workshop(SAM)*, Rio de Janeiro, Sep. 2016, pp. 1-5.
- [6] S. Theodoridis, R. Chellappa, *Academic Press Library in Signal Processing: Image, Video Processing and Analysis, Hardware, Audio, Acoustic and Speech Processing*, Cambridge, MA, Academic Press, pp. 603-604, 2013.

한 예 주 [성균관대학교/석사과정]

<https://orcid.org/0009-0006-9848-9853>



2023년 2월: 충남대학교 전파정보통신공학과 (공학사)
2023년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] RF 시스템 HW 설계

윤 정 배 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0002-6213-7569>



2021년 8월: 성균관대학교 전자전기컴퓨터공학과 (공학사)
2021년 9월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] 밀리미터파 안테나 설계 및 패키징, 시스템 설계

강 석 원 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0002-4658-3008>



2021년 2월: 광운대학교 전자공학과 (공학사)
2021년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] 밀리미터파 IC 디자인

양 동 열 [성균관대학교/석·박사통합과정]

<https://orcid.org/0000-0001-7403-8464>



2020년 2월: 건국대학교 전자공학과 (공학사)
2020년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석·박사통합과정
[주 관심분야] 밀리미터파 IC 디자인

최 현 환 [성균관대학교/석사과정]

<https://orcid.org/0009-0007-7011-4678>



2022년 2월: 부산대학교 전자공학과 (공학사)
2023년 9월 ~ 현재: 성균관대학교 반도체 융합공학과 석사과정
[주 관심분야] RF 시스템 추정 알고리즘 설계

김 병 성 [성균관대학교/교수]

<https://orcid.org/0000-0003-3084-6499>



1989년 2월: 서울대학교 전자공학과 (공학사)
1991년 2월: 서울대학교 전자공학과 (공학석사)
1997년 2월: 서울대학교 전자공학과 (공학박사)
1997년 3월 ~ 현재: 성균관대학교 정보통신대학 교수

[주 관심분야] RFIC 설계, RF 소자 모델링

이 재 원 [성균관대학교/석사과정]

<https://orcid.org/0009-0009-7677-7995>



2023년 2월: 강남대학교 전자공학과 (공학사)
2023년 9월 ~ 현재: 성균관대학교 반도체 융합공학과 석사과정
[주 관심분야] RF 시스템 신호처리 및 HW 설계