

분할 공동 구조를 이용한 고 종횡비 인쇄회로기판 내 전송선 층 변환 구조의 신호 무결성 개선 설계 및 모델링

Design and Modeling of Transmission Lines with Layer Transition in High Aspect Ratio Printed Circuit Boards for Enhanced Signal Integrity Using Segmented Cavity Structures

장 경 찬 · 송 익 환

Gyeongchan Jang · Eakhwan Song

요 약

본 논문에서는 고 종횡비 다층 인쇄회로기판 내 고속 신호 전송을 위한 층 변환 설계 구조 및 등가회로 모델이 제안되었다. 제안된 구조는 층 변환 신호 비아와 결합되어 고속 신호 전송선의 광대역 신호 열화를 야기하는 그룹 공동 공진을 저감하기 위한 분할 공동 구조를 적용하여 설계되었다. 제안된 설계 구조의 전송 특성을 예측하기 위해 비아의 공동 공진 결합 모델과 전송선로 모델을 기반으로 한 등가회로 모델이 제안되었다. 제안된 설계 구조와 등가회로 모델은 시뮬레이션 및 측정을 통해 30 GHz의 주파수까지 실험적으로 검증되었다.

Abstract

This paper proposed a layer transition design for high-speed signal transmission in high aspect ratio printed circuit boards (PCBs). The proposed design employed a segmented cavity structure to suppress the group cavity resonance that degrades a wide bandwidth range of high-speed transmission lines with signal vias for layer transition. To predict the transfer characteristic of the proposed design, equivalent circuit models were developed based on the combination of resonant cavity models, lumped via models, and conventional transmission line models. The proposed design and equivalent circuit models were validated with a noticeable improvement in the signal integrity performance by simulation and measurement results up to 30 GHz.

Key words: Signal Integrity, Segmented Cavity Structure, Layer Transition Vias, Printed Circuit Boards

I. 서 론

최근 디지털 기기 간 전송되는 데이터의 용량이 증가

함에 따라 디지털 신호의 고속화가 빠르게 진행되고 있으며, 고속 신호의 전송 시 발생하는 주파수 의존 손실 및 임피던스 불연속에 의한 반사 현상 등으로 인하여 디지털

「이 논문은 2021년도 광운대학교 우수연구자 지원 사업과 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. NRF-2020R1F1A1065960).」

광운대학교 전자통신공학과(Department of Electronics and Communications Engineering, Kwangwoon University)

· Manuscript received February 28, 2022 ; Revised March 6, 2022 ; Accepted March 11, 2022. (ID No. 20220228-020)

· Corresponding Author: Eakhwan Song (e-mail: esong@kw.ac.kr)

신호의 고주파 성분이 열화되는 문제가 발생되고 있다. 디지털 신호의 고주파 성분 열화는 심볼 간 간섭(inter symbol interference, ISI) 현상을 심화시키고, ISI 현상으로 왜곡된 신호 파형의 시간 및 전압 마진이 감소됨에 따라 신호 무결성은 열화된다^{[1][2]}. 한편, 디지털 기기의 소형화로 인해 제품 내 부품들의 집적도가 증가하면서 다양한 형태의 다층 인쇄회로기판이 광범위하게 사용되고 있다. 고속 디지털 시스템 환경 내 다층 인쇄회로기판에서는 물리적 구조에 의한 공진과 전송선 층 변환 구조의 반사 현상으로 인해 신호 열화 문제가 심화된다.

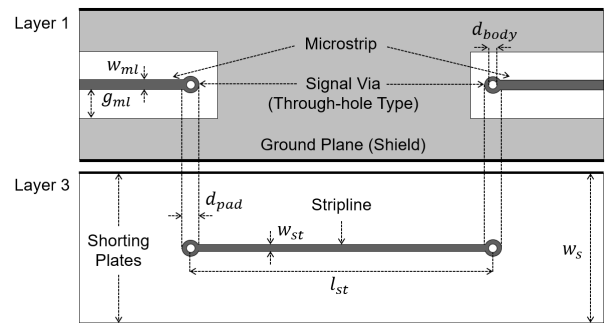
다층 인쇄회로기판에서 서로 다른 층의 전원/접지 평판이 병렬 평판 구조를 이루는 경우, 두 평판 사이에 병렬 평판 임피던스(parallel plate impedance)를 가지는 전기적 인 공동 구조가 형성되며, 모드 차수(mode number)에 따라 다양한 주파수에서의 공동 공진(cavity resonance)이 발생된다^[3]. 또한, 다층 인쇄회로기판에서 서로 다른 층의 전송선을 연결하는 비아는 유도성 구조로 고주파에서 높은 임피던스를 가지고, 임피던스 불연속에 의한 반사 현상으로 신호 전송 특성을 열화시킨다. 이에 비아의 물리적 파라미터를 이용한 임피던스 정합 설계와 동축 형태의 접지 비아 구조를 이용한 신호 비아의 임피던스 저감 설계 연구가 진행되었다^{[4][5]}. 전송선 층 변환 구조의 신호 비아가 공동 구조를 지나는 경우, 병렬 평판 임피던스는 신호 비아와 전기적으로 결합되며, 신호 무결성은 공동 공진과 반사 현상으로 인해 열화된다. 이에 최근 접지 비아를 이용한 전송선 층 변환 구조의 개선 설계와 등가회로 모델링 연구가 진행되었다^{[6][7]}.

다층 인쇄회로기판은 목적에 따라 다양한 형태와 크기로 설계되며, 특히 기판 내 병렬 평판 구조의 종횡비가 크게 설계되는 경우, 공동 공진에 의한 신호 열화 문제는 심화된다. 고 종횡비의 병렬 평판 구조에서는 긴 변의 모드 차수가 짧은 변의 모드 차수보다 공진 주파수에 미치는 영향이 상대적으로 작기 때문에, 병렬 평판 임피던스에서 긴 변의 모드 차수에 의한 공동 공진 주파수의 변화가 작아져 연속적이고 근접적으로 발생하는 공동 공진으로 이루어진 그룹 공동 공진 현상이 발생한다. 전송선 층 변환 구조가 고 종횡비 병렬 평판 구조의 병렬 평판 임피던스와 결합될 경우, GHz 대역에 달하는 그룹 공동 공진 현상

으로 인해 심각한 신호 열화 문제가 야기된다. 이를 개선하기 위해 본 논문에서는 고 종횡비 다층 인쇄회로기판 내 전송선 층 변환 구조에서 발생하는 그룹 공동 공진 현상을 분석하고, 분할 공동 구조를 적용하여 신호 열화를 저감하는 설계 구조가 제안되었다. 제안된 구조의 전송 특성을 예측하기 위해 병렬 평판 임피던스 모델이 결합된 비아 모델과 전송선로의 분산 소자 모델을 이용한 등가회로 모델이 제안되었다. 제안된 구조와 등가회로 모델은 시뮬레이션과 측정을 통해 30 GHz의 주파수까지 높은 정합성과 함께 신호 무결성을 효과적으로 개선함이 검증되었다.

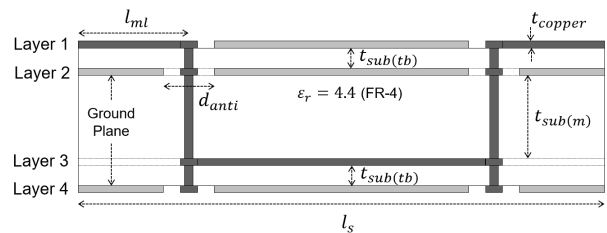
II. 고 종횡비 다층기판에서의 그룹 공동 공진 현상

그림 1은 고 종횡비의 다층 인쇄회로기판 내 설계된 전송선 층 변환 구조를 나타낸다. 1층의 마이크로스트립 라



(a) 전송선 층 변환 구조(top view)

(a) Transmission lines with layer transition (top view)



(b) 전송선 층 변환 구조의 스택업(side view)

(b) Stack up of the transmission lines with layer transition (side view)

그림 1. 다층 인쇄회로기판 내 전송선 층 변환 구조

Fig. 1. Transmission lines with layer transition in a multi-layer PCB.

인은 관통형 비아를 통해 내부 스트립라인과 연결되며, 외부 노이즈 차폐를 위해 기관 긴 변의 옆면이 도금을 통해 전기적으로 연결되었다. 1층에는 커넥터 실장을 고려하여 마이크로스트립 선로의 임피던스에 영향을 미치지 않는 접지 평판이 설계되었다. 전송선 층 변환 구조의 설계 변수는 표 1로 정리되었다.

기관 내에는 1층과 2층, 2층과 4층의 접지 평판 사이 이루는 병렬 평판 구조로 인해 각각의 전기적인 공동 구조가 발생된다. 전송선 층 변환 구조의 신호 비아는 두 공동 구조의 병렬 평판 임피던스와 결합되고, 병렬 평판 임피던스 내 공동 공진으로 인해 신호 전송 특성은 열화된다. 공동 구조의 한 변의 길이 a 에 대한 중형비를 k 라고 하였을 때, 병렬 평판 임피던스 내 모드 차수에 따른 공동 공진의 주파수는 식 (1)과 같이 나타낼 수 있으며 ϵ 는 병렬 평판 사이 유전체의 유전율, μ 는 투자율을 나타낸다.

$$f_{mn} = \frac{1}{2a\sqrt{\epsilon\mu}} \sqrt{m^2 + \left(\frac{n}{k}\right)^2} \quad (1)$$

식 (1)에서 중형비 k 가 큰 경우, 긴 변의 모드 차수 n 의 영향은 짧은 변의 모드 차수 m 대비 상대적으로 크게 줄어들고, 병렬 평판 임피던스 내 n 에 대한 연속적인 근접 공동 공진이 형성되는 그룹 공동 공진 현상이 발생된다. 그림 2는 설계 대상 구조인 $k=6.25$ 의 고 중형비 다층 인쇄회로기판 내 전송선 층 변환 구조의 임피던스 시뮬레이션 결과를 보여준다. 병렬 평판 임피던스는 병렬 평판 구조를 지나는 두 신호 비아의 위치에 따른 자기 임피던스 Z_{11} 과 전달 임피던스 Z_{21} 으로 표현되며, 고 중형비 공

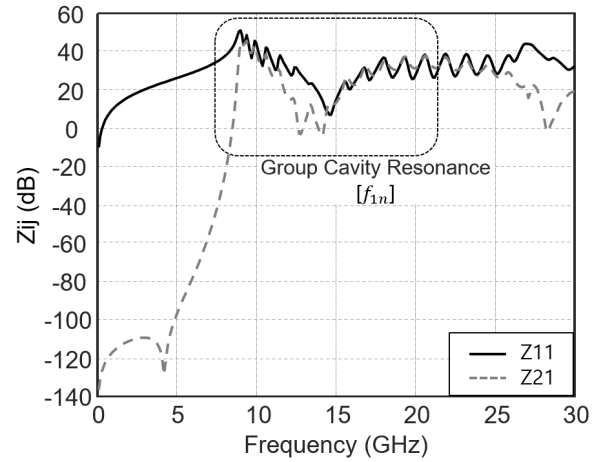


그림 2. 전송선 층 변환 구조의 병렬 평판 임피던스 시뮬레이션 결과

Fig. 2. Parallel plate impedance simulation results of the transmission lines with layer transition.

동 구조에 의해 Z_{11} 과 Z_{21} 에서 그룹 공동 공진 현상이 약 10 GHz의 광대역에 걸쳐 발생함을 확인할 수 있다. 그림 3은 대상 구조의 전송 특성 시뮬레이션 결과를 보여주며, 임피던스 시뮬레이션 결과와 동일한 대역에서 발생하는 그룹 공동 공진 현상과 고주파 대역의 공동 공진들을 확인할 수 있으나, 일부 차수에 대한 공동 공진이 발생되지 않는 것을 알 수 있다. 이는 신호선의 전송 특성은 인쇄회로기판 내 공동 구조의 임피던스와 공동 구조를 관통하는 층 변환 비아의 전기적 결합에 의해 결정되며, 비아의

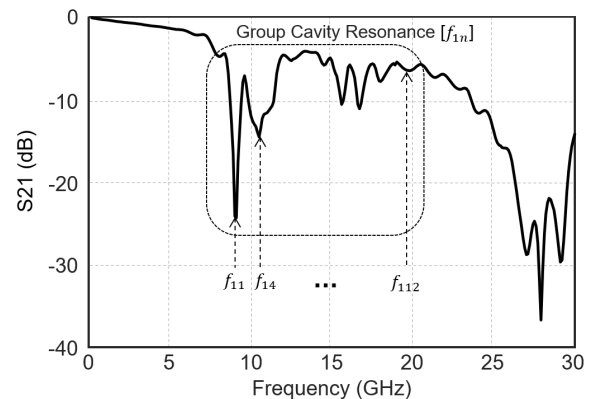


그림 3. 전송선 층 변환 구조의 전송 특성 시뮬레이션 결과

Fig. 3. Transfer characteristic simulation results of the transmission lines with layer transition.

표 1. 전송선 층 변환 구조의 설계 변수

Table 1. Design parameters of the target structure.

Parameter	Value [mm]	Parameter	Value [mm]
w_{ml}	0.37	d_{body}	0.3
g_{ml}	1.48	d_{pad}	0.5
l_{ml}	3.6	d_{anti}	0.7
w_{st}	0.26	$t_{sub(tb)}$	0.2
l_{st}	42.8	$t_{sub(m)}$	1.2
w_s	8	t_{copper}	0.018
l_s	50	-	-

위치에 따라 차수별 발생하는 공동 공진의 크기가 다르기 때문이다. 따라서 전송 특성 내 일부 차수에 대한 공동 공진은 발생되지 않을 수 있으나, 여전히 고 종횡비 인쇄회로기판 구조에서 기인하는 그룹 공동 공진 현상으로 인한 신호 전송 특성의 심각한 열화가 발생된다. 특히 25~30 GHz 대역의 고주파 공동 공진들은 $m=3$ 인 공동 공진으로 $m=1$ 인 그룹 공동 공진 외에 추가적인 그룹 공동 공진이 발생됨을 확인할 수 있다. 이는 그룹 공동 공진 현상에 의한 신호 열화가 하나의 특정 대역이 아닌 여러 개의 특정 대역에서 발생되어 초광대역 신호 열화가 발생할 수 있음을 보여준다. 대상 구조의 전송 특성에서 발생한 차수별 공진 주파수는 표 2에 정리되었으며, 식 (1)의 공동 공진 모델의 수식 기반 계산 결과가 시뮬레이션 결과와 높은 정합성을 가지고 예측됨을 확인할 수 있다.

III. 제안된 분할 공동 설계 구조 및 모델링

그룹 공동 공진은 기판 구조의 변경을 통해 인쇄회로기판의 종횡비를 감소시킴으로써 개선될 수 있다. 그러나 설계 조건이나 단계에 따라 기판의 물리적인 크기가 결정되어 구조의 설계 변경이 어려운 경우가 발생할 수 있다. 본 장에서는 병렬 평판 구조로부터 형성되는 공동 구조가 전기적인 구조임에 착안하여, 공동 구조의 종횡비 및 크기를 전기적으로 개선하여 그룹 공동 공진을 저감하는 분할 공동 설계 구조가 제안되었다.

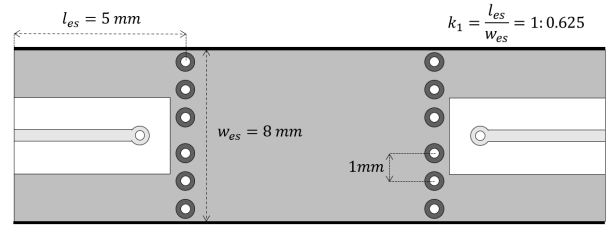
3-1 제안된 분할 공동 설계 구조

그림 4는 본 논문에서 제안된 분할 공동 설계 구조를

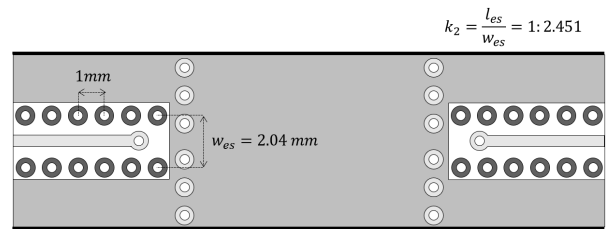
표 2. 전송선 층 변환 구조의 공동 공진 주파수

Table 2. Cavity resonance frequency of the transmission lines with layer transition.

f_m	Resonance frequency	
	Cavity resonant model (1)	EM simulation
f_{11}	9.05 GHz	9.1 GHz
f_{14}	10.61 GHz	10.5 GHz
\vdots	\vdots	\vdots
f_{112}	19.35 GHz	19.6 GHz



(a) 제안 구조 1
(a) Proposed structure 1



(b) 제안 구조 2
(b) Proposed structure 2

그림 4. 제안된 분할 공동 설계 구조(top view)

Fig. 4. Proposed segmented cavity designs (top view).

나타내며, w_{es} 와 l_{es} 는 공동 구조의 전기적인 폭과 길이, k_n 은 종횡비를 나타낸다. 공동 구조의 두 평판을 물리적으로 연결하는 접지 비아의 위치는 전기적으로 단락 상태가 된다. 접지 비아의 이러한 특성을 활용하여 고 종횡비 다층 인쇄회로기판 내 형성된 공동 구조들을 분할 설계할 수 있다. 그림 4(a)는 접지 비아를 이용하여 신호 비아와 결합되는 고 종횡비 공동 구조의 종횡비를 전기적으로 감소시키는 분할 공동 설계를 통해 그룹 공동 공진을 저감하는 제안 구조 1을 보여준다. 동일한 원리를 적용하여, 그림 4(b)는 전기적으로 종횡비가 감소된 공동 구조의 전기적인 폭을 추가로 감소시키는 분할 공동 설계를 통해 공동 공진을 추가적으로 저감한 제안 구조를 나타낸다. 제안된 구조에 의해 공동 공진이 분할된 결과는 그림 5의 전기장 분포 시뮬레이션 결과에서 확인할 수 있다. 그림 5(a)는 설계 대상 구조 내 신호 비아가 기판과 동일한 크기를 가지는 고 종횡비 공동 구조와 결합되어 기판 내 전체적으로 전기장이 분포함을 보여준다. 그림 5(b)와 그림 5(c)는 제안된 구조를 적용하여 기판 내 고 종횡비 공동 구조가 접지 비아를 이용하여 전기적으로 분할된 결과를 보여주며, 전기장 분포 시뮬레이션 결과를 통해

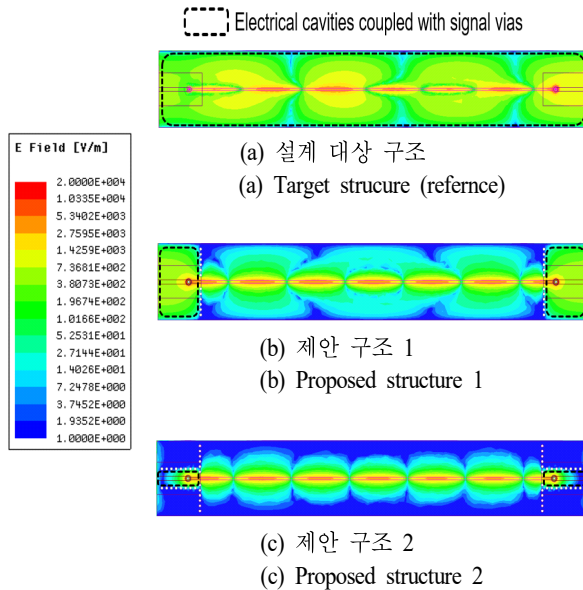


그림 5. 설계 대상 구조와 제안된 구조의 전기장 분포 시뮬레이션 결과(10.5 GHz)

Fig. 5. E-field distribution simulation results of the target structure and the proposed structures (10.5 GHz).

제안된 구조가 고 중형비 공동 구조를 효과적으로 분할할 수 있음을 확인할 수 있다. 그림 6은 설계 대상 구조와 제안된 구조의 3차원 전자기 전송 특성 시뮬레이션 결과를 보여준다. 설계 대상 구조의 전송 특성에서 발생되었던 그

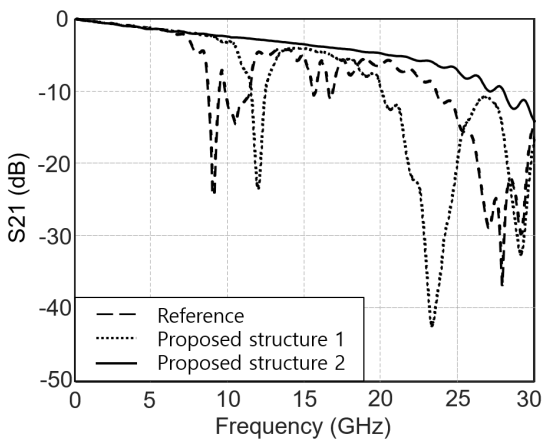


그림 6. 설계 대상 구조와 제안된 구조의 전송 특성 시뮬레이션 결과

Fig. 6. Transfer characteristic simulation results of the target structure and the proposed structures.

룹 공동 공진 현상이 제안 구조 1로 인해 개선됨을 확인할 수 있으며, 제안 구조 2를 적용한 추가 개선을 통해 30 GHz 이하의 공동 공진들이 효과적으로 제거됨을 확인하였다.

3-2 제안 구조의 등가회로 모델

앞 절에서는 3차원 전자기 시뮬레이션 결과를 기반으로 제안된 구조의 효용성을 확인하였다. 본 절에서는 제안된 구조의 특성을 보다 효율적으로 예측하여 설계에 적용할 수 있도록, 제안된 그룹 공동 공진 저감 구조의 등가회로 모델을 제안하였다. 대상 구조에서 1층에 설계된 마이크로스트립 선로는 기판 끝에 대칭으로 설계되었으며, 층 변환 비아를 통해 내부 스트립라인과 연결된다. 마이크로스트립 선로와 스트립라인은 분산 소자 모델을 활용하여 각각 모델링되며, 층 변환 비아는 신호 비아의 등가회로 모델과 인쇄회로기판 내 병렬 평판 구조의 공동 공진 모델을 결합하여 모델링된다. 그림 7은 전송선 층 변환 구조의 등가회로 모델을 보여주며, 비아의 인쇄회로기판 내 각 구간 특성을 모델링한 인덕턴스 L_t , L_m , L_b 와

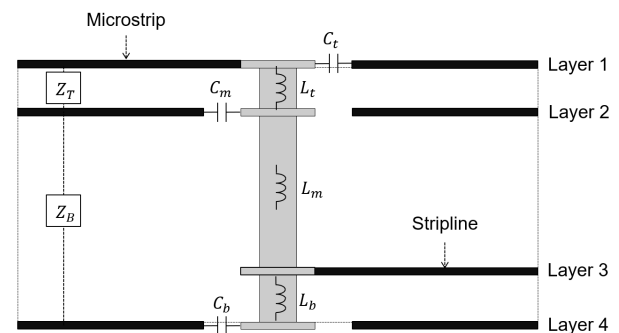


그림 7. 전송선 층 변환 구조의 등가회로 모델

Fig. 7. Equivalent circuit models of the transmission lines with layer transition.

표 3. 신호 비아 등가회로 모델의 설계 변수

Table 3. Design parameters of equivalent circuit models of the signal via.

Parameter	Value	Parameter	Value
L_t	20.8 pH	C_t	45.97 fF
L_m	331.14 pH	C_m	191.76 fF
L_b	20.8 pH	C_b	106.63 fF

커패시턴스 C_t , C_m , C_b , 공동 구조의 병렬 평판 임피던스 Z_T , Z_B 로 구성된다. 층 변환 비아의 등가회로 모델에서 추출된 설계 변수는 표 3에 정리되었다^[7]. 전송선 층 변환 구조는 신호 전류의 회귀 경로로서 병렬 평판 임피던스 Z_T , Z_B 를 갖는 두 개의 공동 구조(1층과 2층, 2층과 4층)를 지나므로, 신호 비아 모델은 두 병렬 평판 임피던스 모델과 결합된다. 그림 8은 제안된 전체 등가회로 모델을 보여준다. 그림 8(a)는 설계 대상 구조의 등가회로 모델을 나타내며, 층 변환 비아 모델은 두 개의 공통된 공동 구조의 병렬 평판 임피던스와 결합된다. 그림 8(b)는 제안된 구조의 등가회로 모델을 보여준다. 대상 구조의 고 중형비 공동 구조는 제안된 분할 공동 설계를 적용하여 전기적으로 분할되며, 층 변환 구조의 신호 비아 모델은 분할 공동 구조의 병렬 평판 임피던스 Z_{Ts1} , Z_{Bs1} 과 각각 결합된다.

IV. 제안된 등가회로 모델의 전송 특성 검증

고 중형비 다층 인쇄회로기판 내 전송선 층 변환 구조의 전송 특성에서 발생하는 그룹 공동 공진 현상과 제안된 분할 공동 설계 구조의 그룹 공동 공진 저감 효과를 검증하기 위한 전송 특성 측정이 수행되었다. 측정 검증

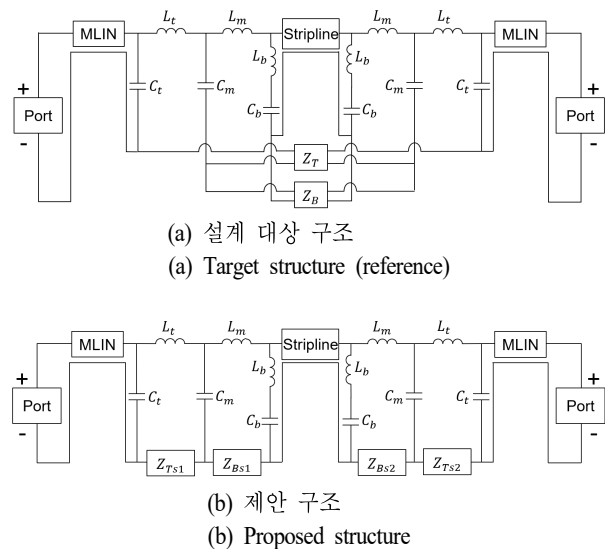


그림 8. 설계 대상 구조와 제안된 구조의 등가회로 모델
Fig. 8. Proposed equivalent circuit models of the target structure and the proposed structures.

을 위하여 그림 1과 그림 4에서 제시된 대상 구조와 제안 구조를 설계로 한 시료가 4층 FR4 기판에 제작되었다. 전송선 층 변환 구조의 전송 특성을 측정하기 위해 기판 표면의 마이크로스트립 선로에 커넥터가 실장되었으며, 고주파 측정을 위해 40 GHz의 동작 대역을 가지는 amphenol 1521-60051 K-type 커넥터가 사용되었다. 그림 9는 신호 발생기와 스펙트럼 분석기를 이용한 측정 셋업을 보여주며, HP사의 83640A 신호 발생기와 Rohde & Schwarz사의 FSP-40 스펙트럼 분석기가 사용되었다. 측정은 10 MHz ~ 30 GHz 대역에서 진행되었으며, 측정 시료는 40 GHz의 동작 대역을 가지는 고주파 케이블을 이용하여 장비에 연결되었으며, 제작된 시료만의 특성 추출을 위해 측정 후 케이블의 손실을 보상해 주었다.

그림 10은 제안된 등가회로 모델의 전송 특성을 3차원 전자기 시뮬레이션 및 측정 결과와 비교 검증한 결과이다. 각 구조의 동작 대역폭을 1차 공진 주파수로 정의하고, 표 4에 정리하였다. 제안된 등가회로 모델은 그룹 공동 공진 현상을 포함하여 30 GHz까지 시뮬레이션 결과와 높은 정합성을 보이며, 제안된 구조 내 분할 공동 구조의 공동 공진 저감 효과를 높은 정확도로 예측할 수 있음이 검증되었다. 설계 대상 구조와 제안 구조 1의 전송 특성은 등가회로 모델과 실 측정 결과 간 높은 정합성이 확인되었으며, 제안 구조 1이 그룹 공동 공진 현상을 효과적으로 저감할 수 있음을 확인하였다. 제안 구조 2의 경우, 전체적인 정합성이 확보됨을 측정으로 검증하였으나, 제안 모델과는 달리 측정 결과, 약 17.2 GHz의 주파수에서 직렬 공진이 발생함을 확인하였다. 이는 앞 장에서의

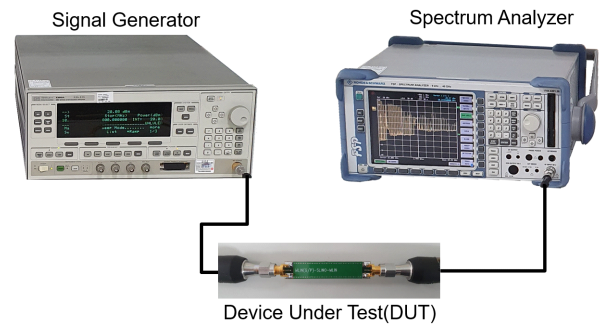
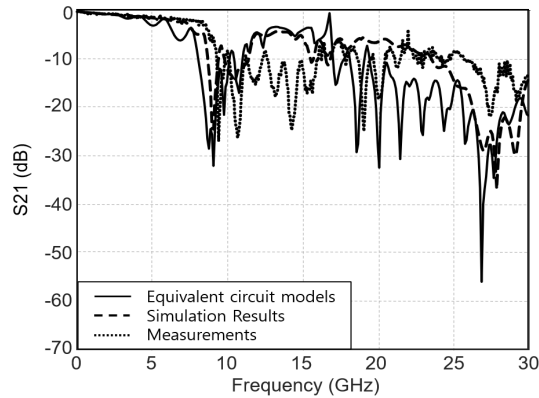
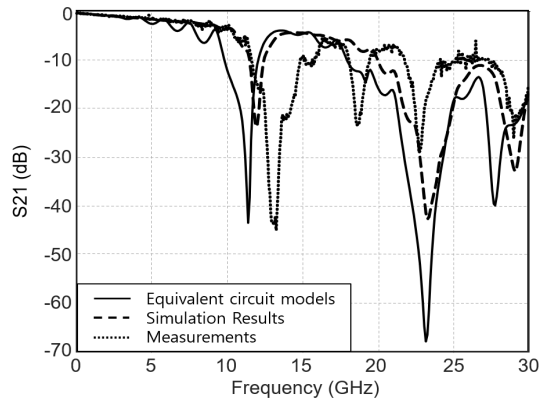


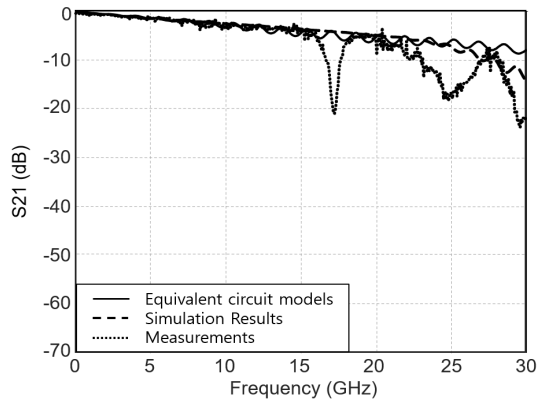
그림 9. 측정 셋업
Fig. 9. Measurement setup.



(a) 설계 대상 구조
(a) Target structure (reference)



(b) 제안 구조 1
(b) Proposed structure 1



(c) 제안 구조 2
(c) Proposed structure 2

그림 10. 제안된 등가회로 모델의 전송 특성 검증 결과
Fig. 10. Validation results of transfer characteristic of the proposed equivalent circuit models.

표 4. 제안된 등가회로 모델과 시뮬레이션 및 측정 결과와의 대역폭 비교 결과

Table 4. Bandwidth comparison results of the proposed equivalent circuit models, the simulation and measurement results.

Model	Bandwidth		
	Equivalent circuit models	Simulation results	Measurements
Reference	8.8 GHz	9.1 GHz	9.4 GHz
Proposed structure 1	11.4 GHz	12 GHz	12.9 GHz
Proposed structure 2	-	-	17.2 GHz

시뮬레이션 검증 결과에서는 확인되지 않은 공진으로, 본 논문에서 개선하고자 하는 인쇄회로기판의 공동 공진이 아닌 측정 시 사용된 고주파 커넥터와 시료 간 연결부의 임피던스 불연속에 기인한 것이라고 분석된다. 반면, 대상 구조의 광대역 그룹 공동 공진 현상은 제안된 분할 공동 구조를 적용함으로써 성공적으로 개선됨이 측정 검증되었으며, 제안된 등가회로 모델의 정합성 역시 확보됨을 확인하였다.

V. 결 론

본 논문에서는 고 종횡비 다층 인쇄회로기판 내 전송선 층 변환 구조에서 신호 전송 특성을 열화시키는 그룹 공동 공진 현상을 분석하고, 신호 열화를 개선하기 위한 분할 공동 설계 구조와 등가회로 모델이 제안되었다. 제안된 분할 공동 구조는 접지 비아를 활용하여 공동 구조를 전기적으로 분할함으로써, 고 종횡비 다층 인쇄회로기판 내 전송선 층 변환 구조에서 발생하는 그룹 공동 공진 현상을 개선하도록 설계되었다. 제안된 등가회로 모델은 전송선로 모델, 층 변환 구조의 신호 비아 모델과 병렬 평판 구조의 공동 공진 모델로 구성된다. 제안된 분할 공동 구조와 등가회로 모델은 3차원 전자기 시뮬레이션 및 측정을 통해 30 GHz의 주파수 대역까지 높은 정합성과 함께 성공적으로 검증되었다. 제안된 분할 공동 구조는 고 종횡비 협소 인쇄회로기판에서 발생하는 그룹 공동 공진 현상을 개선함으로써, 고속 디지털 신호를 전송하는 모바일

일 기기 내 적용되어 고주파 신호 전송 특성을 효과적으로 확보할 수 있을 것이라 사료된다.

References

- [1] E. Bogatin, *Signal Integrity-Simplified*, Upper Saddle River, NJ, Prentice Hall, 2004.
- [2] M. Horowitz, C. K. K. Yang, and S. Sidiropoulos, "High-speed electrical signaling: Overview and limitations," *IEEE Micro*, vol. 18, no. 1, pp. 12-24, Jan.-Feb. 1998.
- [3] I. Novak, J. R. Miller, *Frequency-Domain Characterization of Power Distribution Networks*, Norwood, MA, Artech House, pp. 68-72, 2007.
- [4] R. W. Y. Chang, K. Y. See, and E. K. Chua, "Comprehensive analysis of the impact of via design on high-speed signal integrity," in *2007 9th Electronics Packaging Technology Conference*, Singapore, Dec. 2007, pp. 262-266.
- [5] Z. Yan, J. Wang, W. Zhang, Y. Wang, and J. Fan, "A miniature ultrawideband electric field probe based on coax-thru-hole via array for near-field measurement," *IEEE Transactions on Instrumentation and Measurement*, vol. 66, no. 10, pp. 2762-2770, Oct. 2017.
- [6] T. Le Gougec, N. Mahdi, S. Cadiou, C. Quendo, E. Schlaffer, and W. Pessl, et al., "Modeling up to 45 GHz of coupling between microvias and PCB cavities considering several boundary conditions," *International Journal of Microwave and Wireless Technologies*, vol. 8, no. 3, pp. 421-430, May 2016.
- [7] I. Ndip, F. Ohnimus, K. Lobbecke, M. Bierwirth, C. Tschoban, and S. Guttowski, et al., "Modeling, quantification, and reduction of the impact of uncontrolled return currents of vias transiting multilayered packages and boards," *IEEE Transactions on Electromagnetic Compatibility*, vol. 52, no. 2, pp. 421-435, May. 2010.

장 경 찬 [광운대학교/석·박사 통합과정]

<https://orcid.org/0000-0002-8783-9540>



2020년 2월: 동양미래대학교 정보통신공학과 (공학사)

2020년 3월~현재: 광운대학교 전자통신공학과 석·박사 통합과정

[주 관심분야] System-Level EMC/EMI, High Frequency Noise Measurement Techniques

송 익 환 [광운대학교/교수]

<https://orcid.org/0000-0003-4176-6179>



2004년 2월: 한국과학기술원 전기 및 전자공학과 (공학사)

2006년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)

2010년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)

2011년~2013년: 삼성전자 글로벌기술센터 책임연구원

2014년~현재: 광운대학교 전자통신공학과 부교수

[주 관심분야] System-Level EMC/EMI, High-Speed Signal Integrity/Power Integrity, Electromagnetic Measurements Technologies