

DDPG 방법을 이용한 4포트 EMI 필터의 설계 방법에 대한 연구

A Study on the Design Method of a Four-Port EMI Filter Using the DDPG Algorithm

김광호 · 홍영기 · 박은병 · 나완수

Kwangho Kim · Young-gi Hong · Eunbyung Park · Wansoo Nah

요 약

본 논문에서는 부스바-PCB 타입의 EMI 필터에 대해 강화학습 방법 중 하나인 DDPG(deep deterministic policy gradient)를 사용하여 설계하는 방법을 제안하였다. 여러 기생성분이 존재하는 필터의 특성을 예측 및 분석을 위해 EM 시뮬레이션을 사용하였던 기존의 방법대신에 광대역 등가회로에서 차동모드와 공통모드 삽입손실을 추출하여 이것의 정확도를 먼저 살펴보았으며, 이를 기반으로 강화학습의 상태와 행동에 대한 정의를 하였고, DDPG방법을 통해 필요 삽입손실을 충족하도록 학습을 수행하였다. 그 결과, 주어진 PCB 상의 5개의 위치에서의 개방 임피던스로부터 필요삽입손실을 충족하는 임피던스를 도출하였으며, 기존 해석에 사용된 모델 대비 전 주파수 대역에서 CISPR 25 class 4 규제조건을 만족하였음을 확인하였다.

Abstract

In this paper, we propose a design method for a busbar-PCB type EMI filter using the deep deterministic policy gradient (DDPG) algorithm, which is a reinforcement learning method. Owing to the presence of several parasitic elements in the busbar-PCB type EMI filter, the accuracy in the differential mode and common mode insertion loss in the wideband equivalent circuits was first demonstrated replacing the EM-circuit co-simulation. The state and behavior were defined, and learning was performed to satisfy the necessary insertion loss using the DDPG method. Consequently, impedances satisfying the required insertion loss were derived from the open impedance at five positions on the given PCB, and it was confirmed that the CISPR 25 class 4 regulation condition was satisfied in all frequency bands compared to that in the model used in the existing analysis.

Key words: EMI Filter, DDPG, Reinforcement Learning, Insertion Loss, Equivalent Circuit

I. 서 론

EMI(electromagnetic interference) 필터는 전도성 노이즈의 크기를 저감시키기 위하여 주로 사용되는 소자로서

수동소자를 이용하여 간편하게 설계 및 적용이 용이하여 넓은 적용 범위에서 활용되고 있다^{[1],[2]}. 통상 EMI 필터는 PCB(printed circuit board)상에 구현되어 왔으며, PCB 상에서의 회로기생성분을 상대적으로 쉽게 고려할 수 있었

「이 논문은 성균관대학교의 2021학년도 AI융합연구비지원에 의하여 연구되었음.」

성균관대학교 전자전기컴퓨터공학과(Department of Electrical and Computer Engineering, Sungkyunkwan University)

· Manuscript received December 6, 2021 ; Revised December 16, 2021 ; Accepted February 21, 2022. (ID No. 20211206-011S)

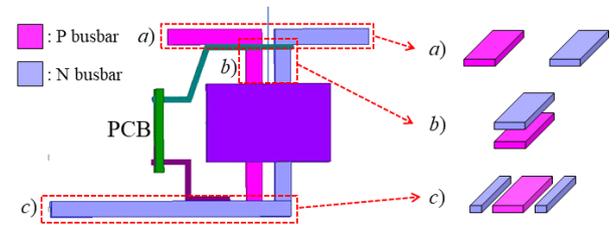
· Corresponding Author: Wansoo Nah (e-mail: wsnah@skku.edu)

기 때문에 비교적 용이하게 필터의 설계를 수행할 수 있었다^[3]. 하지만 최근 차량 내 모터 구동 시스템에 적용되는 필터의 경우, 대전류에 의한 부스바 구조로 인한 필터 내 기생성분이 많이 존재하기 때문에 기존 회로 토폴로지 기반의 회로를 통한 설계가 어려운 실정이다^{[4][5]}. 이러한 기생 성분의 경우, 3차원 구조를 해석하여 정확한 특성을 얻을 수 있도록 대체할 수 있으나^[6], 해석 시간이 오래 걸리며 방대한 양을 필요로 하는 최적화 알고리즘에 적용할 때 매우 비효율적이다. 이것에 대한 대체 방안으로, 기생 성분을 부분 요소 등가회로(partial element equivalent circuit)를 통해 모델링하여 광대역 특성을 빠르게 예측할 수 있다^[7]. 하지만 필터의 최적 설계에 있어 회로의 복잡도가 증가하여 필요 삽입손실을 충족하는 데 시간과 인력이 많이 소요된다. 이와 같은 EMC(electromagnetic compatibility)문제를 해결하기 위한 방안으로 기계학습 알고리즘이 활용된 사례가 있으며^[8], 특히 인공지능망을 통해 주어진 소자를 활용하여 EMI 필터를 설계한 사례가 있다^[9]. 하지만 학습 데이터가 많이 필요하고, 알고리즘의 하이퍼 파라미터에 의한 최적화 문제 또한 EMC 문제 해결에 중요한 요소이다.

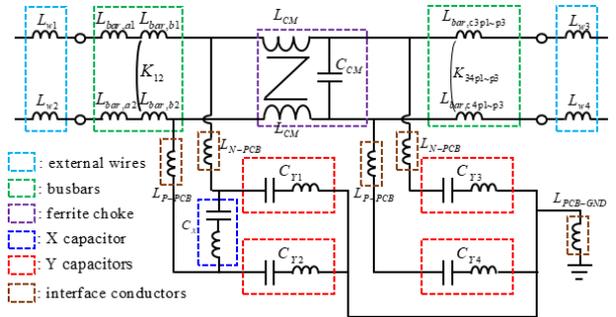
본 논문에서는 학습 데이터의 부재를 극복하기 위한 방안으로 강화학습을 제안하였으며, 부스바가 적용된 4 포트 EMI 필터에 대한 설계를 수행하였고, 본문의 구성은 다음과 같다. 첫째로 대상 EMI 필터의 등가회로의 정합성을 보이고, PCB상에 적용하는 필터 요소를 설계할 수 있도록 강화학습 문제의 상태 및 행동을 정의한다. 이를 주어진 필요 삽입손실(required insertion loss)을 충족하도록 강화학습을 수행하였고, 그 결과를 분석하여 제안한 방법의 유효함을 보이고자 한다.

II. 부스바-PCB 결합 필터의 광대역 등가회로

부스바-PCB 결합 필터의 경우, 그림 1(a)와 같이 주회로(main circuit)의 전류가 전달되는 부스바와 필터 요소가 실장되는 PCB단으로 나눌 수 있다. 주 회로의 높은 인덕턴스를 구현하기 위해 페라이트가 도입되며, 배터리-인버터 사이의 연결을 위해 3차원 구조가 발생한다. 그림 1(b)는 이를 적용한 광대역 등가회로를 보여주고 있으며, 차



(a) 부분인덕턴스 계산 대상인 3가지 부스바 구조
(a) Three types of the busbar structure for calculating partial inductances



(b) 필터의 광대역 등가회로 모델
(b) A broadband equivalent circuit for the filter

그림 1. 부스바-PCB 결합 EMI 필터
Fig. 1. Busbar-PCB connected EMI filter.

동 모드의 경우 C-filter, 공통 모드의 경우 π -filter 형태에 부스바 인덕턴스, 측정에 포함된 외부 도선 인덕턴스, PCB-부스바 사이의 연결 도체에 의한 인덕턴스의 3가지 요소를 추가하였다. 이 때 부스바의 인덕턴스는 부분인덕턴스(partial inductance) 이론을 기반으로 도출하였다^[10].

표 1은 필터 내 등가회로에 추가 요소로써 적용된 부분인덕턴스의 계산 결과를 보인 것이며, 와이어 형태의 경우, 식 (1)을^[11], 부스바 형태의 경우 일정한 길이, 너비, 두께를 가진 직사각형 형태의 자유공간 내 정의된 도체에 대한 부분인덕턴스를 통해 도출하였다^[10].

$$L_{self} \approx \frac{\mu_0}{2\pi} l \left[\ln \left(\frac{l}{r} + \sqrt{\left(\frac{l}{r}\right)^2 + 1} \right) - \sqrt{1 + \left(\frac{r}{l}\right)^2} + \frac{r}{l} \right] \quad (1)$$

페라이트의 경우 13.28 uH, 커플링상수는 0.99986을 사용하였으며, X-cap은 22 uF, Y-cap은 2.2 uF이 8개가 적용되었다. 이를 사용한 필터의 공통, 차동 모드 삽입손실 결과와 선행 논문에서 제안되었던 EM-circuit co-simulation

표 1. 필터 등가회로의 추가 요소에 대한 부분인덕턴스
Table 1. Partial inductances for the additional elements in the broadband equivalent circuit model of the EMI filter

		P busbar	N busbar
L_{wire_left}		17.47 nH	17.47 nH
L_{wire_right}		97.39 nH	92.37 nH
L_{bus_a}		6.269 nH	6.269 nH
L_{bus_b}	P_{bus}	2.317 nH	1.488 nH
	N_{bus}	1.488 nH	2.317 nH
L_{bus_c1}	P_{bus}	0.773 nH	0.312 nH
	N_{bus}	0.312 nH	0.986 nH
L_{bus_c2}	P_{bus}	3.373 nH	1.468 nH
	N_{bus}	1.468 nH	3.165 nH
L_{bus_c3}	P_{bus}	6.406 nH	3.969 nH
	N_{bus}	3.969 nH	7.613 nH

결과를 그림 2에서 비교하였다⁶⁾.

먼저 두 모드의 삽입손실은 110 MHz까지의 대역에서 6 dB 미만의 오차를 보여 광대역 등가회로가 EM-circuit co-simulation 방법을 대체할 수 있음을 확인할 수 있다. 검은 선은 CISPR 25 class 4¹²⁾로부터 두 모드가 충족하여야

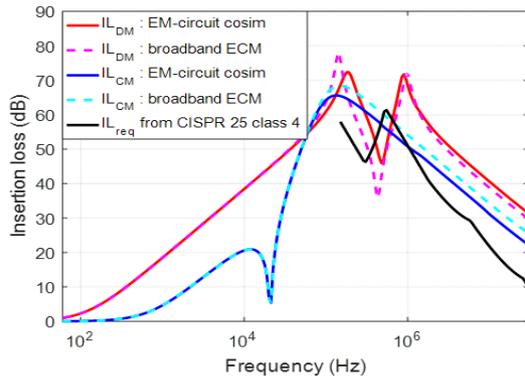


그림 2. 부스바-PCB 결합 EMI 필터의 EM-circuit co-simulation 방법을 사용한 삽입손실 예측 방법과 광대역 등가회로를 사용한 예측 방법의 차동, 공통모드 삽입손실 비교

Fig. 2. Comparison of the differential and common mode insertion losses of the busbar-PCB connected EMI filter from EM-circuit co-simulation method and broadband equivalent circuit model.

할 필터의 필요 삽입손실이며, 차동모드는 501 kHz~700 kHz 대역, 공통모드는 450 kHz~약 1 MHz 대역이 충족하지 않아 개선이 필요하다. 이러한 상대적으로 높은 주파수 대역의 삽입손실을 개선하기 위해서는 실제로 여러 시행착오가 수반되며, 이를 개선하기 위한 자동화 설계 방법을 강화학습을 이용한 방법으로 해결하는 과정 및 고찰을 서술하고자 한다.

III. DDPG를 이용한 EMI필터의 설계

3-1 DDPG 알고리즘

강화학습(reinforcement learning)은 기본적으로 현재의 상태(state)를 인지하고 최대 보상(reward)을 받는 행동(action)을 학습하는 알고리즘¹³⁾으로, 학습에 대한 실제 데이터가 적고 목표를 위한 최적의 방향이 불분명할 때 효과적인 것으로 알려져 있다. 이러한 학습 과정은 agent에서 수행되며, 행동에 대한 보상을 얻는 환경(environment)이 학습의 구성 요소이다. 그림 3은 강화학습과 EMI 필터의 설계 과정을 비교한 것이다. 설계자는 EMI 필터의 필요 삽입손실을 충족시키기 위해 설계 파라미터를 선택, 조정하며, 등가회로부터 필터의 삽입손실을 평가 후 재 조정과정을 거친다. 이는 광대역에서 설계 파라미터 변화에 따른 필터 특성의 변화 추이를 알 수 없을 때 택하는 방식으로, 부스바가 결합된 EMI 필터의 문제에 해당한다. 강화학습의 경우 agent는 설계자로, 설계 파라미터 조정은 행동으로, 등가회로 및 평가 과정은 환경과

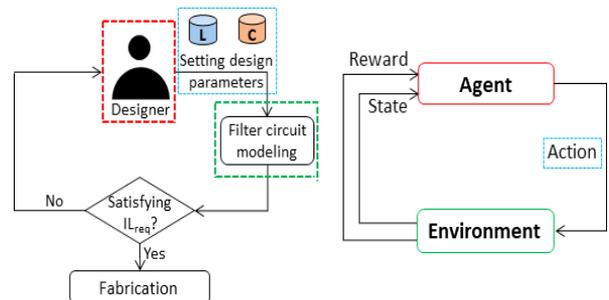


그림 3. 기존의 EMI 필터 설계 방식(좌)와 강화학습 방식(우) 비교

Fig. 3. Comparison of traditional design process for the EMI filter and the reinforcement learning.

유사하다고 볼 수 있으며, 본 절에서는 이를 구체화하여 강화학습을 이용한 필터 설계 예시를 보이하고자 한다. 여기서 설계 파라미터는 PCB상의 소자가 갖는 용량을 대상으로 한다.

강화학습 알고리즘은 DDPG(deep deterministic policy gradient)를 선정하였다. DDPG 알고리즘은 DPG에 DQN을 결합시킨 Model-free, Off policy actor-critic 알고리즘으로, 행동과 상태가 둘 다 연속적인 점이 소자의 용량 및 필요삽입손실의 상태를 나타내기 적합하다고 판단하여 설계 문제에 적용하였다. 그림 4는 DDPG의 학습 과정을 보이고 있으며, DQN과 유사하게 replay buffer와 target Q network개념을 도입한 것^{[14],[15]}과 actor-critic 알고리즘에서 활용되는 두 신경망(actor network, critic network)에 soft update를 적용하여 학습의 안정성을 높이는 점이 특징이다. 여기서 s 는 상태, a 는 행동, r 은 보상을 의미하며, t 는 현재 시점을 나타낸다. 신경망 내 θ 는 신경망을 구성하는 가중치(weight)를, μ 는 actor 신경망을, Q 는 critic 신경망을 의미하며, actor는 현 상태에 대한 적절한 행동을 추정, critic은 현 상태와 행동에 대한 가치를 평가하는 역할이다. 초기 데이터 확보 시에는 충분한 경험을 위해 행동에 랜덤 노이즈를 인가하여 다양성을 증진시키며, 학습하며 샘플링된 결과들을 이용하여 신경망을 업데이트한다. Critic 신경망에서는 벨만 방정식을 기반으로 하여 현재 상태에 대한 actor의 행동에 가치 함수를 올바르게 충족할 수 있도록 식 (2)로 정의된 손실함수를 최소화하도록 신경망이 갱신된다.

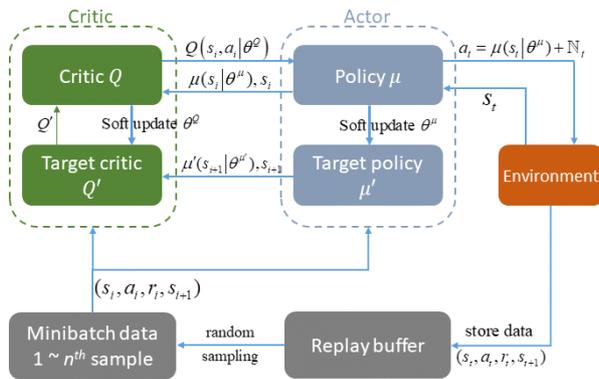


그림 4. DDPG의 학습과정
Fig. 4. Learning process of DDPG.

$$L = \frac{1}{N} \sum_i (y_i - Q(s_i, a_i | \theta^Q))^2$$

$$\text{where } y_i = r_i + \gamma Q'(s_{i+1}, \mu'(s_{i+1} | \theta^\mu)) | \theta^Q \quad (2)$$

여기서 N 은 minibatch의 샘플 개수를 의미한다.

Actor 신경망에서는 식 (3)과 같이 근사화 한 샘플링 정책 경사함수(sampled policy gradient)를 통해 신경망의 변화량을 연산한다.

$$\nabla_{\theta^\mu} J \approx \frac{1}{N} \sum_i \nabla_a Q(s, a | \theta^Q) \Big|_{s=s_i, a=\mu(s_i)} \nabla_{\theta^\mu} \mu(s | \theta^\mu) \Big|_{s_i} \quad (3)$$

두 신경망은 최종적으로 식 (4)와 같이 낮은 τ 를 택하여 앞서 서술한 바와 같이 신경망 업데이트 시 변화량을 작게 하는 soft update 방식을 통해 갱신된다.

$$\theta^Q \leftarrow \tau \theta^Q + (1 - \tau) \theta^{Q'}$$

$$\theta^\mu \leftarrow \tau \theta^\mu + (1 - \tau) \theta^{\mu'} \quad (4)$$

위와 같은 과정을 통해 DDPG는 연속된 공간의 상태와 행동에 대해 학습할 수 있다.

3-2 EMI 필터 설계의 DDPG 알고리즘 적용 및 결과

DDPG를 필터 문제에 적용하기 위해 그림 5(a)와 같이 전체 EMI 필터의 등가회로 중 PCB 상에 적용되는 5개의 위치에 대한 소자의 용량 정보를 상태로 정의하였으며, 그림 5(b)에 나타난 바와 같이 각 위치에서 커패시턴스, 인덕턴스 용량의 직렬 조합 값을 사용한다. 두 값은 $10^{-1} \sim 10^{-2}$ 사이의 값 내에서 선정되며, 초기 상태는 모두 개방(open)상태의 임피던스로 두어 DDPG에 적용하였다. 알고리즘의 행동은 이 용량을 조정하는 변화량으로 정의하였으며, 그림에 나타난 바와 같이 10^{-6} 을 기준으로 변화하고자 하는 승수의 0.5를 적용하여 로그 영역에서 정규화하여 $-2 \sim 2$ 의 범위를 갖도록 하였다.

EMI 필터의 삽입손실 특성 예측 결과로부터 현재 적용된 임피던스 상태에 대한 보상은 차동 모드와 공통 모드에서 평가하였다. 즉, 식 (5)의 좌측과 같이 전체 주파수 영역에서 요구하는 삽입손실보다 현재 모드 별 삽입손실이 높은 주파수 개수가 많을수록 높은 점수를 주었으며, 두 모드에서 모두 충족시킬 수 있도록 식 (5)의 우측과 같

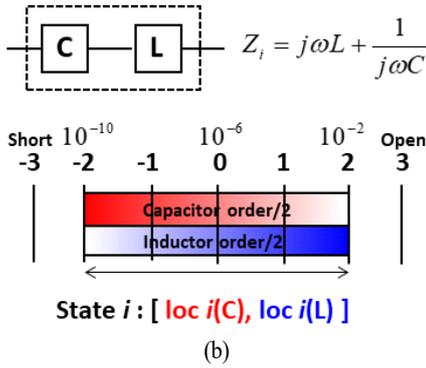
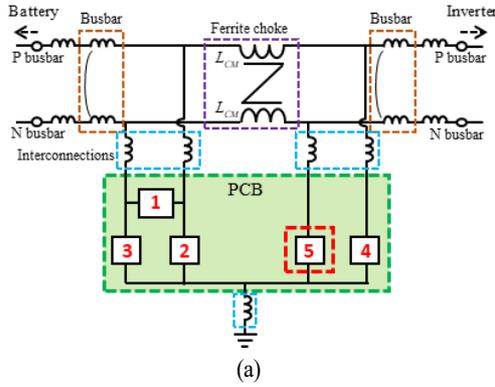


그림 5. 부스바-PCB 필터의 (a) 강화학습 적용 대상 정의 및 (b) PCB 상의 임피던스에 대한 상태 정의
Fig. 5. (a) Definition of the reinforcement learning on busbar-PCB EMI filter and (b) state definition based on the impedance on the PCB.

이 조화 평균을 통해 전체 보상을 도출하였다.

$$r_{CM,DM} = \frac{n_{CM,DM} |_{IL > I_{req}}}{n_{freq}} \quad r_{total} = \frac{r_{CM} r_{DM}}{r_{CM} + r_{DM}} \quad (5)$$

여기서 r 은 보상을 의미하며, n_{cm} , n_{dm} 은 각 모드에서 충족한 주파수의 개수를, n_{freq} 는 전체 주파수 영역의 개수를 의미한다. 설계 과정 중 필요 삽입손실을 모두 충족하는 경우 5점을, 개방 또는 단락 상황에서 동일 상태로 유지할 시 -0.2점의 패널티를 주어 필요 삽입손실을 충족할 수록 좋은 점수를 받도록 학습하였다.

전체 설계 횟수는 22번으로 하였으며, 모두 충족한 경우, 조기종료 하여 빨리 끝낼수록 더 높은 점수를 받도록 식 (6)을 통해 전체 에피소드의 점수를 나타내어 학습의 진행을 나타내었다.

$$r_{episode} = \left(\sum_{i=1}^{t_{end}} r_{total,i} \right) \frac{1}{t_{end}^{1.2}} \quad (6)$$

표 2는 필터 설계 시 활용된 DDPG 알고리즘의 액터와 크리티크 네트워크의 아키텍처를 보인 것이며, actor와 critic 신경망 내 사용된 학습율(learning rate)은 각각 0.0001, 0.0005이다. DDPG 수행 시 할인율(discount factor)은 0.999, τ 는 0.0001을 적용하였으며, 신경망의 개선 추이를 분석하기 위해 총 10,000번의 학습을 수행하였고, ryzen threidripper 2990 wx (3.0 GHz, 32 core) 기준 약 23시간 소요되었다. 그림 6은 학습에 따른 에피소드 별 보상의 크기 변화를

표 2. Actor(왼쪽)와 critic(오른쪽)의 아키텍처
Table 2. Architecture for an actor network (left) and a critic network (right).

Layer type	Number of nodes	Activation function	Layer type	Number of nodes	Activation function
Input(FC)	214	-	Input1(FC)	214	-
FC1	800	ReLu	FCs	400	ReLu
FC2	2,000		Input2(FC)	10	
FC3	3,000		FCa	200	
FC4	300		FC1	3,000	
Out(FC)	10	tanh	FC2	2,000	
			FC3	1,000	
			FC4	500	
			FC5	100	
			Out(FC)	1	Linear

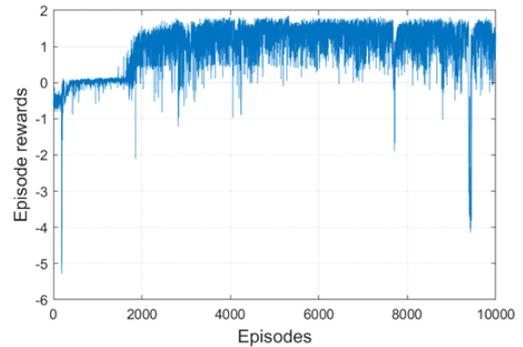


그림 6. DDPG 학습 진행에 따른 보상 변화
Fig. 6. The episode rewards in learning process of DDPG.

나타낸 것이다. 약 1,800번 이후 평균은 약 1점으로 상승하여 약 2,000번째 이후 필요삽입손실을 충족하는 결과를 보였다. 10,000번째 에피소드까지 진행되면서 안정도가 완벽하지 않은 이유는 신경망에서 택한 정책을 따르는 행동에 랜덤 노이즈가 포함되기 때문이며, 실제 EMI 필터에 적용 시 소자의 용량이 로그 스케일로 변화하므로 민감도가 매우 높기 때문이다.

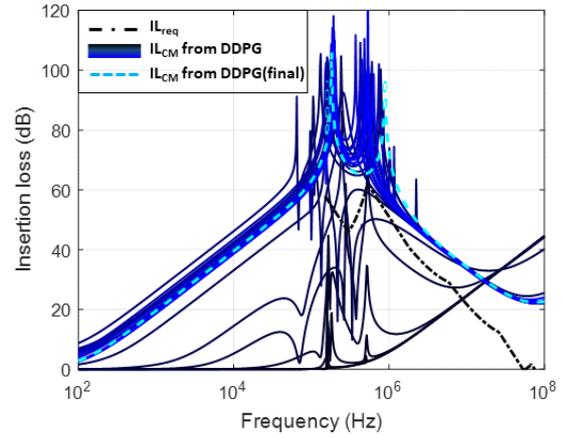
그림 7과 그림 8은 각각 5,000번째의 신경망과 10,000번째의 신경망을 통해 설계한 EMI 필터의 모드 별 삽입손실과 필요삽입손실을 비교한 것이다. 초기 5개의 위치가 개방된 상태(검은색 실선)로부터 학습한 DDPG의 신경망 정책에 따라 소자의 용량이 변화하며, 공통 모드 경우 파란색으로, 차동 모드의 경우 빨간색 실선으로 변화하며, 주어진 필요 삽입손실을 전 주파수 대역에서 모두 충족하는 것을 확인할 수 있다.

5,000번째 학습 신경망은 개방 상태에서부터 용량의 변화가 상대적으로 적게 조정되도록 하여 필요삽입손실을 충족함에 있어 더 많은 9번의 설계 시행횟수가 필요하였으나, 그림 8의 10,000번째 학습된 신경망으로부터 수행된 설계 결과는 7번째 시행부터 두 모드의 필요 삽입손실을 충족한다.

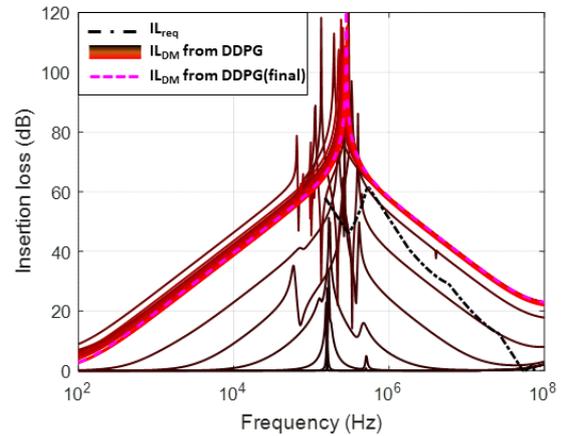
학습의 목표를 두 모드의 필요삽입손실을 충족하는 것으로 하였기 때문에 삽입손실 레벨의 크기는 학습의 진행에 따라 개선된 결과를 보이진 않으며, 요구조건을 충족하는 여러 해가 존재하나, 학습 신경망에서 도출된 최종 결과는 크게 다르지 않았다.

그림 9는 기존에 적용된 9개의 MLCC를 적용한 결과와 DDPG로부터 도출된 위치 별 임피던스 결과를 적용하였을 때의 삽입손실을 모드 별로 서로 비교한 것이며, 표 3에는 이 때 적용된 PCB상의 위치에 따른 소자 용량을 나타내었다.

2개의 DDPG 설계 결과는 기존 필터에서 충족하지 못했던 CISPR 25 class 4기준 필요 삽입손실의 501 kHz~700 kHz 대역의 공통 모드와 340 kHz~710 kHz 대역의 차동 모드를 개선한 것을 확인할 수 있다. 특히 차동 모드 노이즈의 우회(detour) 경로를 위한 X-cap 위치를 개방하는 것이, 그리고 4번과 5번 위치에서는 높은 용량의 Y-cap을 적용하는 것이 두 모드의 삽입손실 면에서 유리함



(a) 공통 모드 삽입손실
(a) In common mode



(b) 차동 모드 삽입 손실
(b) In differential mode

그림 7. DDPG 학습 중 5,000번째 학습 진행이 수행된 신경망을 이용한 부스바-EMI 필터 설계 과정에 따른 필터 삽입손실과 필요 삽입손실 사이의 비교

Fig. 7. Comparing the insertion losses of the design process from the DDPG model (5,000th learned) to required insertion loss.

을 유추할 수 있고, 제안한 DDPG를 이용한 설계가 유효함을 확인할 수 있다.

소자의 용량 면에서는 학습 목표의 특성상 2번과 3번 위치의 경우 대칭이 아닌 결과로 나타났으며, 이는 주어진 필요 삽입손실을 충족함에 있어 결정적인 용량이 필요하지 않고, 다양한 해가 존재함을 알 수 있다. 이로부터 설계자가 주어진 필요 삽입손실을 충족하여야 하는 면에

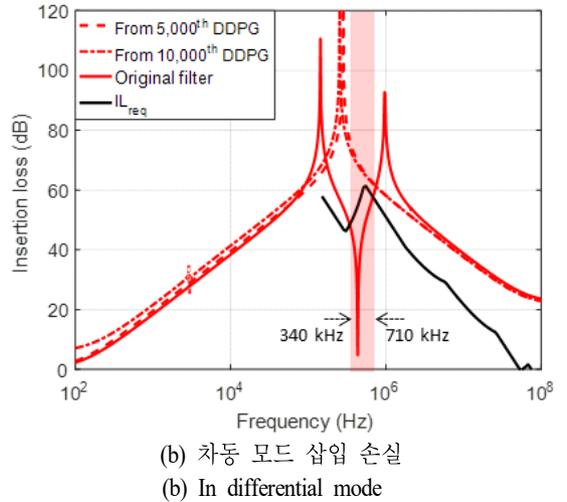
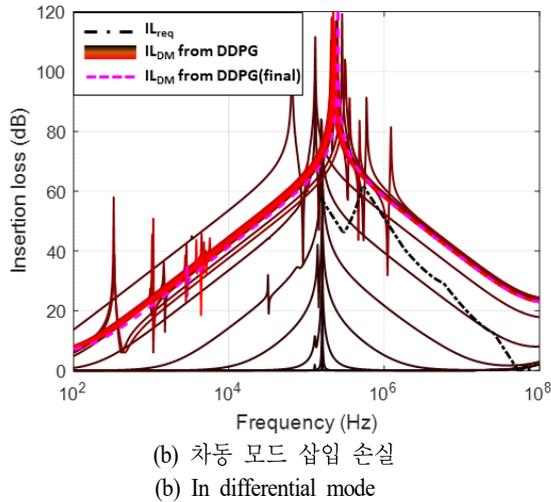
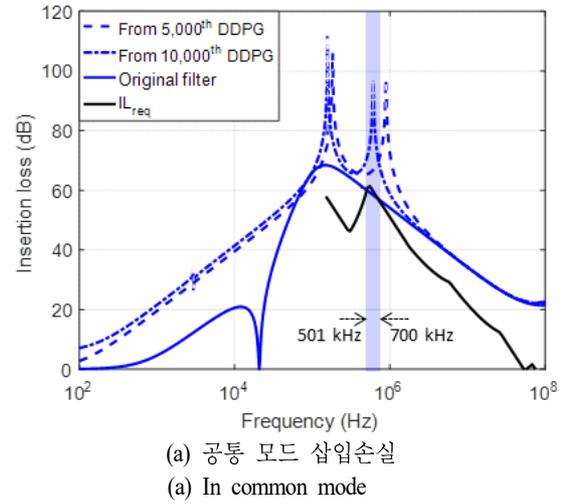
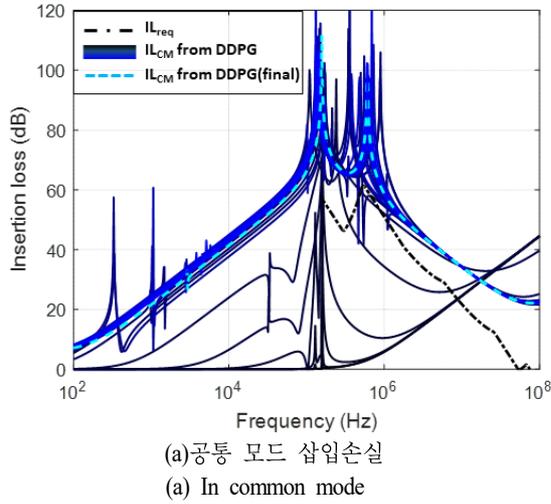


그림 8. DDPG 학습 중 10,000번째 학습 진행이 수행된 신경망을 이용한 부스바-EMI 필터 설계 과정에 따른 필터 삽입손실과 필요 삽입손실 사이의 비교

Fig. 8. Comparing the insertion losses of the design process from the DDPG model (10,000th learned) to required insertion loss.

서 학습된 DDPG를 통해 설계 시간을 단축시킬 수 있으며, 존재하는 여러 해에 대한 가능성을 제시할 수 있다.

IV. 결 론

본 논문에서는 부스바 시스템에 적용되는 EMI 필터의 설계를 위해 기존에 제시되었던 EM 시뮬레이션을 기반

그림 9. DDPG의 5,000번째 10,000번째 학습된 신경망으로부터 설계된 부스바-EMI 필터의 삽입손실과 초기 모델 삽입손실의 비교

Fig. 9. Comparing the insertion loss of EMI filter form 5,000th, and 10,000th learned DDPG network to the insertion loss of the original filter.

으로 한 광대역 주파수의 필터 특성 예측 기법의 해석 시간에 대한 문제점을 해결하기 위한 방법을 제시하였고, 부분인덕턴스를 기반으로 한 필터의 개선된 등가회로의 정확도를 확인하였다. CISPR 25 class 4 규제요건으로부터 도출된 차동 모드, 공통 모드 필요 삽입손실을 충족하는 필터의 소자 설계를 위해 DDPG 방법을 도입하였으며, PCB 실장 위치의 커패시턴스, 인덕턴스의 크기와 변화를

표 3. DDPG를 이용한 설계 결과와 기존 필터의 부스바-PCB EMI 필터의 5개 위치에 적용된 소자 용량
Table 3. Component values of busbar-PCB EMI filter from DDPG network and the original filter.

	Original filter	From 5,000 th learned DDPG	From 10,000 th learned DDPG
Location 1	22 uF	0.42 nF+10.00 mH (open)	13.09 nF+10.00 mH (open)
Location 2	4.4 uF	3.86 nF+4.46 nH	8.99 nF+10.00 nH
Location 3	4.4 uF	10.00 nF+10.00 mH (open)	0.39 uF+7.50 mH
Location 4	4.4 uF	60.00 uF+10.00 nH	1.30 mF+11.11 nH
Location 5	4.4 uF	60.30 uF+15.54 nH	38.29 uF+10.00 nH

각각 알고리즘의 상태, 행동으로 정의하여 학습을 수행하였고, 총 10,000번의 학습 결과, 기존 모델에서 충족하지 못하였던 공통 모드 501~700 kHz 대역, 차동 모드 340~710 kHz 대역의 삽입손실이 개선되도록 설계하여 제안한 방법의 유효성을 보였다.

DDPG와 같은 강화학습의 필터 설계 문제 접근 사례를 통해 요구되는 규제 조건이 다를 경우, 모드 별 방출량이 다를 경우의 필터설계 문제에 대해 기존 엔지니어가 시행착오를 통해 설계하는 비효율성을 개선하는 데 기여할 수 있을 것으로 기대된다.

References

- [1] J. D. van Wyk, F. C. Lee, Z. Liang, R. Chen, S. Wang, and B. Lu, "Integrating active, passive and EMI-filter functions in power electronics systems: A case study of some technologies," *IEEE Transactions on Power Electronics*, vol. 20, no. 3, pp. 523-536, May 2005.
- [2] D. Hamza, P. K. Jain, "Conducted EMI noise mitigation in DC-DC converters using active filtering method," in *2008 IEEE Power Electronics Specialists Conference*, Rhodes, Jun. 2008, pp. 188-194.
- [3] V. Tarateeraseth, "EMI filter design: Part III: Selection of filter topology for optimal performance," *IEEE Electromagnetic Compatibility Magazine*, vol. 1, no. 2, pp. 60-73, Jul. 2012.
- [4] H. Chen, Y. Hu, L. Wang, Z. Zhang, and G. Chen, "EMI filter design based on high-frequency modeling of common-mode chokes," in *2018 IEEE 27th International Symposium on Industrial Electronics (ISIE)*, Cairns, Jun. 2018, pp. 384-388.
- [5] S. Wang, F. C. Lee, D. Y. Chen, and W. G. Odendaal, "Effects of parasitic parameters on EMI filter performance," *IEEE Transactions on Power Electronics*, vol. 19, no. 3, pp. 869-877, May. 2004.
- [6] K. Kim, H. Hee, and W. Nah, "An EM-circuit co-simulation model to predict insertion loss in a busbar-PCB type EMI filter," in *2021 IEEE International Joint EMC/SI/PI and EMC Europe Symposium*, Raleigh, NC, Aug. 2021, pp. 313-317.
- [7] K. Kim, "PCB-type EMI filter design methodology combined with large busbar using P2SO algorithm," Ph.D. dissertation, Sungkyunkwan University, Seoul, 2022.
- [8] H. H. Park, D. H. Lee, "Machine learning-based EMI/EMC design technology trend," *The Proceeding of the Korean Institute of Electromagnetic Engineering and Science*, vol. 31, no. 1, pp. 41-51, Jan. 2020.
- [9] H. Chen, S. Ye, "Modeling and optimization of EMI filter by using artificial neural network," *IEEE Transactions on Electromagnetic Compatibility*, vol. 61, no. 6, pp. 1979-1987, Dec. 2019.
- [10] C. Hoer, Y. C. Love, "Exact inductance equations for rectangular con-ductors with applications to more complicated geometries," *Journal of Research of the National Bureau of Standards. C, Engineering and Instrumentation*, vol. 69, no. 2, pp. 127-137, Apr.-Jun. 1965.
- [11] A. Ruehli, C. Paul, and J. Garrett, "Inductance calculations using partial inductances and macromodels," in *Proceedings of International Symposium on Electromagnetic Compatibility*, Atlanta, GA, Aug. 1995, pp. 23-28.

[12] *Vehicles, Boats and Internal Combustion Engines – Radio Disturbance Characteristics –Limits and Methods of Measurement for the Protection of On-Board Receivers*, IEC/CISPR 25, 2016.

[13] R. S. Sutton, A. G. Barto, *Reinforcement Learning: An Introduction*, London, MIT Press, 2018.

[14] T. P. Lillicrap, J. J. Hunt, A. Pritzel, N. Heess, T. Erez,

and Y. Tassa, et al., "Continuous control with deep reinforcement learning," 2015. Available: <https://arxiv.org/abs/1509.02971>

[15] C. Qiu, Y. Hu, Y. Chen, and B. Zeng, "Deep deterministic policy gradient(DDPG)-based energy harvesting wireless communications," *IEEE Internet of Things Journal*, vol. 6, no. 5, pp. 8577-8588, 2019.

김 광 호 [성균관대학교/박사과정]

<https://orcid.org/0000-0001-6894-1841>



2013년 2월 : 성균관대학교 전자전기컴퓨터공학과 (공학사)
 2015년 2월 : 성균관대학교 전자전기컴퓨터공학과 (공학석사)
 2015년 3월~현재 : 성균관대학교 전자전기컴퓨터공학과 박사과정
 [주 관심분야] SI/PI, EMI/EMC

박 은 병 [성균관대학교/조교수]

<https://orcid.org/0000-0003-4071-2814>



2009년 2월: 경희대학교 컴퓨터공학과 (공학사)
 2011년 2월: 서울대학교 컴퓨터공학과 (공학석사)
 2019년 12월: UNC Chapel Hill 컴퓨터공학과 (공학박사)
 2019년~2020년: Nuro 연구원
 2020년~2021년: Microsoft 연구원
 2021년~현재: 성균관대학교 전자전기컴퓨터공학과 조교수
 [주 관심분야] Machine Learning, Computer Vision

홍 영 기 [성균관대학교/석사과정]

<https://orcid.org/0000-0002-9922-6207>



2022년 2월: 수원대학교 전자공학과 (공학사)
 2022년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
 [주 관심분야] SI/PI, EMI/EMC

나 완 수 [성균관대학교/전임교수]

<https://orcid.org/0000-0002-0315-3294>



1984년 2월: 서울대학교 전기공학과 (공학사)
 1986년 2월: 서울대학교 전기공학과 (공학석사)
 1991년 2월: 서울대학교 전기공학과 (공학박사)
 1991년~1993년: SSCL Guest Collaborator
 1993년~1995년: 한국전기연구원 선임연구원
 1995년~현재: 성균관대학교 전자전기컴퓨터공학과 교수
 [주 관심분야] SI/PI, EMI/EMC