

다층기판 구조의 계단형 임피던스 공진기를 이용한 소형화된 초광대역 대역통과 여파기 설계

Design of a Miniaturized Ultra-Wideband Bandpass Filter Using Multilayered Stepped Impedance Resonators

이현재 · 이관희 · 김동휘 · 우동식* · 최현철 · 김강욱

Hyun-Jae Lee · Gwan-Hui Lee · Dong-Hwi Kim · Dong-Sik Woo* · Hyun-Chul Choi · Kang-Wook Kim

요 약

본 논문에서는 계단형 임피던스 공진기(steped impedance resonator)를 다층기판 구조로 구현한 새로운 형태의 초광대역(ultra-wideband, UWB) 대역통과 여파기를 제안하였다. 제안된 여파기는 하한 주파수(f_l)와 상한 주파수(f_h)의 저지대역에 전송영점(transmission zero)을 구현하여 높은 선택도를 가지면서, 광대역 특성을 구현하기 위해 인터디지털 결합선로(interdigital coupled line)형태로 설계하였다. 설계된 여파기는 기존 단일평면 계단형 임피던스 여파기 구조에 비해 약 37 % 소형화되었고, 3.8~12.8 GHz 대역에서 1.2 dB 이하의 적은 삽입 손실을 가지고 통과 대역에서 10 dB 이상의 반사 손실로 우수한 특성을 얻었다.

Abstract

A design method for a compact multilayered stepped impedance resonator (SIR) filter is proposed. The size of the implemented filter was reduced by 37 % compared with that of conventional SIR filter structures. Interdigital coupled lines were used to obtain broadband characteristics, and the proposed filter exhibits high frequency selectivity by implementing transmission zeros at the lower and upper stopband frequencies. The implemented filter provides excellent filter characteristics, exhibiting an insertion loss of <1.2 dB with >10 dB return loss in the frequency range of 3.8~12.8 GHz.

Key words: Multi-Layer, Ultra-Wideband, Stepped Impedance Resonator, Interdigital Coupled Lines

I. 서 론

초고속 신호전송이 필요한 5세대 이동통신 시대의 도래에 따라 마이크로파 및 밀리미터파 대역에서 집적화된

시스템을 구현하기 위해 소형화된 초광대역 대역통과 여파기에 관한 연구가 활발히 진행 중이다^[1]. 초광대역 무선통신 시스템용 여파기는 송신 또는 수신에 필요한 주파수 대역만을 선택적으로 통과할 수 있도록 높은 선택

「This work was supported in part by the National Research and Development Program through the National Research Foundation of Korea (NRF) funded by the Ministry of Education, Science and Technology under Grant NRF-2018R1D1A3B07047848, and in part by the 4 BK21 Project funded by the Ministry of Education, South Korea.」

경북대학교 IT대학 전자전기공학부(School of Electronic and Electrical Engineering, Kyungpook National University)

*대구가톨릭대학교 전자전기공학부(School of Electronic and Electrical Engineering, Daegu Catholic University)

· Manuscript received October 30, 2020 ; Revised November 17, 2020 ; Accepted December 11, 2020. (ID No. 20201030-093)

· Corresponding Author: Kang Wook Kim (e-mail: Kang_kim@ee.knu.ac.kr)

도를 가져야 하며, 통과 대역에서 낮은 삽입손실과 균지연 특성을 가져야 한다. UWB 무선통신 시스템에서 사용되는 여파기는 광대역 특성구현을 위해 주로 다중모드 공진기(multi-mode resonator, MMR)와 단일 구조로 복수의 공진기 역할을 하는 계단형 임피던스 공진기(steped impedance resonator, SIR)가 많이 사용된다^{[1]~[7]}.

또한 기존의 초광대역 여파기들은 결합선로(coupled-line) 또는 인터디지탈 결합선로(interdigital coupled-line)를 이용한 구조가 많았는데, 이는 선로 사이의 용량성 결합(capacitive coupling)을 통한 커패시턴스 값을 높이면 여파기가 광대역 특성을 가질 수 있기 때문이다^{[2]~[5],[8]}. 그러나 단일기판 구조로 구현한 여파기의 형태는 회로의 크기가 상대적으로 커지는 단점이 있어 소형화된 여파기를 구현하기 어렵다. 선로 배치에 있어 공간의 제약이 크고 선로 간의 간격이 가까워짐에 따라 불필요한 결합현상(coupling)으로 인해 여파기의 성능이 열화되는 단점이 있다.

본 논문에서는 두께가 다른 두 개의 기판을 이용하여 전송선과 접지면을 분리하여 구현함으로써 회로 크기를 소형화한 여파기를 제안하였다. 제안된 여파기의 SIR은 마이크로스트립 선로로 설계된 제1형 SIR과 평행스트립 선로에서 마이크로스트립 선로형태로 전이되는 제2형 SIR의 두 종류로 분류하였다. 설계된 여파기는 SIR과 인터디지탈 결합선로를 통해 정지대역에 전송영점을 구현하여 높은 감쇄 특성을 가지며, 통과 대역 이후 약 7 GHz의 상단 정지대역을 갖는다.

II. 다층기판 여파기 설계

2-1 다층기판 여파기의 구조

제안된 다층기판 여파기를 3차원 구조로 투시한 형상을 그림 1에서 보여주고 있다. 여파기는 제1, 2형 SIR과 MMR이 연결된 인터디지탈 결합선로로 구성되어 있으며, 소형화를 위해 구조물을 다층기판에 분포시켰다. 설계에 사용된 기판은 Rogers사의 RO4003으로 유전율 $\epsilon_r = 3.38$, 손실 탄젠트 $\sigma = 0.0027$, 동판 두께는 $17 \mu\text{m}$ 이다. 다층기판 여파기는 기판 두께가 다른 2개의 다른 기판, 즉 0.3048 mm의 상층기판과 0.508 mm의 하층기판을 접합하여 구현하였다.

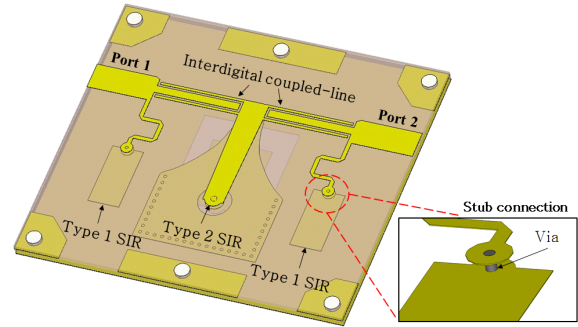
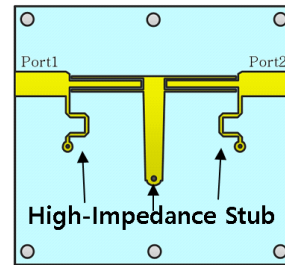


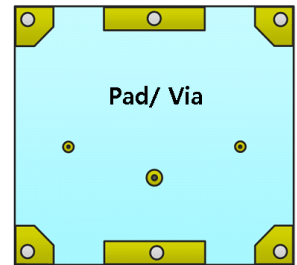
그림 1. 다층기판 여파기의 3차원 구조 투시도

Fig. 1. 3D perspective view of the proposed multi-layered filter.

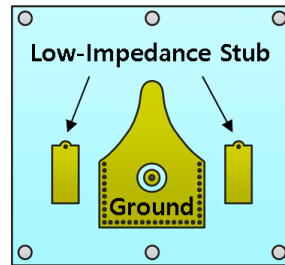
제안된 다층기판 여파기의 층별 구조를 그림 2에서 보여주고 있다. 그림 2(a)에서는 상층기판의 윗면 구조를 보여주는데, 입·출력 포트와 SIR을 구성하는 Hi-Z 스텔브 그리고 인터디지탈 결합선로로 구성된다. 그림 2(b)에서 상층기판의 아랫면은 비아 및 패드를 제외한 모든 동박



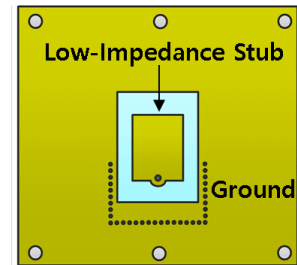
(a) 상층기판의 윗면
(a) Top view of 1st layer



(b) 상층기판의 아랫면
(b) Bottom view of 1st layer



(c) 하층기판의 윗면
(c) Top view of 2nd layer



(d) 하층기판의 아랫면
(d) Bottom view of 2nd layer

그림 2. 다층기판 여파기의 층별 구조

Fig. 2. Layer structure of the multi-layered filter.

은 제거된 것을 보여준다. 그림 2(c)에서 하층 기판의 윗면은 제1형 SIR의 Low-Z 개방형 스테르브와 제2형 스테르브의 접지면으로 구성되며, 다층기판으로 서로 분리된 구조를 갖는 스테르브는 지름 0.1 mm의 비아를 통해 연결됨을 보여준다. 그림 2(d)에서 하층기판의 아랫면은 제2형 SIR의 Low-Z 개방형 스테르브와 마이크로스트립을 이루는 접지면으로 이루어져 있음을 보여준다. 설계된 여파기의 크기는 $15.6 \times 10.1 \text{ mm}^2$ 이며, 두 개의 기판을 적층한 기판 높이는 0.81 mm이다.

2-2 등가회로 및 전송영점 구현

설계된 여파기의 등가회로는 그림 3과 같고, 그림 4에서 각 구조별 등가회로를 나타내었다. 전체 여파기는 포트 1과 포트 2 사이 중앙을 기준으로 대칭적인 구조이므로, 구조를 반으로 나누어서 인터디지탈 결합선로의 특성 임피던스는 기수모드(Z_{0o})와 우수모드(Z_{0e})로서 해석이 가능하다^[3]. 중심주파수($f_0=6.85 \text{ GHz}$)에서 전기적 길이 θ 는 90° , 특성임피던스 Z_0 는 50 Ω 이다. 그림 4(a)에서는 다중공진을 갖는 대칭형 공진기의 등가 회로를 보여준다. 여기서, Z_3 는 결합선로에서 단일선로의 임피던스를 의미한다. 제안된 여파기는 그림 4(b)의 제1형과 그림 4(c)의 제2형으로 분리된 총 3개의 SIR가 사용되었으며, 전송선로에 대한 임피던스로 제1형(Z_1, Z_2), 제2형(Z_4, Z_5)을 갖는 스테르브로 이루어진다. 그림 4(b)에서는 포트 양옆으로 서로 대칭인 제1형 SIR의 등가회로를 보여주고, 스테르브 끝단은 개방이므로 부하 임피던스(Z_L)는 식 (1)과 같다.

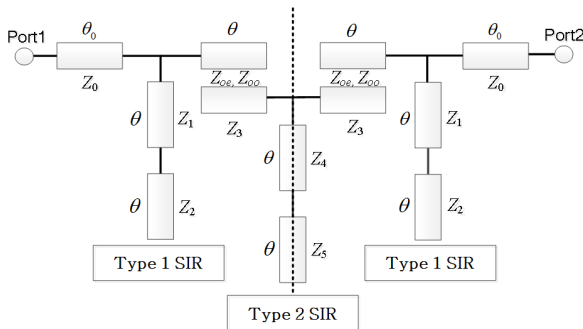


그림 3. 제안된 여파기의 등가회로

Fig. 3. Equivalent circuit of the proposed filter.

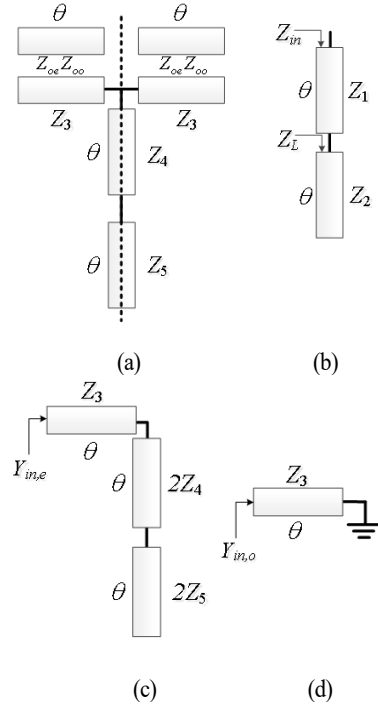


그림 4. (a) 대칭형 구조를 갖는 다중모드 공진기의 등가회로, (b) 제1형 SIR의 등가회로, (c) 다중모드 공진기, 제2형 SIR의 우수모드 회로, (d) 다중모드 공진기, 제2형 SIR의 기수모드 회로

Fig. 4. (a) Equivalent circuit of the symmetric MMR, (b) equivalent circuit of type 1 SIR, (c) even-mode circuit of type 2 SIR and MMR, (d) odd-mode circuit of type 2 SIR and MMR.

$$Z_L = -jZ_2 \cot \theta \quad (1)$$

식 (1)로부터 제1형 SIR를 바라보는 입력 임피던스(Z_{in})는 식 (2)와 같다.

$$Z_{in} = -j \frac{Z_2 - Z_1 \tan^2 \theta}{\tan \theta + \frac{Z_2}{Z_1} \tan \theta} \quad (2)$$

여기서 식 (2)의 $Z_{in} = 0$ 일 때 공진 조건을 만족하므로, 식 (3)과 같이 두 곳의 전송영점(θ_1, θ_2) 위치를 얻을 수 있다.

$$\theta_1 = \tan^{-1} \sqrt{Z_2/Z_1}, \quad \theta_2 = \pi - \tan^{-1} \sqrt{Z_2/Z_1} \quad (3)$$

식 (2)과 유사하게 그림 4(c)의 제2형 SIR의 입력 임피던스(Z_{in})와 입력 어드미턴스(Y_{in})는 각각 식 (4), 식 (5)와 같다.

$$Z_{in}' = -j \frac{2Z_5 - 2Z_4 \tan^2 \theta}{\tan \theta + \frac{Z_5}{Z_4} \tan \theta} \quad (4)$$

$$Y_{in}' = \frac{1}{Z_{in}'} \quad (5)$$

전송선로 해석법을 통한 개방형 스테브(M_{open})와 결합선로의 ABCD행렬(M_c)은 각각 식 (6), 식 (7)과 같다.

$$M_{open} = \begin{bmatrix} 1 & 0 \\ Y_{in}' & 1 \end{bmatrix} \quad (6)$$

$$M_c = \begin{bmatrix} \frac{Z_{oe} + Z_{oo}}{Z_{oe} - Z_{oo}} \cos \theta & j \frac{(Z_{oe} - Z_{oo})^2 - (Z_{oe} + Z_{oo})^2 \cos^2 \theta}{2(Z_{oe} - Z_{oo}) \sin \theta} \\ j \frac{2 \sin \theta}{Z_{oe} - Z_{oo}} & \frac{Z_{oe} + Z_{oo}}{Z_{oe} - Z_{oo}} \cos \theta \end{bmatrix} \quad (7)$$

이때, 공진회로의 ABCD행렬은 $M_c \times M_{open} \times M_c$ 로 주어진다. 대칭형 구조의 ABCD행렬은 $AD - BC = 1$ 를 만족하고, 계산상의 편의를 위해 식 (7)의 결합선로 파라미터 A_o, B_o, C_o, D_o 를 식 (8)에서 나타낸 것과 같이 $\alpha, \beta, \gamma, \alpha$ 로 치환하여 계산하면 전체 공진회로는 식 (9)와 같이 나타낼 수 있다.

$$M_c \times M_{open} \times M_c = \begin{bmatrix} \alpha & \beta \\ \gamma & \alpha \end{bmatrix} \begin{bmatrix} 1 & 0 \\ Y_{in}' & 1 \end{bmatrix} \begin{bmatrix} \alpha & \beta \\ \gamma & \alpha \end{bmatrix} \quad (8)$$

$$M_{total} = \begin{bmatrix} \alpha^2 + \alpha\beta Y_{in}' + \beta\gamma & (\alpha + \beta Y_{in}')\beta + \alpha\beta \\ \alpha\gamma + \alpha(\gamma + \alpha Y_{in}') & \alpha^2 + \alpha\beta Y_{in}' + \beta\gamma \end{bmatrix} \quad (9)$$

계산된 ABCD행렬을 2포트 회로망 파라미터 변환을 이용하여 Y-파라미터, S-파라미터를 나타내면 각각 식 (10), 식 (11)로 표현된다.

$$\text{Y-parameter: } B_{total} = -\frac{1}{Y_{21}}, D_{total} = -\frac{Y_{11}}{Y_{21}} \quad (10)$$

$$\text{S-parameter: } S_{21} = \frac{-2Y_{21}Y_0}{\Delta Y} \quad (11)$$

전송영점 구현을 위한 공진조건은 식 (11)의 $S_{21} = 0$ 일 때, 식 (10) Y_{21} 값이 0, B_{total} 값이 무한대가 된다. B_{total} 값이 무한대가 되기 위해서는 Y_{in}' 또는 β 가 무한대가 되어야 한다. 따라서 식 (4)에서 Z_{in}' 이 0이 될 때 식 (12)로, β 값이 무한대가 될 때는 식 (13)과 같이 전송영점이 구현

된다.

$$\theta_3 = \tan^{-1} \sqrt{Z_5 / Z_4}, \theta_4 = \pi - \tan^{-1} \sqrt{Z_5 / Z_4} \quad (12)$$

$$\theta_5 = 0, \theta_6 = \pi \quad (13)$$

따라서 구조별로 한 쌍의 총 6개의 전송영점 위치가 구현되며, 계산된 전송영점을 표 1에서 나타내었고, Ansoft Designer를 이용하여 전송영점의 계산된 값과 시뮬레이션 결과가 일치함을 그림 5에서 확인하였다.

2.3 계단형 임피던스 공진기 설계 및 구조

그림 6에서는 동일 주파수 대역에서 공진하는 2단으로 구성된 $\lambda/2$ 개방형 공진기 구조의 SIR을 단일기판과 다층기판으로 구현한 구조를 보여준다.

표 1. 구현된 전송영점

Table 1. Transmission zero point.

Type 1 SIR	$\tan^{-1} \sqrt{Z_2 / Z_1}$	$\theta_1: f_2=1.94 \text{ GHz}$
	$\pi - \tan^{-1} \sqrt{Z_2 / Z_1}$	$\theta_2: f_5=11.76 \text{ GHz}$
Type 2 SIR	$\tan^{-1} \sqrt{Z_5 / Z_4}$	$\theta_3: f_3=2.95 \text{ GHz}$
	$\pi - \tan^{-1} \sqrt{Z_5 / Z_4}$	$\theta_4: f_4=10.75 \text{ GHz}$
Coupled-line	0	$\theta_5: f_1=0 \text{ GHz}$
	π	$\theta_6: f_6=13.7 \text{ GHz}$

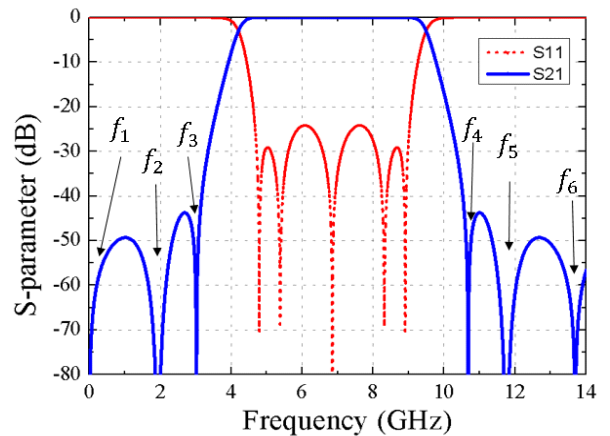


그림 5. 시뮬레이션을 통한 전송영점 구현 ($Z_0=50 \Omega$, $Z_1=150 \Omega$, $Z_2=34 \Omega$, $Z_4=32 \Omega$, $Z_5=22 \Omega$, $\theta=90^\circ$)

Fig. 5. Transmission zero points through simulation.

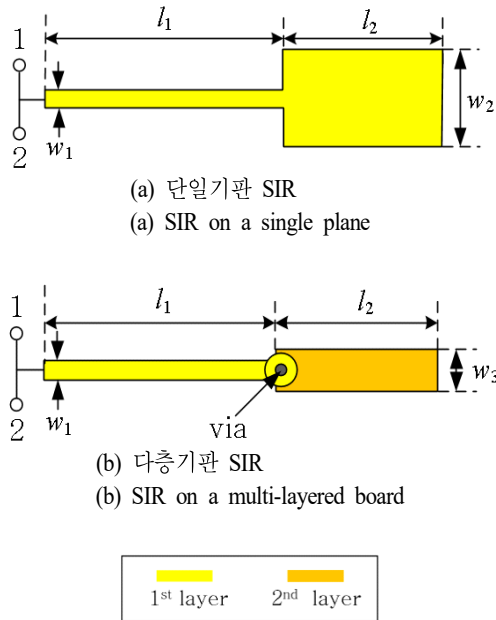


그림 6. 동일 주파수 대역에서 공진하는 SIR의 크기 비교
Fig. 6. Size comparison of the SIR resonators.

두 종류의 SIR에서 Hi-Z 스테브의 폭(w_1)과 길이(l_1)는 각각 0.27 mm, 8.1 mm이고, Low-Z 스테브 길이(l_2)는 3.57 mm이다. 그러나 그림 6(a)에서 단일기판으로 구현한 개방형 스테브의 경우 선폭이 $w_2=2.15$ mm가 되나, 그림 6(b)와 같이 다층기판 구조로 개방형 스테브를 비아를 통해 하부기판에 위치시키면 선폭이 $w_3=1.19$ mm로 되어 스테브의 소형화가 가능하다. 이는 그림 7과 같이 개방형 스테브의 단면을 보았을 때 단일기판 개방형 스테브는 그림 7(a)와 같이 일반적인 마이크로스트립 선로 형태지만 다층기판 개방형 스테브는 그림 7(b)와 같이 선로 위

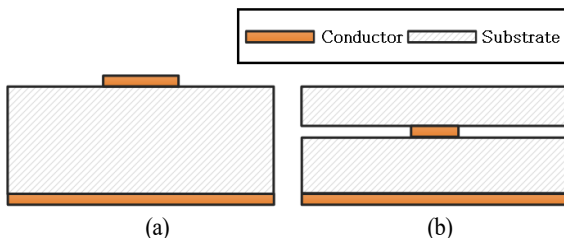


그림 7. 단일기판 및 다층기판 개방형 스테브의 단면
Fig. 7. Cross section view of single plane and multi-layered open stub.

로 유전체가 존재하는 구조로 서로 동일한 임피던스를 가질 때, 유효유전율(ϵ_{eff})이 단일기판 스테브에 비해 더 크고 선로와 접지면 사이의 거리가 더 가까우므로 단일기판보다 약 45 % 감소된 폭을 가진 스테브 구현이 가능하다. 따라서 다층기판 구조로 SIR를 구현하면 개방형 스테브 면적을 줄일 수 있을 뿐만 아니라, 스테브 구현 방향을 원하는 방향으로 자유롭게 변경할 수 있으므로 스테브 간의 결합효과 제거와 여파기의 크기를 소형화할 수 있는 장점이 있다.

2-3-1 제1형 SIR 설계

그림 8은 마이크로스트립 선로로 설계된 제1형 SIR의 모습을 보여준다. 상층기판 윗면의 Hi-Z 스테브는 선로 임피던스 150 Ω , 폭(w_h) 0.27 mm의 얇은 선폭을 가지며, 90° 각도로 4번 밴딩하여 선로 길이(l_b)를 7 mm에서 4 mm로 줄였다. 또한 밴딩된 부분의 불연속성을 없애기 위해 접합점에서 모서리 부분을 절단하여 과다 정전용량을 줄였다. 선로의 끝단에는 비아 제작을 위한 패드가 위치하고, 지름 0.1 mm의 비아로 하층기판 윗면의 개방형 스테브와 연결되며, $\lambda/4$ 길이의 설계된 스테브 길이(l_o)는 4.47 mm, 폭(w_o)은 2.1 mm이다.

2-3-2 제2형 SIR 설계

일반적으로 SIR을 이용한 대역통과 여파기의 중앙에는 높은 커패시턴스를 가지는 스테브를 요구한다. 따라서 제2형 SIR는 제1형 SIR보다 비교적 큰 크기를 갖는다. 일반적인 단일기판 구조의 SIR는 스테브의 길이로 인해 크

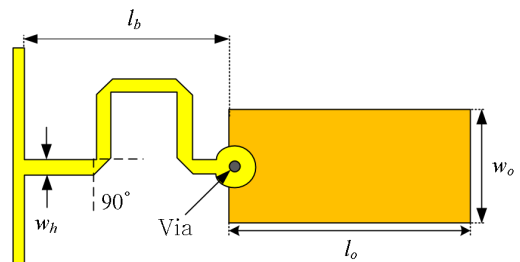


그림 8. 제1형 SIR 구조
Fig. 8. Type 1 SIR structure.

기의 소형화가 어렵다. 하지만 설계된 제2형 SIR는 그림 9(a)와 같이 개방형 스테브가 하층기판 윗면에 존재하는 제1형 SIR과는 다르게 하층기판 아랫면에 180° 역전된 모습을 가지도록 하였다. 임피던스 22 Ω, 선폭(w_{o2}) 3.96 mm, 길이(l_{o2}) 5.1 mm의 제2형 개방형 스테브는 같은 면의 마이크로스트립 선로의 접지면과는 1.2 mm의 거리(g)를 두고 둘러싸여 있으며, 접합점에서 지름 0.2 mm 비아로 상층기판 윗면에 길이(l_s) 6.85 mm를 갖는 Hi-Z 스테브와 연결된다. 하층기판 윗면에 있는 제2형 SIR 접지면은 동일면의 비아 패드와의 결합현상 효과를 제거하기 위해 지름(r) 2.2 mm의 원형으로 접지면의 동박을 제거하여 구조를 최적화하였다.

제2형 SIR에서 선로 진행방향에 따른 전기장 분포를 그림 9(b)에서 보여주고 있다. AA'에서는 선로 형태가 평

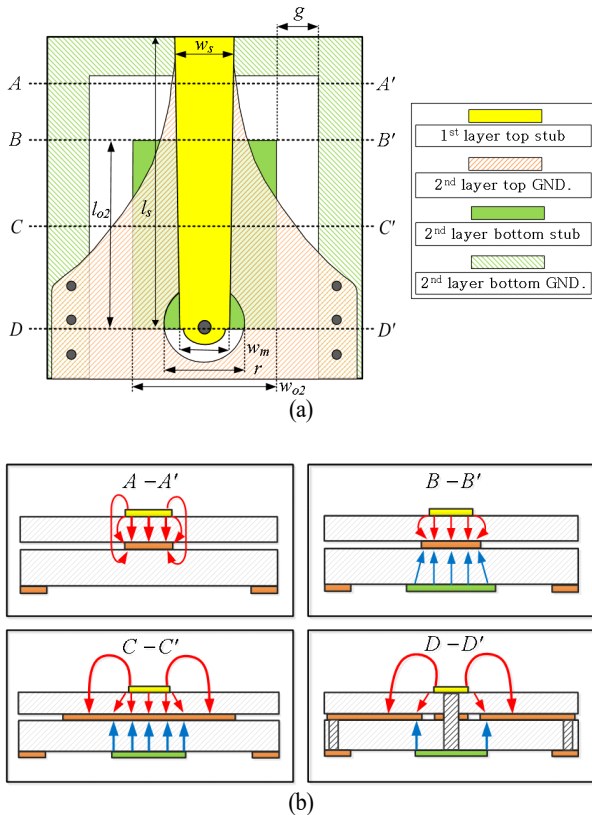


그림 9. (a) 제2형 SIR 구조, (b) 단계별 전기장 분포
Fig. 9. (a) Type 2 SIR structure, (b) electric field distributions at the selected cross-sections.

행스트립 선로(parallel stripline, PSL)로 전기력선이 선로와 접지면에 집중되고, 양 측면으로 전기력선이 접지면을 돌아 들어가는 프링징(fringing) 전기장도 분포한다. BB'에서는 상·하로 분포된 Hi-Z, Low-Z 스테브는 가운데 접지면을 공유하되, 전기력선은 각각 독립적으로 분포한다. CC'에서는 접지면이 넓어지며 마이크로스트립 선로 형태가 되고 DD'에서는 접합점에서 비아를 통해 스테브가 연결된다. AA'-DD'에서 상층기판 윗면의 신호선의 폭은 시작(w_s)과 끝(w_m)에서 1.68 mm에서 1.36 mm로 선형적으로 줄어들고, 반대로 접지면의 폭은 테이퍼링을 통해 급격히 넓어지면서 마이크로스트립 선로 형태가 되고, 이때 스테브는 32 Ω의 동일한 임피던스를 유지하도록 하였다^[9]. 따라서 진행 방향에 따른 전기장 분포를 통해 평행스트립 선로에서 마이크로스트립 선로로 전이됨을 확인하였고, 이 과정을 통해 임피던스와 전계가 자연스럽게 정합하도록 전이 구조를 최적화하였다.

2.4 인터디지털 결합선로 설계

인터디지털 결합선로는 그림 10과 같이 여러 가닥의 선로를 일정한 간격을 두고 배치하여 결합선로의 양 끝의 프링징 전기장을 이용하여 결합도 및 대역폭 개선이 가능하여 대역통과 여파기에 자주 사용되는 구조이다. 설계에 사용된 인터디지털 결합선로의 길이는 5.67 mm이며, 0.18 mm의 좁은 선폭(w_i)을 갖는 선로가 0.15 mm의 간격(g_i)으로 0.54 mm의 넓은 선폭(w_t)을 감싸는 구조이다. 일반적인 2단 결합선로보다 인터디지털 결합선로를 사용하면 선로 사이의 커패시턴스 값을 크게 하여 더 넓은 대역폭을 갖도록 설계할 수 있다. 따라서 그림 11에서 인터디지털 결합선로는 2단 결합선로로 구성하였을 때

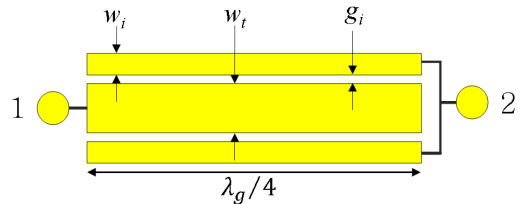


그림 10. 비대칭형 인터디지털 결합선로 구조
Fig. 10. Asymmetric interdigital coupled-line structure.

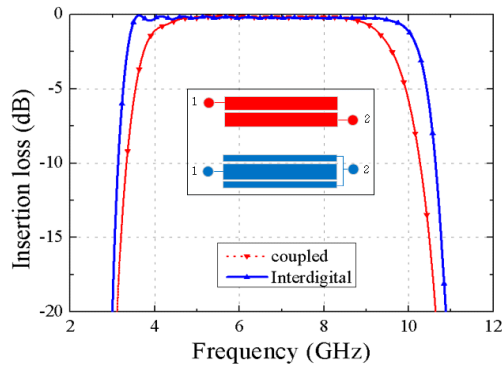


그림 11. 결합선로와 인터디지털 결합선로의 성능 비교
Fig. 11. Performance comparison between a coupled line and a 3-stage interdigital line.

보다 3 dB 대역폭 기준 약 7~10 % 대역폭을 확장할 수 있음을 보여준다.

III. 제작 및 측정

제작된 다층기판 대역통과 여파기의 윗면과 아랫면의 모습을 각각 그림 12(a), 그림 12(b)에서 보여주고 있다. 두 기판의 접합 시 기판 사이의 동박 높이에 따른 틈(gap)을 상쇄시키고자 상층기판 아랫면의 테두리 부분에 6개의 패드를 두었고, 그 위로 기판을 관통하는 지름 1 mm 나사를 통해 스테르브들을 정렬하였다. 다층으로 분배된 스테르브와 접지면 연결을 위한 비아는 Silver paste를 사용하였다. 여파기 설계를 위한 3D EM 시뮬레이션은 CST Microwave Studio를 사용하였고, 제작된 여파기는 uni-

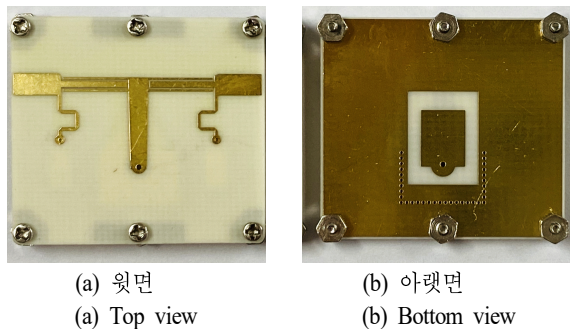


그림 12. 제작된 여파기의 모습
Fig. 12. Fabricated filter.

versal test fixture(3680K)에 장착하여 네트워크 분석기로 측정하였다. 시뮬레이션 결과와 측정된 산란계수를 그림 13에서 보여주고 있다. 측정 결과, 3 dB 기준 통과 대역은 3.8~12.8 GHz이며, 평균 삽입손실은 1.2 dB이다. 차단 대역에는 총 6개의 전송영점이 구현되었음을 확인할 수 있다. 제작 오차 및 측정 오차로 인해 시뮬레이션보다 반사손실은 감소하였으나, 통과 대역에서 10 dB 이상을 유지함을 확인하였다. 그림 14에서 측정된 통과대역에서의 평균 군지연은 0.25 ns 이하로서 기존 다른 UWB 대역통과 여파기들과 유사하거나 더 우수한 특성을 가진다. 표 2에서 기존의 연구들과 제안된 여파기의 성능을 비교하였는데, 제안된 여파기는 우수한 반사손실과 낮은 군지연 특성, 동일 유전율 대비 소형화된 크기를 가짐을 확인할 수 있다.

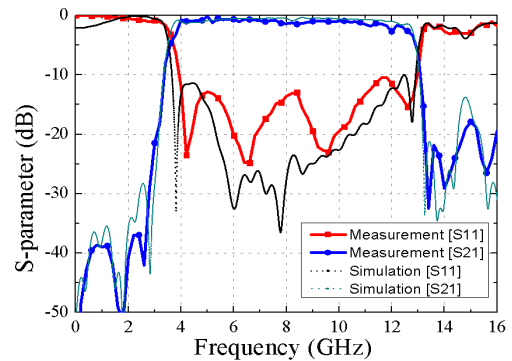


그림 13. 제안된 여파기의 산란계수
Fig. 13. S-parameter of the proposed filter.

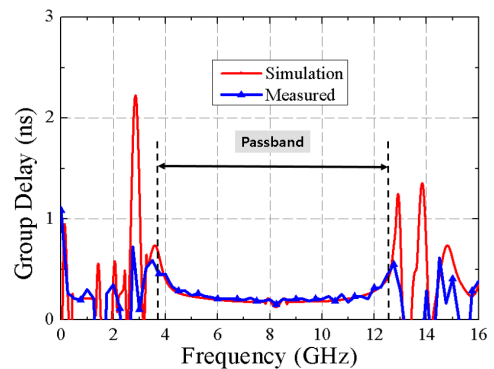


그림 14. 측정된 군지연
Fig. 14. Measured group delay.

표 2. 제안된 여파기와 기존 연구결과와의 비교

Table 2. Comparison of the proposed filter with reported filters.

Parameters/ Reference	[3]	[4]	[5]	[6]	This paper
Passband(GHz)	4.79 ~10.57	3.1 ~10.6	3.0 ~10.6	3.2 ~10.8	3.8 ~12.8
Insertion loss(dB)	<1.24	<0.5	<1.3	<1.3	<1.2
Return loss(dB)	>9	18	>10	>15	25
Upper stopband(GHz)	19.21	16	17	16.3	20
Avg. group delay(ns)	1.5	0.21	0.5	<1.0	0.25
Structure	Planar	Planar	Planar	Planar	Multi
Size(mm ²)	15.18 ×11.93	18.6 ×13.5	20.2 ×12.6	27 ×27	15.6 ×10.1
Permittivity(ϵ_r)	2.65	3.38	2.2	2.65	3.38
Thickness(mm)	0.5	0.81	0.51	1.0	0.81

IV. 결 론

본 논문에서는 새로운 구조의 초광대역 다층기판 대역통과 여파기를 개발하였다. 다층기판 구조를 사용하여 계단형 임피던스 공진기의 개방형 스텔브의 크기를 소형화할 수 있고, 180° 역전된 스텔브를 구현하여 여파기의 전체 크기를 소형화할 수 있었다. 하한 및 상한 주파수의 저지대역에 전송영점을 구현하여 높은 선택도를 가지는 여파기를 구현하였다. 또한 동일 유전율을 가지는 기판으로 단일평면 구조의 여파기에 비해 전체 여파기 크기를 약 37% 소형화하였다. 우수한 성능을 가지고 소형화된 제안된 여파기는 UWB 무선통신 시스템에서 활용도가 높을 것이며, 5G 및 IoT 시스템에서도 유용하게 사용될 것이라 기대한다.

References

[1] Z. Shang, X. Guo, B. Cao, B. Wei, X. Zhang, and Y. Heng, et al., "Design of a superconducting ultra-wideband(UWB) bandpass filter with sharp rejection skirts and miniaturized size," *IEEE Microwave and Wireless*

Components Letters, vol. 23, no. 2, pp. 72-74, 2013.

[2] L. Fan, Y. J. Zhao, H. B. Qin, and W. Zhao, "A UWB filter design based on stepped impedance resonator," in *9th International Symposium on Antennas, Propagation and EM Theory*, Guangzhou, Nov.-Dec. 2010, pp. 974-976.

[3] J. Zhou, W. Che, and W. Feng, "Ultra-wideband band-pass filter using symmetric stub-loaded resonator and stepped impedance resonators," in *2013 European Microwave Conference*, Nuremberg, Oct. 2013, pp. 885-888.

[4] P. K. Singh, S. Basu, and Y. H. Wang, "Planar ultra-wideband bandpass filter using edge coupled microstrip lines and stepped impedance open stub," *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 9, pp. 649-651, Sep. 2007.

[5] D. K. Liu, C. F. Su, and X. Y. Wang, "A novel microstrip UWB bandpass filter using stub-loaded multiple-mode resonator," in *2013 IEEE International Conference on Applied Superconductivity and Electromagnetic Devices*, Beijing, Oct. 2013, pp. 146-148.

[6] W. Feng, W. Che, and Q. Xue, "Compact ultra-wideband bandpass filter implemented with stepped impedance resonators and T-shaped line," in *2010 International Conference on Microwave and Millimeter Wave Technology*, Chengdu, May 2010, pp. 44-47.

[7] K. C. Yoon, C. H. Kang, T. U. Hong, and J. C. Lee, "Design of an ultra wide band band-pass filter with open-stubs," *The Journal of The Korea Institute of Intelligent Transport Systems*, vol. 12 no. 6, pp. 37-43, 2013.

[8] S. Sun, L. Zhu, "Capacitive-ended interdigital coupled lines for UWB bandpass filters with improved out-of-band performances," *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 8, pp. 440-442, Aug. 2006.

[9] G. H. Lee, K. W. Kim, and H. C. Choi, "Development of the ultra-wideband microstrip-to-parallel stripline transition based on the conformal mapping," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 31, no. 3, pp. 216-224, Mar. 2020.

이 현 재 [경북대학교/석사과정]

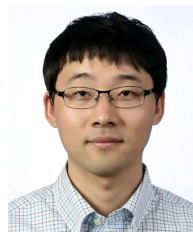
<https://orcid.org/0000-0002-2672-5988>



2019년 2월: 경북대학교 항공정보통신공학과 (공학사)
2019년 3월~2021년 2월: 경북대학교 전자전기공학과 (공학석사)
[주 관심분야] 초고주파 회로설계, 마이크로파 및 밀리미터파 통신 시스템

우 동 식 [대구가톨릭대학교 /조교수]

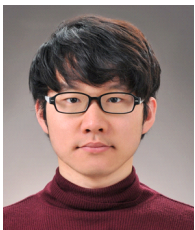
<https://orcid.org/0000-0002-2776-3281>



2004년 2월: 경북대학교 전자공학과 (공학석사)
2013년 2월: 경북대학교 전자공학과 (공학박사)
2009년 10월~2013년 11월: 이엠와이즈통신(주) 선임연구원
2016년 1월~2016년 8월: 경북테크노파크 무선전력전송기술센터 선임연구원
2016년 9월~2020년 8월: 경북대학교 항공정보통신공학과 조교수
2020년 9월~현재: 대구가톨릭대학교 전자전기공학부 조교수
[주 관심분야] 초고주파 회로설계, 마이크로파 및 밀리미터파 통신 시스템, 초광대역 안테나, 레이더, IoT, 무선전력전송

이 관 희 [경북대학교/박사과정]

<https://orcid.org/0000-0002-2700-3186>



2015년 8월: 경북대학교 물리 및 에너지학부 (이학사)
2015년 9월: 경북대학교 전자공학과 (공학석사)
2017년 9월~현재: 경북대학교 전자전기공학과 박사과정
[주 관심분야] 초고주파 회로설계, 마이크로파 및 밀리미터파 안테나 설계

최 현 철 [경북대학교/정교수]

<https://orcid.org/0000-0003-3128-6737>



1982년 2월: 경북대학교 전자공학과 (공학사)
1984년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1989년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1989년 3월~1990년 2월: 대현정밀 (주) 연구소장
1990년~현재: 경북대학교 전자공학과 교수
2016년~2018년: 경북대학교 IT대학 학장
[주 관심분야] 전파 및 역산란 해석, RF/Microwave 회로 및 시스템, EMI/EMC 등

김 동 휘 [경북대학교/박사과정]

<https://orcid.org/0000-0002-3840-3054>



2015년 2월: 계명대학교 전자공학부 (공학사)
2015년 3월: 경북대학교 전자공학과 (공학석사)
2017년 3월~현재: 경북대학교 전자전기공학과 박사과정
[주 관심분야] 초고주파 회로설계, 고주파 필터 설계

김 강 욱 [경북대학교/정교수]

<https://orcid.org/0000-0002-3959-9191>



1985년 2월: 서울대학교 전기공학과 (공학사)

1987년 2월: 서울대학교 전기공학과 (공학석사)

1996년 7월: University of California, Los Angeles, 전기공학과 (공학박사)

1987년~1990년: 한국전기연구소 연구원

1996년~1998년: University of California, Los Angeles, Post Doctor 연구원

1998년~1999년: P-Com, Inc., 마이크로파 설계 엔지니어

1999년~2001년: Narda DBS Microwave, RF 설계 엔지니어

2001년~현재: 경북대학교 IT대학 전자공학과, 전자전기공학부 교수

2007년~2016년: 이엠와이즈통신(주) 대표이사

2016년~2017년: 경북대학교 기획처장

2019년~2020년: 경북대학교 도서관장

[주 관심분야] 마이크로파 통신시스템 및 서브시스템, 마이크로파 및 밀리미터파 부품 및 패키징, 무선통신용 안테나, 전자기 상호 작용 및 전자기 수치 해석