

L대역 MFR용 완전디지털배열안테나의 송수신 구조 설계 및 정렬 방법

Transceiver Structure Design and Alignment Method for the L-Band Full Digital Array for Multi-Function Radar

임재환 · 박세준 · 황성환 · 주정명 · 진형석 · 권민상* · 김우성*

Jae-Hwan Lim · Se-Jun Park · Sung-Hwan Hwang · Joung-Myoung Joo
Hyung-Suk Jin · Min-Sang Kwon · Woo-Sung Kim*

요 약

최근 레이더용 안테나의 구조는 능동위상배열에서 완전디지털배열 구조로 변화가 이루어지고 있는 상황이다. 기존에는 반도체 소자 기술의 한계로 인해 적은 면적에 송수신기 및 디지털변환구조를 구현하는 것이 어려운 일이었다. 하지만 급속한 반도체 소자의 발전을 통해 L대역에서 디지털 TRM 내부에 배열소자 별로 송수신채널과 ADC를 모두 구현하는 것이 가능해졌다. 본 논문에서는 MFR용 L대역 완전디지털배열안테나의 주요 요소인 디지털 TRM과 분산형으로 구현된 송수신 구조를 배열안테나로 동작하게 하기 위한 정렬용 측정 구조를 제시하였다. 구현된 완전디지털배열안테나를 본 논문에서 제시한 방식으로 송수신 정렬을 수행한 후 빔패턴 측정을 통해 빔의 형성이 완벽하게 이루어짐을 확인하였다. 이에 더하여 수신 멀티빔을 생성하여 완전디지털배열의 자유로운 빔형성 기능을 확인할 수 있었다.

Abstract

Currently, antenna technology is developing to a full digital array structure from the previous active phase array antenna. Thus far, it has been challenging to build a full digital array antenna, because making a small transceiver with an analog digital converter for each array element has technical limitations in semiconductor devices. However, it is now possible to fabricate a digital TR-module having a transceiver and analog digital converter for each element in the L-band. In this thesis, the results of the L-band digital TR-module and alignment method for a full digital array structure are presented to verify the possibility of a digital active array antenna. Transmitting beam and receiving multi-beam measurements were performed, which proved the free beam-forming function of the full digital array.

Key words: Full Digital Array, Digital TR-Module, MFR, Distributed Transceiver, Digital Array Alignment Method

I. 서 론

레이더는 표적탐지, 표적추적, 미사일 유도 등 동시에 여러 역할을 수행할 수 있는 MFR(multi-function radar)로

LIG넥스원(주) 레이더연구소(Radar R&D Lab, LIGNex1)

*국방과학연구소(Agency for Defense Development)

· Manuscript received September 23, 2020 ; Revised November 5, 2020 ; Accepted November 24, 2020. (ID No. 20200923-079)

· Corresponding Author: Jae-Hwan Lim (e-mail: limjaehwan@lignex1.com)

발전되어 왔다. 특히 최근에는 기존의 능동위상배열레이다에서 더 발전된 형태의 완전디지털배열레이다로 연구가 진행되고 있는 상황이다. 완전디지털배열을 활용할 경우 다양한 빔을 운용할 수 있고, 구성을 자유롭게 바꿀 수 있는 장점이 있어 다양한 기능을 수행해야 하는 MFR용으로 적절하다고 할 수 있다.

완전디지털배열안테나는 각 배열소자마다 ADC가 배치되어 모든 수신신호가 디지털화되어 처리되는 형태의 안테나이다. 수신된 디지털신호는 디지털 빔 형성기에서 디지털 신호의 계산을 통해 수신빔을 형성한다. 이에 비해 능동위상배열안테나는 배열소자에서 수신된 RF 신호가 송수신모듈(TR-module)을 거쳐 아날로그빔형성기에 전달되고, 한정된 수의 아날로그 빔신호를 생성하여 이를 디지털화하는 구조이다.

그림 1에서 나타난 것과 같이 완전디지털배열안테나는 배열소자의 개별 경로마다 각각의 송수신기와 ADC가 배치되어 있어 수신신호를 RF 단에서 합치는 구조가 존재하지 않는다. 또한 송신의 경우에도 배열소자마다 파형을 발생할 수 있는 DDS(direct digital synthesizer) 또는 DAC(digital-analog converter) 등의 소자를 배치하여 분산형으로 송신 신호를 발생하게 된다. 이에 비해 능동위상배열안테나는 수신 시의 경우, 아날로그 빔형성기를 통해 한정된 수의 수신빔을 형성하고, 이를 하향변환 후 디지털변환하

는 소수의 수신기를 거쳐 디지털화하게 된다. 송신의 경우에는 하나의 파형발생기에서 생성된 송신신호를 각 배열소자로 분배하여 송신하게 된다^[1]. 이러한 구조의 차이로 인해 완전디지털배열안테나에서는 능동위상배열안테나에서는 하지 못하는 여러 가지 기능을 보유할 수 있다. 완전디지털배열안테나의 가장 특징적인 장점은 수신빔을 매우 자유롭게 형성할 수 있다는 점이다.^[2] 그러나 완전디지털배열안테나는 고속, 대량의 수신 디지털 데이터를 처리할 수 있는 디지털신호처리 부분이 구현되어야 한다. 디지털 인터페이스 및 처리량은 배열소자가 증가하면 그대로 소자 개수의 배수로 증가하게 된다.

완전디지털배열은 빔 형성을 자유롭게 형성할 수 있으므로 운용개념에 맞게 다양한 빔을 형성할 수 있으며, 그러한 예로 적응빔 형성에 유용하게 적용할 수 있다. 재머가 오는 방향을 완전히 디지털화된 배열소자를 이용하여 측정하고, 마찬가지로 자유롭게 소자단위로 빔 형성 계수를 조정하여 해당 방향을 수신하지 않는 빔을 형성할 수 있다. 각 배열소자 단위로 작은 신호를 수신하고, 이를 디지털 단위에서 계산을 통해 빔을 형성하므로 수신회로가 포화되지 않고 최종 디지털단에서의 동적범위(dynamic range)는 수신기 개수만큼 증가하게 된다. 그러므로 순시 동적범위(instantaneous dynamic range)는 능동위상배열에 비해 $10 \times \log_{10}(N)$ 의 비율로 증가하게 된다. 여기서 N은 배열소자의 개수이다. 기존에는 모노펄스 빔을 이용하여 각도 측정을 했으나, 완전디지털배열에서는 멀티 수신빔을 이용하여 모노펄스 빔을 형성하거나 이에 상응하는 각도 측정용 빔을 다르게 만들어낼 수도 있다. 자유로운 빔 구성을 할 수 있는 특성을 활용하여 다양한 구조를 적용하고 시험해 볼 수 있는 열린 구조라 할 수 있다. 능동위상배열과 비교하여 완전디지털배열의 특성을 표 1을 통해 정리하였다.

완전디지털배열에 대한 연구는 수십년 전부터 진행되어 오고 있었으나, 이를 실제로 구현하기 위한 기반기술의 발전이 뒷받침되지 않아 레이다를 구성할 경우 비용이 매우 비싸거나 구조가 복잡하여 효용성이 떨어졌다. 그래서 시험이 가능한 수준의 작은 규모의 배열을 완전 디지털로 구성하여 연구를 진행해 왔다. 하지만 근래에 들어 반도체 기술 발전을 통해 레이다 시스템으로 구성

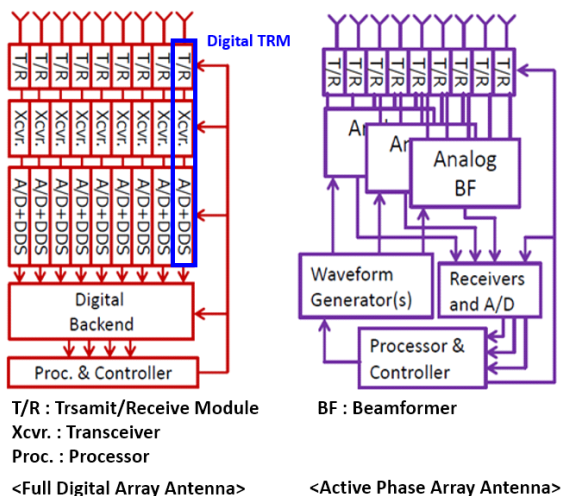


그림 1. 디지털송수신모듈 기능블록도

Fig. 1. The block diagram of the digital TR-module.

표 1. 완전디지털배열과 능동위상배열 특징 비교^[3]

Table 1. The comparison between full digital array and active phase array.

Attribute	Active phase array (analog active array)	Full digital array (element level digital)
Beam shape flexibility	Fixed beam shape	Fully reconfigurable shape
Multiple simultaneous receiving beam	Very few limited by beamforming complexity	Multiple, independent limited only by element pattern
Jamming and interference signal suppression	Low sidelobe tapers SLC using auxiliary receiver	Low sidelobes fully flexible adaptive cancellation
Instantaneous dynamic range	Dynamic range of receiver	System dynamic range = dynamic range of receiver ÷ number of receiver
Linearity (mainbeam, sidelobe)	Low on mainbeam high on sidelobe	Constant with beamforming gain or angle
System phase noise	Phase noise of exciter	System phase noise = phase noise of exciter × number of exciter
Angle accuracy	Typical (conventional monopulse)	Somewhat higher (multiple simultaneous receive beams)

이 가능한 수준으로 기반이 마련되었다. 송수신기를 개별 배열소자의 배치 면적 내에 배치가 가능하도록 집적화된 송수신소자(one-chip transceiver)가 출시되고 있고, RF 신호를 바로 디지털화할 수 있는 고속 ADC의 동작주파수도 계속 증가하고 있다. 또한 고속 디지털신호를 전송할 수 있도록 신호 전송 대역폭을 확보한 인터페이스도 개발됨에 따라 이를 실시간으로 처리할 수 있는 신호처리 하드웨어 및 소프트웨어가 동시에 발전해오고 있다. 하지만, 각 구성요소를 조합하여 완전디지털배열을 구현하는 과정에서는 이를 능동위상배열로 기능할 수 있도록 구조를 설계하고, 기능을 검증하는 것이 필요하다^{[4]~[6]}.

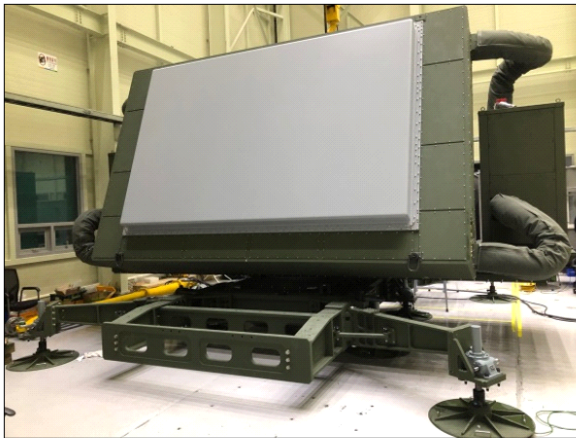
본 논문에서는 L대역 완전디지털배열안테나를 구현하기 위해 필요한 주요 구성요소를 제시하고 검증하였다. 송수신 및 ADC 기능까지 포함하여 배열소자마다 수신신호를 디지털화하는 디지털 TRM(digital TR-module)을 설계, 제작하고 각 배열소자의 위상배열안테나 기능을 구현하기 위해 필요한 완전디지털배열의 정렬, 보정 구조를 제시하였다. 송신 파형과 수신 디지털데이터가 모두 분산형으로 출력되기 때문에 이를 위상배열로 동작하게 하려면 분산형 송수신기를 정렬하는 작업이 필요하며, 이를 측정하기 위한 별도의 송수신기가 필요하다. 여기서 제시한 구조 및 방법을 적용하여 위상배열안테나를 제작한 후, 측정된 결과를 통해 완전디지털배열구조가 유용하게

사용될 수 있음을 검증하였다.

II. 완전디지털배열 안테나 구성

L대역은 단일소자 송수신기(one-chip transceiver) 및 RF 샘플링 등이 가능한 소자가 현재 개발되어 있는 상태이다. 본 연구에서는 호모다인(homodyne, single conversion) 방식의 소자를 바탕으로 L대역의 완전디지털배열안테나를 제작하였다. 그림 2에서는 제작한 형상을 보여주고 있다. 디지털 TRM의 방열을 위한 냉각 구조는 공랭식으로 구성하여 설계하였다. 냉각공기를 공급하여 방열이 가능하도록 하였다. 안테나 내부에는 각 512개의 배열소자를 구성하는데 필요한 인터페이스를 제공하며, 디지털로 출력되는 배열소자들의 수신신호를 모아 빔을 형성하는 디지털빔형성기 및 안테나의 제어신호를 공급하는 안테나 제어기가 포함되어 있다. 정렬 및 보정을 위한 경로 및 측정용 송수신기인 보정 송수신기를 같이 구성하였고, 이러한 전체 기능블록의 동작을 위한 기계적 구조물을 포함하고 있다.

완전디지털배열의 정상적인 동작을 위해서 모든 채널이 디지털송수신모듈로 구성되는 것에 더해 각 채널의 송수신을 정렬하고 보정하기 위한 경로가 포함되었다. 또한 정렬을 위한 측정, 적용 방법이 마련되어 적용되었다^[7].



<L-band Full Digital Array Antenna>



<Front configuration without radom>



<Rear installation shape with DTRMs>

그림 2. 제작된 완전디지털배열안테나 형상
Fig. 2. The shape of the full digital array antenna.

2-1 디지털송수신모듈 (디지털 TRM)

본 연구를 통해 구현한 디지털 TRM은 4채널의 송수신기를 포함한 쿼드팩(quad-pack) 구조이다. 소자 별로 송수신기를 배치하기 위해서는 구조가 단순하여 배열소자 간격 내에 각 채널의 송수신 회로가 배치되어야 한다. 이를 위해 송수신 경로는 단일소자 송수신기(one-chip transceiver)를 사용하여 소형화, 집적화를 이루었다. 인터페이스와 사용된 소자의 개수를 줄이기 위해 호모다인(homodyne, single conversion) 방식을 적용하였다. 송수신 RF는 기저신호에서 바로 RF 신호로 변환 또는 반대로 변환된다. 디지털 TRM은 크게 RF 회로와 디지털변환회로로 나누어져 있다^[8].

RF회로는 L대역의 RF 파형신호를 고출력으로 증폭하고, 저잡음으로 수신하는 기능을 담당하는 회로이다. 개별 배열소자는 디지털 TRM의 송수신채널에 각각 연결된다. 송신의 경우, 디지털변환회로로부터 입력되는 -10 dBm 크기의 L대역 송신 신호를 여러 단을 거쳐 증폭하여

최종 고출력증폭소자(HPA)로 전달한다. 최종 출력은 전체 사용 주파수 대역 내에서 56.1 dBm 이상이며, 고출력 송신 및 발열을 최소화하기 위해 고효율인 GaN 소재 기반 고출력증폭소자(HPA)를 사용하였다. 개별 고출력증폭소자의 드레인 효율은 65 % 이상이며, 이로 인해 제한된 면적에 4채널로 구성된 디지털 TRM이 공랭방식으로 동작할 수 있게 하였다. 수신은 연결된 배열소자로부터 수신 신호가 입력되면 LNA에서 저잡음 증폭 후에 대역필터를 거쳐 디지털변환회로로 수신입력으로 전달된다. 수신 이득은 RF 회로에서 37 dB, 디지털변환회로에서 10 dB를 가지도록 설계하였다. 수신경로 초단에는 리미터를 구성하여 송신 출력 시 리키지 신호가 수신 경로에 손상을 주는 것을 방지하고자 하였다.

디지털변환회로는 기저대역의 송신파형을 생성한 후 L대역 RF신호로 상향변환하여 RF 회로로 전달한다. 또한 수신인 경우, 수신신호를 하향변환하고, 디지털변환을 수행하여 디지털신호를 생성한다. 생성된 4개 수신 채널의 디지털수신신호는 전송하기 위해 직렬화 과정을 거친 후 광인터페이스를 통해 광신호로 변환하여 외부로 전달된다. 디지털변환회로는 여러 가지 핵심기능을 수행하기 위해 FPGA(field programmable gate array)와 단일소자 송수신기(one-chip transceiver)로 구성한다. FPGA에서는 디지털신호의 처리와 타이밍 처리, 광신호 변환을 담당하고, 단일소자 송수신기에서는 송신파형을 생성하는 기능과 수신신호를 디지털화하는 기능을 수행한다. 단일소자 송수신기는 기존에 여러 개의 개별 소자로 구현해야 했던 기능을 통합하여 소형화, 집적화를 가능하게 하고, 단일 모듈 내에서 4개 채널의 ADC 기능을 담당한다.

제작된 형상은 그림 3과 같다. RF 입출력, LO 입력, 전원, 제어 커넥터는 모두 동일면에 배치하여 장탈착이 용이한 방식으로 구현하였다. 반대면에는 수신최종 출력인 광커넥터를 배치하였다. 공랭식 방열을 위해 디지털 TRM 하부에 GaN HPA를 배치하고, 열해석을 통해 결정된 방열핀을 같은 간격으로 배열하였다. 브릭형으로 설계하여 배열소자 간격 내에 모든 송수신채널이 배치될 수 있도록 하였다. 그림 4와 표 2에서 나타낸 바와 같이 제작 후 시험 결과, 송신출력은 최대 듀티비 10 %에서 L대역의 시험주파수 구간에서 56 dBm 이상 출력됨을 확인하였다.

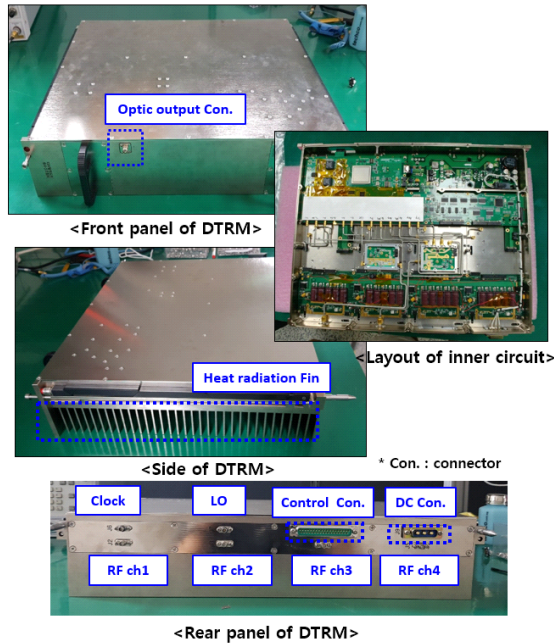


그림 3. 디지털TRM 제작형상
Fig. 3. The shape of the digital TR-module.

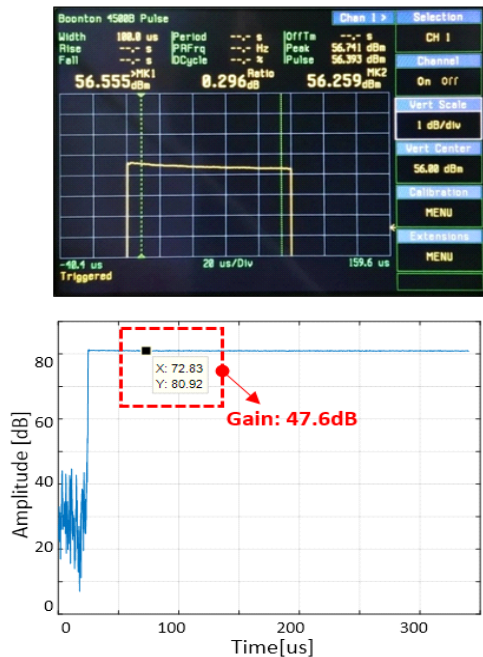


그림 4. 디지털 TRM 송신출력(상), 수신이득(하) 결과
Fig. 4. The transmitting output power and receiving gain of the digital TR-module.

표 2. 송신출력레벨 측정결과

Table 2. The test results of the transmitting output power.

Output level	F_L	F_C	F_H
CH1	56.4 dBm	56.7 dBm	56.6 dBm
CH2	56.6 dBm	56.7 dBm	56.2 dBm
CH3	56.1 dBm	56.5 dBm	56.6 dBm
CH4	56.2 dBm	56.7 dBm	56.5 dBm

※Measurement condition: Pulse width 100 μ s, duty 10 %.
※Design goal: over 55.4 dBm.

수신이득은 RF 수신신호의 입력 후 디지털변환된 디지털 값의 크기로 환산하였을 시 47.6 dB로 측정되어 설계치 47 \pm 1 dB를 만족하였다.

디지털 TRM은 파형발생부터 수신디지털변환까지 수행하는 완전한 송수신기이므로 한 채널에서 발생한 송신 신호를 다른 채널의 수신으로 입력하는 송수신 루프백 시험으로 기능을 검증하였다. 그림 5는 100 μ s 펄스폭, 2.4 MHz 대역폭을 가지는 LFM(linear frequency modulation)의 송신펄스를 루프백으로 수신한 결과이다. F_c 주파수의 송신출력 신호를 감쇄기를 통해 수신기가 포화되지 않도록 크기를 -48 dBm으로 조정하여 입력한 신호의 측정 결과이다. 그림 5(a), 그림 5(b)는 디지털로

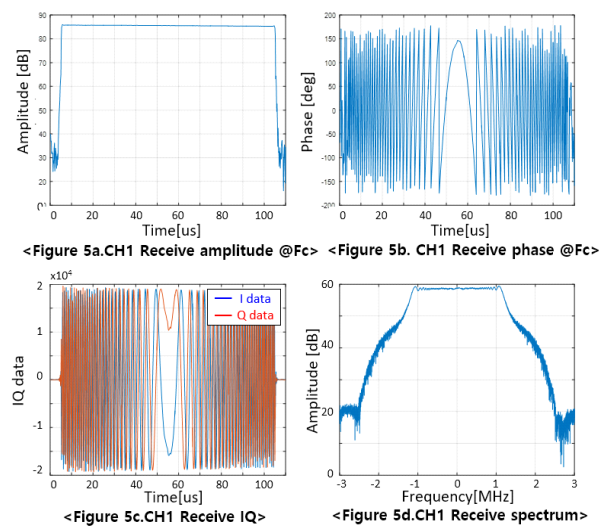


그림 5. 송수신 루프백 측정 파형 결과

Fig. 5. The transmitting-receiving loopback test results of the digital TR-module.

표 3. 디지털TRM 설계 목표/ 측정치

Table 3. The test result of the L band digital T/R module.

	Item	Design goal/ Meas. result
Transmit	Operation frequency	$F_c-1 \text{ GHz} \sim F_c+1 \text{ GHz}$ / Same
	Transmit output level	Over 350 W / Over 380 W
	Transmit pulse flatness	Below 1 dB / Below 0.6 dB
	Transmit pulse rising-falling time	Below 100 ns ~ 100 ns / Below 48 ns ~ 52 ns
	Duty cycle	Below 10 % / Same
	Transmit waveform	LFM / Same
	RMS phase error	Below 5.625° / Below 0.8°
	Efficiency	Over 30 % / Over 32.3 %
Receive	Noise figure	Below 2 dB / Below 1.9 dB
	Receive gain	$47 \pm 1 \text{ dB}$ / $46.4 \sim 47.8 \text{ dB}$

변환된 기저대역 신호의 IQ를 시간축에서 크기와 위상으로 표현한 결과이고, 그림 5(c)는 IQ 값을 시간축에서 나타낸 그림이다. 그림 5(d)에서는 IQ 데이터를 수신 스펙트럼으로 변환한 결과로 기저대역에서 LFM 파형이 잘 형성되어 수신됨을 확인할 수 있었다.

디지털 TRM의 설계목표 및 시험 결과는 표 3과 같다.

2-2 디지털배열 정렬을 위한 하드웨어 및 측정 방법

완전디지털배열의 기본 구조는 각 배열소자 뒤에 바로 송수신기가 개별로 위치하는 형태이다. 그림 6과 같이 배열소자 뒤에는 디지털 TRM 내부 개별 송수신채널들이 하나씩 연결된다. 본 연구에서는 수평 방향으로 32EA, 수직방향으로 16EA를 배치하는 형태로 총 512EA 소자가 삼각배열로 구성되어 있다. 그림 6은 배열소자마다 송수신기가 분산형으로 배치되어 있는 형상을 나타내고 있다. 각 배열소자 별로 송신파형을 각자 생성하고, 수신 디지털변환이 개별로 이루어진다. 송수신 기능을 동작하게 하는 제어신호, 전원, LO신호 분배, CLK 분배 등은 4개 송수신기가 묶여있는 디지털 TRM 단위로 인가되어 제어 및 인터페이스의 효율성을 높였다.

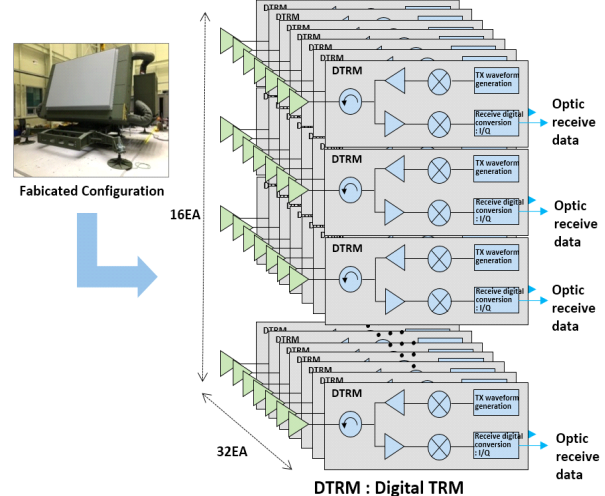


그림 6. 완전디지털배열 송수신구조도 (분산형 송신/수신)
Fig. 6. The block diagram of the transceiver structure in the full digital array (distributed TX/RX).

디지털 TRM으로 구현된 디지털 배열 채널들이 디지털 배열안테나로 기능하기 위해서는 각 배열소자 간의 위상 정렬이 이루어져야 한다. 배열소자의 정렬은 전체 소자 간의 안테나면에서 위상이 하나의 값으로 동일하게 설정되어 배열 안테나의 위상면이 평면을 향하도록 하는 것이다. 그러므로 각 배열소자의 정렬을 위해서 위상을 측정할 수 있는 구성요소가 있어야 한다. 또한 본 연구에서 적용된 소자는 전원이 재인가될 경우, 송수신 위상이 이전과는 다르게 임의로 변하는 특성을 가지고 있어 매 전원인가 과정에서 위상을 측정해야 할 필요가 있다.

기존의 능동 위상배열에서는 이를 네트워크 분석기 등의 계측기를 사용하여 측정할 수 있다. 안테나 내부에 파형을 발생하고, 빔 수신을 측정하는 지점을 분리해 내어 계측기의 신호를 인가하고 수신할 수 있기 때문이다. 그러나 본 연구에서는 분산형으로 송수신기가 구성되어 있고, 집적화된 디지털 TRM의 외부 인터페이스는 디지털 신호만이 존재하여 기존과 동일한 방법으로 측정하는 것이 불가능하다. 따라서 본 연구에서는 정렬을 위해 보정 송수신기를 제시하였다. 보정 송수신기는 배열소자 별로 구성된 채널과 시스템 클럭을 공유하여 전원이 인가된 상태에서 동기가 이루어진 상태로 커플링 경로 또는 안테나 측정 프로브를 통해 각 채널의 절대위상 측정이 가

능하다.

보정 송수신기는 디지털 TRM을 구성하고 있는 송수신기 채널과 동일한 소자와 구조로 설계하였다. 이를 통해 소자의 차이로 인해 발생하는 오차를 최소화하고, 설계를 용이하게 하고자 했다. RF 입력력 단에 스위치를 배치하여 안테나 내부 커플링 경로를 통한 각 채널 측정 및 안테나 면의 프로브를 통한 측정을 동일한 송수신기가 수행하도록 하여 경로 차로 인한 오차를 최소화하였다. 그림 7은 보정 송수신기의 블록도 및 측정 경로를 나타내고 있다.

정렬은 다음과 같은 과정으로 이루어진다. 디지털배열 안테나는 내부 커플링 경로(보정경로)가 존재한다. 또한 외부 안테나면의 위상을 측정하기 위해서는 근접전계용 프로브를 이용한다. 안테나 정렬은 무반향 챔버 내에서 수행하여 외부 신호의 영향을 최소화한다. 우선 근접전계 프로브와 안테나 내부 커플링 경로는 모두 보정 송수신기에 연결한다. 각 채널의 능동소자를 하나씩 켜며 프로

브를 이용하여 안테나면 기준의 정렬 위상을 측정한다. 바로 직후에 전원이 유지된 상태에서 보정경로를 통해 각 채널의 능동소자를 하나씩 켜며 기준 위상을 측정한다. 이를 송신, 수신경로로 분리하여 과정을 나타내면 다음과 같다.

그림 8은 송신 정렬을 수행하는 경로를 나타낸다.

첫 번째로 안테나면 기준으로 근접전계 프로브를 차례대로 개별 배열소자 정면으로 이동시켜 512개 배열소자의 위상을 측정한다. 이때 배열소자의 능동소자 즉 디지털 TRM의 송신채널을 해당 위치에서 하나씩 켜면서 이를 수행한다. 이 때의 파형은 측정하고자 하는 주파수의 CW (continuous wave) 펄스이다. 이 측정 위상값이 $P_{A,1 \sim 512}^{TX}$ 이다. 측정이 완료된 직후에 안테나의 커플링 경로를 통해 송신채널을 하나씩 켜며 $P_{R,1 \sim 512}^{TX}$ 을 측정한다. 다음 식을 이용하여 절대위상 180° 를 기준으로 정렬을 하기 위해 각 송신채널에 인가해 주어야 하는 차이값인 $P_{align,1 \sim 512}^{TX}$ 를 계산한다. 안테나를 제어하는 제어기의 메모리에 $P_{align,1 \sim 512}^{TX}$, $P_{R,1 \sim 512}^{TX}$ 을 저장한다.

$$180^\circ - P_{A,1 \sim 512}^{TX} = P_{align,1 \sim 512}^{TX} \quad (1)$$

두 번째는 안테나의 전원을 재인가한 이후에 앞 과정에서 측정한 값과는 다른 위상값으로 들어진 배열소자의 위상을 재정렬하는 과정이다. 전원을 재인가한 이후 다시

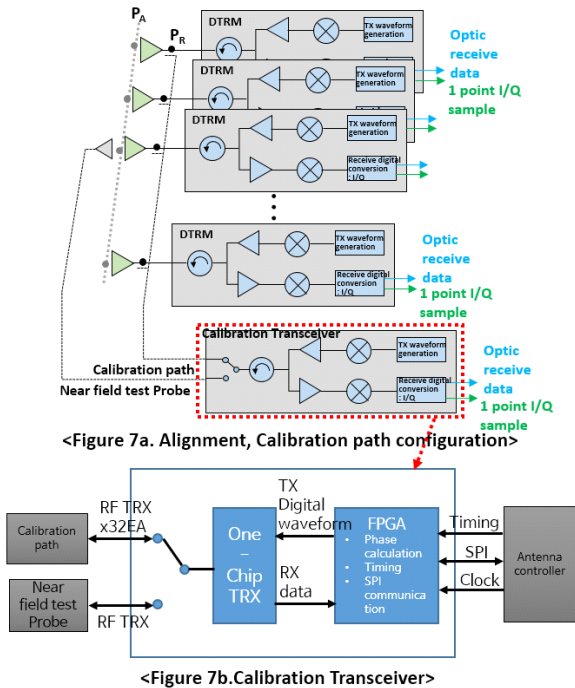


그림 7. 정렬/보정 경로 및 보정송수신기

Fig. 7. The path for alignment and calibration/ calibration transceiver.

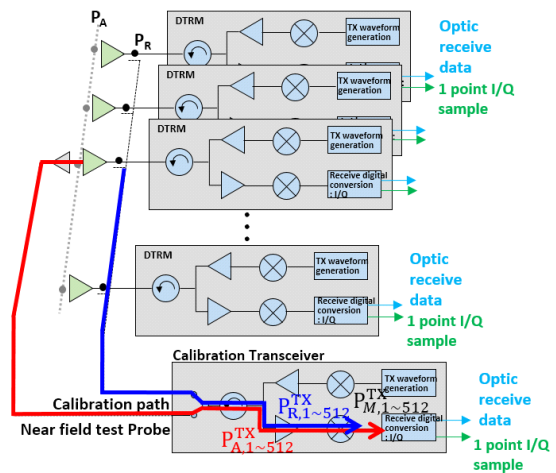


그림 8. 송신 정렬 과정

Fig. 8. The trasmitting alignment process.

안테나 커플링 경로를 통해 송신채널을 하나씩 켜며 위상을 측정해낸 값은 $P_{M1 \sim 512}^{TX}$ 이다. 다음 식을 이용하여 안테나의 각 채널의 송신위상을 첫 번째에서 측정된 상태로 되돌리는데 필요한 위상인 $P_{cal,1 \sim 512}^{TX}$ 를 추출한다. 이 측정은 무반향 챔버에서 수행할 필요가 없으므로 매번 전원이 인가되는 순간마다 측정이 가능하다.

$$P_{R,1 \sim 512}^{TX} - P_{M1 \sim 512}^{TX} = P_{cal,1 \sim 512}^{TX} \quad (2)$$

마지막으로 두 번째 측정된 값을 기준으로 각 배열소자의 송신위상은 다음 식을 통해 안테나면 기준으로 정렬을 적용하게 된다. 또한 여기에 더하여 안테나 조향각에 따른 각 배열소자의 위상값 $P_{steer,1 \sim 512}^{TX}$ 을 적용하여 최종 배열소자의 위상이 결정되고, 제어명령으로 송신파형을 발생시키는 디지털 TRM에 전송된다.

$$P_{final,1 \sim 512}^{TX} = (P_{cal,1 \sim 512}^{TX} + P_{align,1 \sim 512}^{TX}) + P_{steer,1 \sim 512}^{TX} \quad (3)$$

그림 9는 수신 정렬을 수행하는 경로를 나타낸다. 송신의 경우와 유사한 과정을 수행한다. 이번에는 보정송수신기에서 생성한 측정하고자 하는 주파수의 CW 펄스 파형을 프로브를 사용하여 안테나면 기준으로 인가하고, 안테나 커플링 경로를 통해 인가하여 수신위상을 측정한다.

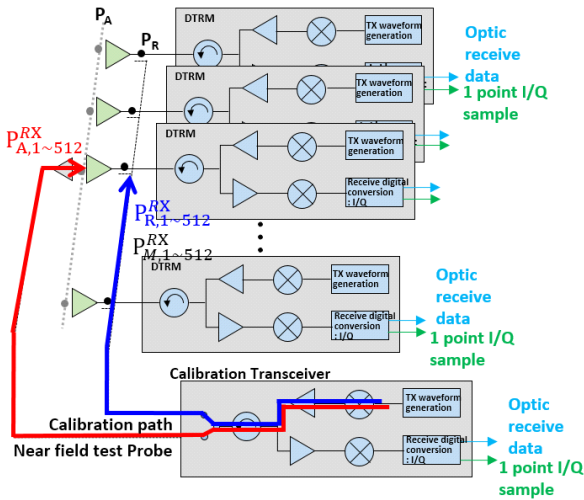


그림 9. 수신 정렬 과정
Fig. 9. The receiving alignment process.

첫 번째는 무반향 챔버 내에서 근접전계 프로브를 개별 배열소자 정면으로 차례대로 이동해가며 안테나면 기준의 수신위상 $P_{A,1 \sim 512}^{RX}$ 를 측정한다. 바로 직후에 전원이 인가된 상태에서 커플링 경로로 파형을 인가한 후 $P_{R,1 \sim 512}^{RX}$ 를 측정한다. 이 때 배열소자 별 수신경로의 변동소자는 하나씩 켜거나 또는 동시에 측정해도 무방하다. 위 두 수신 위상값은 테이블로 안테나 제어기에 장입하여 이후 과정에서 사용한다. 두 번째도 마찬가지로 전원이 재인가된 이후에 커플링 경로를 통해 $P_{M1 \sim 512}^{RX}$ 를 측정하고, 아래 수식에 의해 정렬이 재적용된 수신 위상값을 추출한다. 안테나의 수신 조향각에 따른 각 배열소자의 위상값 $P_{steer,1 \sim 512}^{RX}$ 을 적용한 후 계산된 최종 수신위상값은 디지털비형성기로 전송되어 배열소자마다 입력되어 들어오는 디지털 수신신호에 적용되어 원하는 빔을 형성하게 된다. 각 과정에서 적용된 식은 다음과 같다.

$$180^\circ - P_{A,1 \sim 512}^{RX} = P_{align,1 \sim 512}^{RX} \quad (4)$$

$$P_{R,1 \sim 512}^{RX} - P_{M1 \sim 512}^{RX} = P_{cal,1 \sim 512}^{RX} \quad (5)$$

$$P_{final,1 \sim 512}^{RX} = (P_{cal,1 \sim 512}^{RX} + P_{align,1 \sim 512}^{RX}) + P_{steer,1 \sim 512}^{RX} \quad (6)$$

본 연구에서는 첫 번째 과정인 프로브를 통해 정렬값, 기준값을 측정하는 과정을 안테나 제어기와 이와 연동하는 안테나 시험장치를 이용하여 자동으로 측정하도록 하였다. 두 번째, 세 번째 과정은 전원 인가 과정에서 안테나 제어기에서 배열소자 별로 자동으로 위상을 측정하고, 계산식을 적용하여 초기화 시 정렬이 이루어지도록 설계하여 제작하였다.

III. 안테나 시험결과

앞에서 제시된 구조와 과정을 통해 완전디지털배열안테나의 정렬 결과를 확인하였고, 정렬이 적용된 이후에 안테나의 송수신 빔패턴 결과를 측정하였다. 여기서 제시된 것은 무반향 챔버에서의 근접전계를 통해 시험한 결과이다. 완전디지털배열안테나의 근접전계 시험을 위한 측정에서도 앞에서 제시한 보정 송수신기를 정렬과 같은 방식으로 이용하였다.

3-1 정렬 시험 결과

중심주파수 F_c 에서의 송신 정렬 결과는 그림 10과 같다. 그림 10(a)와 그림 10(b)는 안테나 정렬 수행 전에 각 프로브 경로를 통해 안테나 기준면의 크기와 위상을 측정하는 것이다. 그림 10(a)를 통해 배열소자 별 송신 크기가 각 채널 별로 1 dB 이내에서 일정하게 유지되고 있음을 알 수 있다. 그림 10(b)에서는 각 배열소자의 위상이 초기에는 모두 랜덤하게 다른 값을 가지고 있음을 보여주고 있다. 앞에서 제시한 송신경로의 정렬 과정을 수행하고 난 후의 결과는 그림 10(c)와 그림 10(d)와 같으며, 디지털 배열안테나의 송신패턴을 측정 시 정면(boresight) 방향을 조향한 상태에서 측정된 전계를 가지고 계산 과정을 통해 안테나 면의 위상 정렬 상태를 추출한 결과이다. 정렬은 위상을 안테나면을 기준으로 같은 값으로 통일하는 과정으로 그림 10(d)와 같이 송신 위상 정렬이 수행되었음을 확인할 수 있다. 이 때 송신 정렬오차는 전체 채널에서 3° 이하이다. 그림 10(c)는 크기 편차를 나타내었다. 크기는 송신의 경우 유니폼(uniform) 분포를 사용하였으므로 1 dB 이내의 편차를 가지는 동일한 값을 다시 확인할 수 있다.

중심주파수 F_c 에서의 수신 정렬 결과는 그림 11과 같다. 송신과 마찬가지로 근접전계 프로브를 이용하여 안테

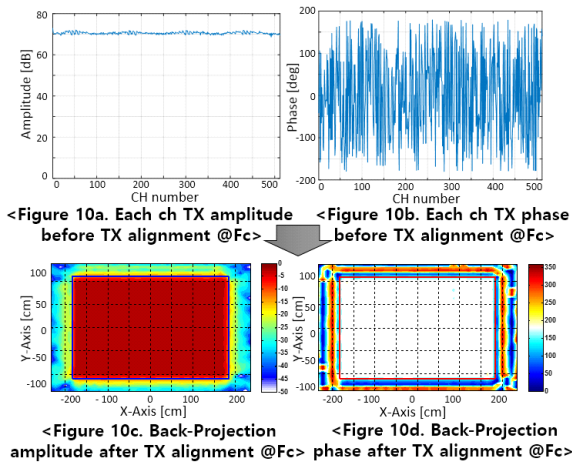


그림 10. 송신 정렬 적용 결과

Fig. 10. The phase measurement result on antenna after transmitting alignment process.

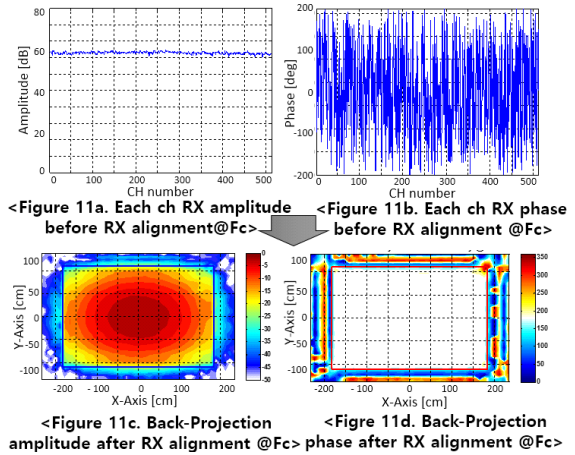


그림 11. 수신 정렬 적용 결과

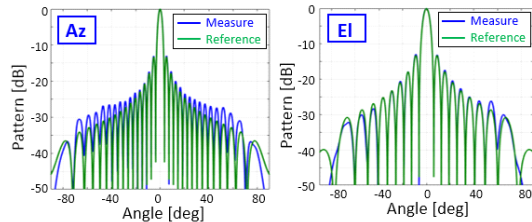
Fig. 11. The phase measurement result on antenna after receiving alignment process.

나 면에 보정 송수신기에서 발생하는 기준파형을 인가하고, 디지털배열안테나에서 수신하였다. 개별 배열소자의 수신위상을 측정하는 결과는 그림 11(b)와 같다. 정렬이 되기 전 수신 위상은 랜덤한 것을 확인할 수 있다. 그림 11(a)와 같이 수신이득은 1 dB 이하의 편차를 가지도록 구현하였다. 그림 11(c)와 그림 11(d)는 디지털배열안테나의 수신패턴을 측정 시 정면(boresight) 방향을 조향한 상태에서 측정된 전계로 안테나 면의 수신 정렬상태를 확인한 결과이다. 그림 11(d)와 같이 수신위상은 안테나면을 기준으로 3° 이내의 편차로 정렬되었음을 확인할 수 있다. 그림 11(c)는 크기를 나타내고 있으며, 수신인 경우, 테일러 30 dB(Taylor 30 dB) 분포를 사용한 결과를 측정하여 확인할 수 있다.

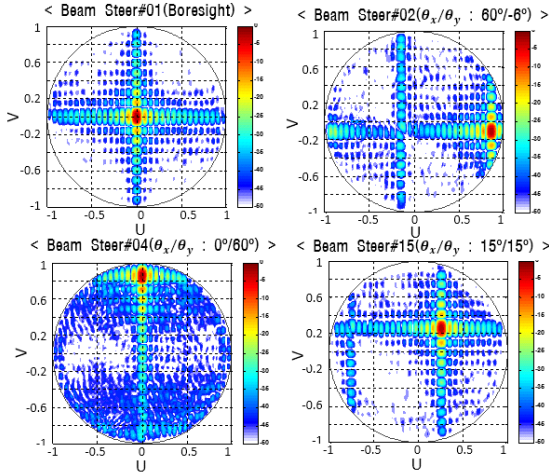
위 두 결과를 통해 송신정렬과 수신정렬이 설계한 대로 예상된 위상 오차 내에서 수행되었음을 확인할 수 있었다.

3-2 빔 패턴 시험 결과

정렬이 완료된 상태를 확인 후 송신빔 패턴과 수신빔 패턴을 측정하였다. 플래너(planar) 근접전계 시험을 통해 측정된 데이터를 기준으로 원전계 패턴을 추출한 결과이다. 그림 12는 중심주파수 F_c 에서의 송신패턴을 측정하는 결과이다. 그림 12(a)는 정면 방향 조향 송신 빔패턴을 방



<Figure 12a. Transmit beam pattern, Boresight @Fc>



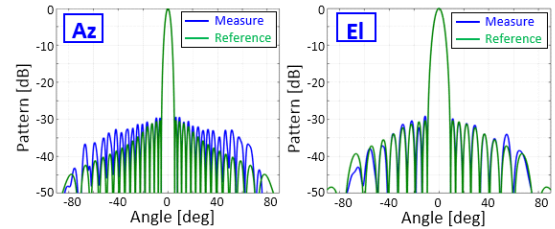
<Figure 12b. 2D pattern with beam steering @Fc>

그림 12. 송신 빔패턴 측정 결과

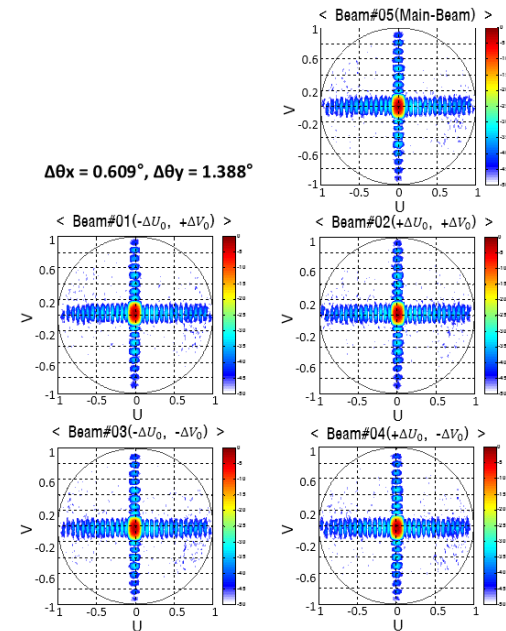
Fig. 12. The measurement results of transmitting beam pattern.

위각(azimuth), 고각(elevation) 방향으로 자른 빔패턴을 보여주고 있다. 측정된 빔폭은 $3.3^\circ \times 5.6^\circ$ 이고, 부엽레벨(sidelobe level)은 -12.9 dB 이하이다. 이상적인 빔패턴 대비 송신 빔형성이 잘 이루어지고 있음을 확인할 수 있다. 송신 빔을 조향한 후 형성되는 결과는 그림 12(b)에서 확인할 수 있다. 정면 기준으로 방위각 방향 60° , 고각 방향 60° , 방위각 $15^\circ \times$ 고각 15° 를 조향한 결과가 제시되어 있고, 조향 시 그레이팅 로브(grating lobe)나 부엽(sidelobe)의 발생이 설계한 대로 측정됨을 확인하였다.

그림 13은 중심주파수 Fc에서의 수신패턴을 측정한 결과이다. 그림 13(a)는 정면 방향 조향 시의 수신 빔패턴을 나타내고 있다. 수신인 경우, 테일러 분포 30 dB를 사용하므로 측정된 부엽레벨은 -29.4 dB 이하로 측정됨을 확인할 수 있었다. 이 때 측정된 수신빔폭은 $4.1^\circ \times 7.0^\circ$ 이다. 수신인 경우, 완전디지털배열안테나에서 매우 유연하게 빔을 형성할 수 있다. 이를 검증하기 위해 중심 조향각을



<Figure 13a. Receive beam pattern, Boresight @Fc>



<Figure 13b. Receive multi-beam:5EA 2D pattern @Fc>

그림 13. 수신 빔패턴(멀티빔) 측정 결과

Fig. 13. The measurement results of receiving beam pattern.

기준으로 5개의 수신 멀티빔을 형성 후 측정한 결과가 그림 13(b)이다. Beam#5인 중심 빔으로부터 방위각 방향 0.609° , 고각 방향 1.388° 의 이격을 가지는 빔을 4개 생성하여 중심빔을 포함하여 총 5개의 멀티빔을 형성하였다. U-V 도메인 상의 의도한 대로 수신빔이 정상적으로 형성됨을 확인할 수 있었다. 완전디지털배열안테나에서 생성할 수 있는 수신 멀티빔의 개수는 무한개이다. 하지만 무한개의 수신빔이 모두 필요하지는 않고, 시스템에서 설계된 의도나 목적에 맞추어 자유롭게 적절히 변경하여 사용하는 것이 가능하다.

송수신 빔패턴 측정을 통해 완전디지털배열안테나가 정상적으로 빔을 형성할 수 있으며, 수신인 경우 완전디지털배열안테나의 주요한 장점인 수신멀티빔을 형성하

는 것이 가능하다는 것을 검증하였다.

IV. 결 론

본 연구에서는 실제 512개의 배열소자를 가지는 완전 디지털배열안테나를 구성하면서 가장 주요한 두 가지 요소를 구현하여 검증하였다.

첫 번째는 각 배열소자마다 ADC가 배치될 수 있도록 구현한 디지털 TRM이다. 집적화된 송수신 소자를 이용하여 제한된 공간 내에 분산형의 송수신 기능 및 파형 발생, 수신신호의 디지털변환 기능을 구현하였다. 고속의 수신데이터를 전송하기 위해 광신호로 디지털데이터를 변환하고 전송하는 구조를 구현하였다.

두 번째는 디지털 TRM으로 구현된 분산형 송수신기들을 모아 하나의 능동위상배열안테나로 구현하게 하기 위해 배열소자 별 정렬을 위한 위상 측정용 구조를 제시하였다. 디지털 TRM으로 안테나배열이 구성되다 보니 파형 발생, 디지털 변환 등의 분산형으로 송수신이 구현되어 있어 내부에 RF 경로를 분기하여 신호를 인가하거나 수신할 수 있는 구조가 없다. 채널별 정렬을 위해서는 각 배열소자의 위상을 측정할 수 있는 보정 송수신기를 측정용으로 따로 배치하였다. 이를 통해 송수신안테나 정렬을 수행하고, 근접전계 측정을 위한 안테나면 전계 측정용으로 사용하는 구조와 방법을 제시하였다.

이렇게 구성한 완전디지털배열안테나를 송수신정렬후 빔패턴을 측정한 결과, 송신, 수신빔 패턴이 설계한 대로 형성됨을 확인할 수 있었다. 본 연구를 통해 L대역의 완전디지털배열안테나를 구현 시 실제 MFR용으로 사용이 가능한 시스템을 구성할 수 있다는 것을 검증하였다. 완전디지털배열의 장점인 수신빔을 자유롭게 형성할 수 있다는 점을 이용하여 다양한 추가 기능들을 사용할 수 있을 것으로 예상된다.

본 논문에서는 완전디지털배열안테나를 L대역에서 국내에서 처음으로 시스템 단위로 구현하고, 이를 배열안테나로 통합하기 위한 주요 요소를 제시하였다. 본 연구에서 도출된 결과를 반영하여 발전된 형태의 완전디지털배열안테나를 MFR용으로 구현할 수 있을 것으로 판단한다.

References

- [1] C. Fulton, P. Clough, V. Pai, and W. Chappell, "A digital array radar with a hierarchical system architecture," in *2009 IEEE MTT-S International Microwave Symposium Digest*, Boston, MA, Jun. 2009, pp. 89-92.
- [2] C. D. Bailey, D. D. Aalfs, "Design of digital beam-forming subarrays for a multifunction radar," in *2009 International Radar Conference- Surveillance for a Safer World(RADAR 2009)*, Bordeaux, 2009, pp. 1-6.
- [3] S. H. Talisa, K. W. O'Haver, T. M. Comberiate, M. D. Sharp, and O. F. Somerlock, "Benefits of digital phased array radars," in *Proceedings of the IEEE*, Mar. 2016, vol. 104, no. 3, pp. 530-543.
- [4] Y. Zhang, Q. Bao, J. Wu, and S. Li, "Design and implementation of wideband all digital array radar test-bed," in *2014 11th European Radar Conference*, Oct. 2014, pp. 617-620.
- [5] W. Chappell, C. Fulton, "Digital array radar panel development," in *2010 IEEE International Symposium on Phased Array Systems and Technology*, Waltham, MA, Oct. 2010, pp. 50-60.
- [6] D. J. Rabideau, R. J. Galejs, F. G. Willwerth, and D. S. McQueen, "An S-band digital array radar testbed," in *2003 IEEE International Symposium on Phased Array Systems and Technology*, Boston, MA, 2003, pp. 113-118.
- [7] W. H. Weedon, R. D. Nunes, "Low-cost wideband digital receiver/exciter(DREX) technology enabling next-generation all-digital phased array," in *2016 IEEE International Symposium on Phased Array Systems and Technology (PAST)*, Waltham, MA, Oct. 2016, pp. 1-5.
- [8] J. H. Lim, S. J. Park, S. M. Jung, H. S. Jin, K. S. Kim, and T. H. Kim, et al., "Design and fabrication of L-band digital TR-module for radar," *The Journal of Korean Institute of Electromagnetic Engineering and Science*, vol. 29, no. 11, pp. 857-867, Nov. 2018.

임 재 환 [LIG넥스원/수석연구원]

<https://orcid.org/0000-0001-5338-3285>



2006년 2월: 연세대학교 전기전자공학과 (공학석사)
 2006년 2월~2008년 1월: 삼성전자 무선사업부
 2008년 2월~현재: LIG넥스원 레이더연구소 수석연구원
 [주 관심분야] 초고주파 능동 회로 및 송수신기 설계, 완전디지털배열 시스템 등

진 형 석 [LIG넥스원/수석연구원]

<https://orcid.org/0000-0002-0764-9596>



2000년 8월: 광운대학교 전파공학과 (공학석사)
 2000년 8월~현재: LIG넥스원 레이더연구소 수석연구원
 [주 관심분야] 초고주파 능동 회로 및 송수신기 설계, 디지털레이다 시스템 등

박 세 준 [LIG넥스원/선임연구원]

<https://orcid.org/0000-0002-2767-5572>



2013년 2월: 경북대학교 전자공학부 (공학사)
 2013년 1월~현재: LIG넥스원 레이더연구소 선임연구원
 [주 관심분야] RF Power Amplifier, 송수신 모듈 회로설계, 디지털레이다 시스템 등

권 민 상 [국방과학연구소/선임연구원]

<https://orcid.org/0000-0002-0136-168X>



2000년 6월: State University of New York at Buffalo Aerospace Engineering (공학사)
 2003년 8월 University of Washington Aeronautical and Aerospace Engineering (공학석사)
 2006년 1월~현재: 국방과학연구소 선임연구원

[주 관심분야] 초고주파 송수신기 설계, 디지털레이다 시스템 설계 등

황 성 환 [LIG넥스원/선임연구원]

<https://orcid.org/0000-0002-8922-6780>



2020년 8월: 고려대학교 소프트웨어공학과 (공학석사)
 2007년 8월~현재: LIG넥스원 레이더연구소 선임연구원
 [주 관심분야] FPGA 및 디지털회로설계, 디지털빔형성, 디지털레이다 시스템 등

김 우 성 [국방과학연구소/선임연구원]

<https://orcid.org/0000-0001-7139-5968>



2006년 2월: 충남대학교 전자정보통신공학부 (공학사)
 2008년 2월: 충남대학교 전파공학과 (공학석사)
 2008년 2월~현재: 국방과학연구소 선임연구원

[주 관심분야] 초고주파 능동 회로 및 송수신기, 디지털레이다 시스템 등

주 정 명 [LIG넥스원/선임연구원]

<https://orcid.org/0000-0002-8210-1758>



2011년 2월: 홍익대학교 전자전기공학부 (공학사)
 2013년 3월: 홍익대학교 전자정보통신공학과 (공학석사)
 2013년 1월~현재: LIG넥스원 레이더연구소 선임연구원
 [주 관심분야] 수동 및 능동 위상 배열 안테나, 레이더 시스템