

# RF 전치단용 인터디지털 다이플렉서 설계

## Design of an Interdigital Diplexer for RF Front-End

이 상 록 · 김 철 영\*

Sangrok Lee · Choul-Young Kim\*

### 요 약

본 논문에서는 공동(air cavity)형 인터디지털 다이플렉서 설계 방법을 제안하고, 이를 활용한 설계 결과를 보인다. 여파기를 합성하는 일련의 과정과 함께 기존 방식의 한계점을 지적한다. 한계점 극복을 위해 설계 초기부터 전자기 시뮬레이션을 통하여 얻은 공진주파수, 공진 기간 결합도, 안테나 연결부를 포함한 입출력 부의 외부 품질계수 파라미터를 활용하여 두 개의 체비셰프 5단 인터디지털형 대역 통과 여파기를 설계하고 결합한다. 내부 포트 튜닝 방식을 활용하여 산출된 초기치에 대한 튜닝 방향성을 결정하고, 결과를 전자기 시뮬레이션에 반영함으로써 신속한 최적화를 수행한다. 최종적으로 설계된 다이플렉서는 목표 주파수 및 대역폭에서 0.5 dB 미만의 삽입 손실과 18 dB 미만의 반사 손실 그리고 80 dB 이상의 격리도 요구 조건을 만족하였다.

### Abstract

In this paper, we propose a diplexer design method and present the design result using it. Along with a series of synthesis processes of a filter, it indicates the limitations of the traditional process. To overcome the limitations, two five-stage Chebyshev interdigital band pass filters are designed with parameters of resonance frequency, coupling coefficient between resonators, and external quality factors of input/output including the antenna connection obtained through Electromagnetic simulation from the beginning of the design. The tuning direction of the initial design result is determined using the internal port tuning method, and the result is reflected to the Electromagnetic simulation. Therefore, rapid optimization is possible. The final design of the diplexer had an insertion loss of less than 0.5 dB, return loss of less than 18 dB, and more than 80 dB of isolation at the target frequency band.

Key words: Interdigital, Diplexer, X-Band, RF Front End, Air Cavity

### I. 서 론

고주파에서 마이크로스트립과 같은 여파기 형태는 평면화에 장점이 있으나, X 대역에서는 손실이 크며 고전

력을 전송하기 어려운 단점을 가진다. 따라서 X 대역 RF 전치 단에 사용되는 다이플렉서 설계를 위해서는 품질계수가 높고 낮은 삽입 손실을 가지며, 고전력을 다룰 수 있는 공동형 공진기를 사용하는 것이 바람직하다. 설계

「이 연구는 충남대학교 학술연구비에 의해 지원되었음.」

충남대학교 전자전파정보통신공학과(Division of Electronics, Radio Sciences & Engineering, and Information Communications Engineering, Chungnam National University)

한국항공우주연구원(Korea Aerospace Research Institute)

\*충남대학교 전자공학과(Department of Electronic Engineering, Chungnam National University)

· Manuscript received March, 4, 2020 ; Revised May, 8, 2020 ; Accepted June, 4, 2020. (ID No. 20200304-020)

· Corresponding Author: Choul-Young Kim (e-mail: cykim@cnu.ac.kr)

대상 다이플렉서는  $\lambda/4$  공진을 활용한 공동형 인터디지털 대역 통과 여파기 2개를 결합한 방식으로써 아래와 같은 장점을 가진다<sup>[1]</sup>. 첫째, 구조적으로 소형이다. 둘째, 공진기 간 거리가 있어 제작 오차에 의한 영향이 적다. 셋째, 두 번째 통과 대역이 의도하는 통과 대역에 세 번째 채배 주파수에 위치한다. 따라서 두 개의 통과 대역 사이에 강력한 차단 밴드를 가진다. 넷째, 공동을 활용하기 때문에 유전체에 의한 손실이 없다. 인터디지털 여파기 설계 이론은 초기 Matthaei<sup>[2]</sup>에 의해 제안되었으며, 반파장 병렬 결합 선로<sup>[3]</sup>의 각 단의 중간을 자르고 접는 경우를 활용하여 설계하는 데서 아이디어를 얻었다. 이러한 접근은 동작 메커니즘에 대한 이해 및 관련 수식 정립에 매우 적합하지만, 실제로 다이플렉서 설계에 적용하는 경우 다음과 같은 단점을 가지게 된다. 첫째, 수식을 통해 얻은 커패시턴스 값을 물리적인 형상으로 변환하는 과정에서 미리 작성된 도표를 활용하는데 보간법을 활용하여 원하는 데이터를 얻는 과정에서 상당한 오차가 발생할 수 있다. 둘째, 공진기에 사용되는 원형 공진봉 종단의 공기 간극 크기 결정시 파장의 10 % 가량 짧게 하는 것을 기본으로 하지만 의도하는 주파수에서의 정확한 공진을 보장하지 않는다. 셋째, 모든 공진봉이 동일한 지름을 가지지 않아서 제작 측면에 어려운 점이 있다. 넷째, 단일 대역 통과 여파기 설계 이론이므로 안테나에 연결되는 급전을 결합함으로써 발생하는 영향성을 평가하고 반영하기 어렵다. 즉, 이론을 활용한 설계 결과는 X 대역에서 의도하는 응답과 근접한 값을 초기에 획득하기 어려우며, 이는 전자기 시뮬레이터의 최적화 기능을 적극적으로 활용해도 설계 성공을 보장하지 못하는 결과를 가져오게 된다.

본 논문에서는 다이플렉서 설계를 위해 모든 협대역 여파기는 공진주파수, 공진기 간 결합도, 입력부와 출력부의 품질계수에 의해 정의 가능하다는 Dishal<sup>[4]</sup>의 이론과 전자기 시뮬레이터를 활용한 데이터 세트 생성을 결합한 방식을 적용한다. 이러한 방법은 공진기 간 결합도 확인을 위한 모델 제작을 필요로 하지 않고 여파기의 튜닝 방향성 결정을 회로 도메인에서 수행하므로, 매우 빠른 시간 안에 여파기 설계를 가능하게 해준다.

## II. 다이이플렉서 설계

본 논문에서 제안하는 설계 방식은 설계 초기부터 전

자기 시뮬레이터를 활용하여 설계 파라미터를 데이터화하고, 활용하는 방식으로 두 개의 대역통과 여파기가 안테나 연결부의 급전을 공유함으로써 다이플렉서를 형성하는 점을 고려하였다. 생성된 데이터 세트로부터 산출된 초기치를 활용하여 내부 포트를 할당하고, 일차적인 시뮬레이션을 수행한다. 이를 통해 추출된 S-파라미터를 활용하여 회로 도메인에서 집중(lumped) 소자 커패시터를 가감하는 방식으로 튜닝 방향성을 수립한다. 최종적으로는 가감된 커패시턴스에 상응하는 양만큼을 전자기 시뮬레이션의 튜닝 나사에 반영하며, 마지막으로 최적화를 통해 설계를 마무리하였다. 전통적인 방식을 활용한 설계와 본 논문의 방식 간 차이를 그림 1에 나타냈다.

설계를 목표로 하는 다이플렉서는 공동을 사용하는 두 개의 인터디지털형 체비셰프 5단 대역 통과 여파기가 결합된 형태로 각 여파기의 상세 요구 사항은 표 1에 정리하였다.

### 2.1 여파기 설계 파라미터 결정

여파기 설계에 활용되는 응답 특성은 대표적으로 Che

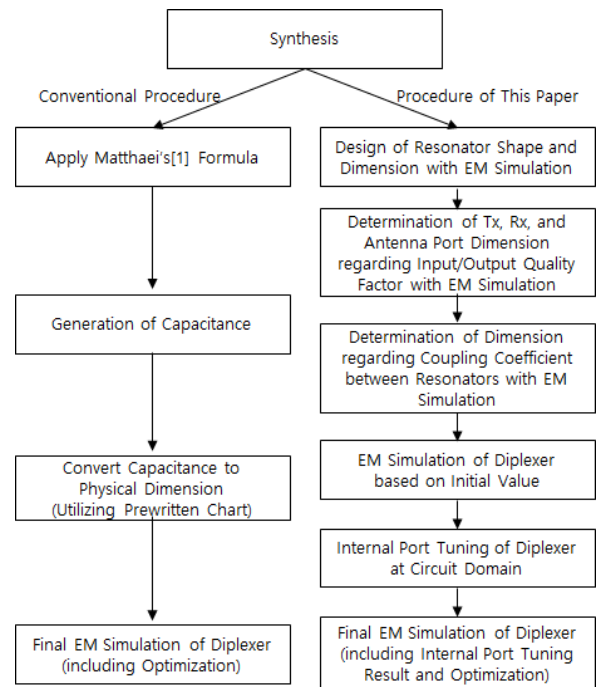


그림 1. 설계 방식 비교

Fig. 1. Comparison of design method.

표 1. X 대역 다이플렉서 요구사항

Table 1. Design requirements for X-band diplexer.

	Transmit	Receive
Center frequency	7.5 GHz	8.3 GHz
Bandwidth	200 MHz	200 MHz
Insertion loss	< 0.5 dB	< 0.5 dB
Ripple at pass band	< 0.1 dB	< 0.1 dB
Return loss	> 18 dB	> 18 dB
Isolation for relative band	< 80 dB	< 80 dB

byshev와 Butterworth가 있다. Butterworth형의 경우, 통과 대역에서 리플(ripple)이 존재하지 않아 중심 주파수에서의 삽입 손실에 이점이 있으나, 차단 대역에서의 감쇄도 및 통과 대역 상하한에서의 삽입 손실 특성이 좋지 않다. 이에 반해 Chebyshev형의 경우, 통과 대역에 리플이 존재하나, 차단 대역에서의 감쇄도 특성이 매우 우수해 Butterworth형에 비해 적은 공진기 수로 동일한 격리도 요구 조건을 만족시킬 수 있다. 사용자 의도에 따라 통과 대역의 리플을 최소화하여 설계하는 것도 가능하다. 표 1의 요구 사항을 충족하는 두 개의 대역 통과 여파기 설계를 위해서 차단 대역 감쇄도 특성이 우수한 Chebyshev형을 선택하였다. 대역 통과 여파기 설계를 위해서는 저역통과 기본형 여파기 계수의 설계가 선행되어야 하며, 이는 식 (1)~(4)를 활용하여 산출한 뒤 공진주파수, 결합도, 품질 계수를 얻는 데 활용하였다<sup>[2]</sup>. 수식에 적용하기 위한 공진기의 개수  $n$ 을 구하기 위해서는 송수신 대역 간 격리도 특성을 고려하는 것이 필요하다. 이는 식 (5)를 통해 산출이 가능하다<sup>[5]</sup>. 일반적으로 대역 통과 특성을 가지는 여파기의 공진기 수가 많으면 차단 특성이 좋아지나, 삽입 손실 열화 및 물리적인 크기 증가가 발생하므로 요구 조건을 만족하는 최소한의 공진기를 활용하는 것이 필요하다. 통과 대역 리플을 0.01 dB로 선택하는 경우, 송수신 측의 최소 공진기 수는 4.54로서 5단이 되어야 한다.  $n=5$ 를 식 (1)~(4)에 적용해 산출된 저역 통과 여파기의 계수를 정리하면 표 2와 같다.

$$\beta = \ln \left[ \coth \left( \frac{\text{ripple}/\text{dB}}{17.37} \right) \right], \gamma = \sinh \left[ \frac{\beta}{2n} \right] \quad (1)$$

$$a_k = \sin \left[ \frac{(2k-1)\pi}{2n} \right], b_k = \gamma^2 + \sin^2 \left( \frac{k\pi}{n} \right) \quad (2)$$

$$g_0 = 1, g_1 = 2 \frac{a_1}{\gamma}, g_k = 4 \frac{a_{k-1}a_k}{b_{k-1}g_{k-1}} \quad (3)$$

$$g_{n+1} = \begin{cases} 1 & (\text{for } n = \text{odd}) \\ \coth^2 \left( \frac{\beta}{4} \right) & (\text{for } n = \text{even}) \end{cases}, k = 2, 3, \dots, n \quad (4)$$

$$n \geq \frac{L_A(\text{dB}) + L_R(\text{dB}) + 6}{20 \log(S + \sqrt{S^2 - 1})}$$

$$L_A = \text{Stopband Insertion Loss}$$

$$L_R = \text{Passband Return Loss}$$

$$S = \frac{\text{Reject Bandwidth}}{\text{Filter Bandwidth}} \quad (5)$$

표 2. 저역통과 프로토타입 타입 여파기 계수

Table 2. Low-pass prototype filter coefficient.

Low-pass prototype coefficient	
$g_0$	1
$g_1$	0.7563
$g_2$	1.3049
$g_3$	1.5773
$g_4$	1.3049
$g_5$	0.7563
$g_6$	1

$$k_{i,i+1} = \frac{J_{i,i+1}}{\beta_{\text{slope}} \frac{(f_2 - f_1)}{f_0 \sqrt{g_i \cdot g_{i+1}}}} = \frac{\Delta}{\sqrt{g_i \cdot g_{i+1}}} \quad (6)$$

$$Q_{ext} = \frac{\beta_{\text{slope}} Z_0}{(J_{0,1})^2} = \frac{f_0 \cdot g_0 \cdot g_1}{f_2 - f_1} = \frac{2 \cdot \pi \cdot f_0 \cdot t_d(ns)}{4} \quad (7-1)$$

$$t_d(ns) = \frac{4 \cdot Q_{ext}}{2 \cdot \pi \cdot f_0} \quad (7-2)$$

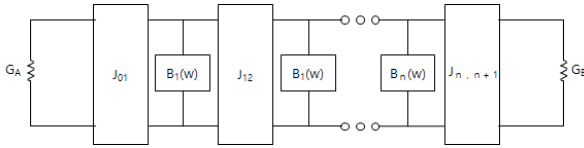


그림 2. 대역통과 여파기 기준형  
Fig. 2. Prototype of band pass filter.

인터디지털 대역 통과 여파기는 중심 주파수( $f_0$ )에서 공진하는 공진기들이 어드미턴스 인버터  $J_{i,i+1}$ 을 통해 결합되어 있는 형태로 표현이 가능하며, 기준형은 그림 2와 같다. 공진기는 한쪽이 단락된 공진봉에 의해 인덕턴스를 형성하며, 공진봉 끝단과 공진기 외함 사이의 Gap에 의해 커패시턴스를 형성한다. 따라서 공진봉의 길이를 적절히 조절하여 통과 대역의 중심 주파수에서 공진하도록 한다. 공진기간 결합계수는 앞서 산출한 저역 통과 여파기 계수 및 분을 대역폭( $\Delta$ , fractional bandwidth)을 활용하여 산출 가능하며, 식 (6)과 같다<sup>[6]</sup>. 결합계수는 어드미턴스 인버터  $J$  및 서셉턴스(susceptance) 기울기 파라미터  $\beta_{slope}$ 로도 표현이 가능하다. 여기에서  $f_1$ 과  $f_2$ 의 경우, 통과 대역에서의 하한과 상한 주파수를 나타낸다. 입력 및 출력부의 경우 결합도가 아닌 품질계수 관점의 접근이 필요하며, 설계에 활용 가능한 수식은 입출력 부와 연결되는 공진기를 단일 종단(singly terminated) 공진기로 간주함으로써 공진주파수, 반사(reflected) 지연, 외부 품질계수 간의 관계를 얻을 수 있고, 식 (7)과 같다<sup>[7]</sup>. 외부 품질계수는 어드미턴스 인버터  $J$  및 서셉턴스 기울기 파라미터  $\beta_{slope}$ , 입출력 부의 임피던스  $Z_0$ 로도 표현이 가능하다. 표 3은  $n=5$ 를 기준으로 표 1, 2 및 식 (1)~(7)을 활용하여 산출된 여파기 설계 파라미터들을 나타낸다.

## 2.2. 다이플렉서의 물리적인 설계

그림 3은 본 논문에서 설계하고자 하는 다이플렉서 형상을 보인다. 안테나와 연결되는 중간의 급전을 기준으로 좌우측에 각각 대역 통과 여파기가 존재하는 형태이다. 여파기 별로 총 5개의 공진기를 사용하며, 사용되는 공진봉들의 한쪽 끝은 단락되어 있다. 공진기 높이는  $\lambda/4$ 이며, 3번 공진기를 기준으로 좌우 대칭인 형상을 가진다. 그림 2의 기준형과 그림 3의 물리적인 형상을 비교하면,

표 3. 대역통과 여파기 설계 파라미터  
Table 3. Design parameters for band pass filter.

Center frequency 7.5 GHz BPF		Center frequency 8.3 GHz BPF	
$k_{01}$	0.0307	$k_{01}$	0.0277
$k_{12}$	0.0268	$k_{12}$	0.0243
$k_{23}$	0.0186	$k_{23}$	0.0168
$k_{34}$	0.0186	$k_{34}$	0.0168
$k_{45}$	0.0268	$k_{45}$	0.0243
$k_{56}$	0.0307	$k_{56}$	0.0277
$\Delta(\text{FBW})$	0.0267	$\Delta(\text{FBW})$	0.024
$Q_{\text{ext}}$	28.36	$Q_{\text{ext}}$	31.38
$t_d$	2.4 ns	$t_d$	2.4 ns

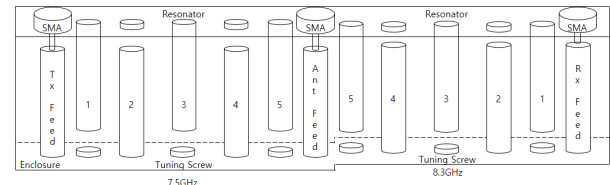


그림 3. 인터디지털형 다이플렉서  
Fig. 3. Configuration of interdigital type diplexer.

공진기 사이의 거리가  $J$  인버터에 해당함을 확인할 수 있다. 전자기 시뮬레이션을 위해 모든 금속은 은, 급전에 사용되는 SMA 단자 유전체는 유전율 2.1인 테프론(teflon)을 사용했다. 그림 3의 다이플렉서는 그림 4와 같은 공진기들로 이루어져 있다. 공진기의 구조는 길이  $h$ 를 가지는 TEM 모드 네모 동축 전송 선로에 공진봉 종단의 단면이 공진기 상부를 보는 면 커패시턴스와 주변부를 보는 가장자리(fringing) 커패시턴스가 병렬로 연결되어 있는 형태이다. 공진이 발생하는 원리를 수식으로 표현하면 식 (8)과 같다. 한쪽이 단락된 TEM 모드 전송 선로와 커패시턴스가 결합된 형태이며, 둘의 임피던스 비율을 조절하여 의도하는 주파수에서 공진하게 한다<sup>[8]</sup>.

다이플렉서의 삽입 손실을 최소화 하기 위해서는 공진

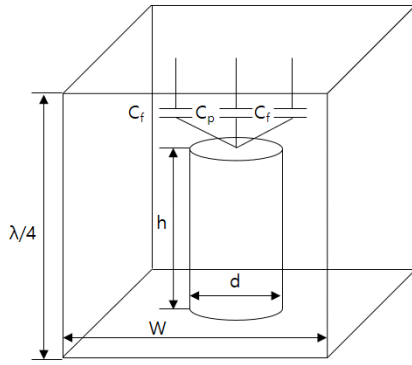


그림 4. 공진기 형상

Fig. 4. Configuration of resonator.

기의 무부하(unloaded) 품질 계수를 최적화하는 것이 필요하다. 사용된 공진기는 동축 전송 선로와 유사한 형태로 일반적으로 70~80 Ω 사이의 특성 임피던스에서 가장 좋은 품질 계수를 가지는 것으로 알려져 있다. 이에 상응하는 특성 임피던스를 산출하기 위해 1차적으로 식 (9)<sup>[9]</sup>를 사용하였으며, 이를 전자기 시뮬레이션을 통해 검증하였다. 공진봉의 지름을 3 mm, 공진기의 폭을 9 mm로 설정하는 경우, 수식은 70.4 Ω, 시뮬레이션의 경우 71.3 Ω을 나타냄으로써, 오차가 2 % 이내로 초기치 설정에 상당히 유용함을 확인하였다.

$$jZ_0 \tan\left(\frac{w_0 h}{c}\right) + \frac{1}{jw_0(C_p + C_f)} = 0 \quad (8)$$

$$Z_0 = 138 \log\left(1.079 \cdot \frac{W}{d}\right) \quad (9)$$

위의 공진 발생 원리를 바탕으로 송수신 대역에서의 공진 주파수를 결정하기 위해 고유모드 해석 기능을 활용하여 각 공진기의 높이를  $\lambda/4$ 로 고정된 상태에서 공진 봉의 길이를 변화시켰고, 산출된 결과는 그림 5와 같다. 그래프를 활용하여 공진봉의 길이를 산출했으며, 7.5 GHz의 경우 7.967 mm, 8.3 GHz의 경우 6.982 mm이다. 초기 설계치 산출을 위해 그림 3의 다이플렉서를 그림 6과 같이 분해하였다. 분해 형상은 총 4가지로 아래와 같은 목적을 반영하고 있다. 첫째, 그림 6(a)와 그림 6(b)의 경우, 송신측과 수신측의 급전과 1번 공진기 사이의 외부 품질계수를 만족하는 반사 지연 산출이다. 둘째, 그림

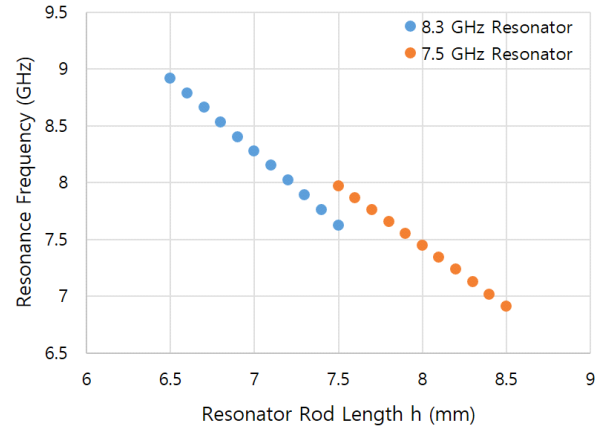


그림 5. 공진 주파수

그림 5. Resonance frequency.

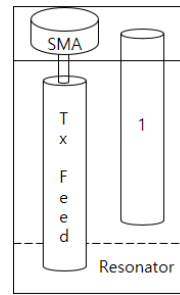
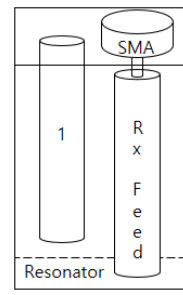
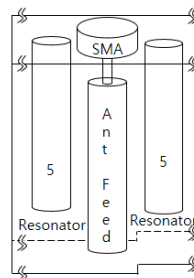
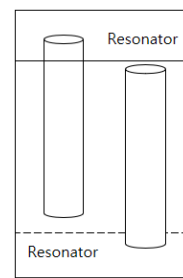
(a) 송신측  
(a) Transmission port(b) 수신측  
(b) Receiving port(c) 안테나 연결부  
(c) Antenna port(d) 공진기간 결합  
(d) Inter-resonator

그림 6. 다이플렉서 분리 형상

Fig. 6. Separated configuration of duplexer.

6(c)의 경우, 안테나 연결부 급전과 송수신 측 5번 공진기 사이의 외부 품질계수를 만족하는 반사 지연 산출한다.

이는 안테나 연결부의 급전을 공유함으로써 발생하는 영향성을 고려하기 위함이다. 안테나 연결부의 급전은 7.5 GHz 대역의 공진기 길이와 같게 설정하였다. 셋째, 그림 6(d)의 경우, 공진기간 결합도 산출을 목적으로 한다. 그림 6과 같은 형상을 시뮬레이터에 구현하고, 내부 포트를 할당한 이후 시뮬레이션을 수행하였으며, 결과를 회로 도메인으로 가져와서 반사 지연 및 결합계수를 추출하였다. 안테나 급전부와 송수신부에 위치하는 공진기 1번과 5번 사이의 거리를 산출하기 위해 둘 사이의 거리를 2 mm에서 3 mm까지 0.1 mm 간격으로 변화시켰다. 식 (7)을 통해 산출된 표 3의 외부 품질계수를 만족하는 반사 지연 도출을 목표로 하였고, 그림 6(a), (b), (c)에 대한 결과는 그림 7에 정리하였다. 그림 6(d)의 공진기간 결합도 산출을 위해 회로 도메인에서 시뮬레이션 결과를 변성기(transformer)를 활용해 느슨하게 결합하였으며, 형성되는 2개의 주파수 피크(peak,  $f_H$ ,  $f_L$ ) 및 중심 주파수( $f_C$ )와 식 (10)을 활용하여 결합계수를 추출하였다<sup>[10]</sup>. 최종 결과는 그림 8에 정리하였다.

$$\text{Coupling Coefficient} = \frac{f_H - f_L}{f_C} \quad (10)$$

$f_H = \text{Upper Peak}$ ,  $f_L = \text{Lower Peak}$ ,  
 $f_C = \text{Center Frequency}$

위와 같은 과정을 통해 얻어진 설계 결과를 표 4에 정리하였다. 표 4는 여파기 설계에 있어 고정된 값과 전자기 시뮬레이션을 통해 산출된 초기치 그리고 최적화 결

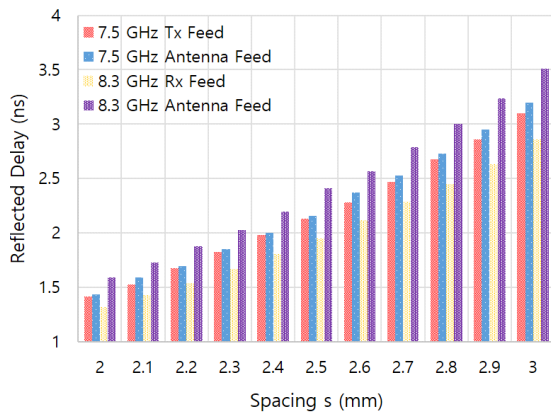


그림 7. 반사 지연

Fig. 7. Reflected delay.

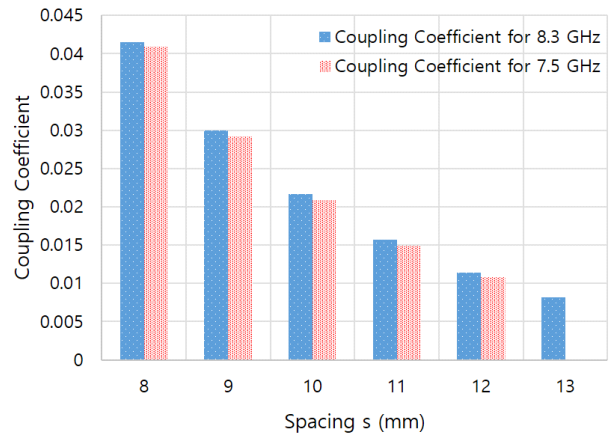


그림 8. 결합도

Fig. 8. Coupling coefficient.

과를 나타낸다. 초기치는 앞서 작성된 그림에 포함된 곡선 그래프를 활용하여 산출했다. 초기치를 활용하여 그림 3과 같이 SMA 단자가 사용된 다이플렉서 형상을 기준으로 전자기 시뮬레이션을 수행하였고, 튜닝은 아래와 같은 순서로 수행하였다. 첫 번째는 통과 대역의 중심이 설계 주파수에 오도록 하는 것으로 공진봉의 길이를 조정하였다. 이후에는 통과 대역의 삽입 손실 특성이 최소화 되도록 튜닝 나사 삽입 정도를 조정하는 작업을 수행하였다. 삽입 정도에 대한 경향성을 신속하게 가늠하기 위해 내부 포트를 할당한 상태로 전자기 시뮬레이션을 수행하였다. 시뮬레이션 결과를 회로 도메인으로 가져오고, 집중 소자 커패시터를 작은 값에서 큰 값까지 각 포트에 추가하며 경향성을 확인하였다. 이러한 과정을 바탕으로 최종적으로 7.5 GHz 대역의 경우, 1번과 5번 공진기의 튜닝 나사 위치에 3 fF, 그리고 8.3 GHz 대역의 경우, 4.5 fF에 상응하는 값이 튜닝 나사를 삽입함으로써 추가되어야 함을 확인하였다. 최종적으로 최적화를 통해 설계를 마무리하였다. 최종 결과 및 그래프는 표 4와 그림 9과 같다.

### III. 설계 결과 분석

여파기 설계 초기와 최종 결과를 비교하는 경우, 7.5 GHz와 8.3 GHz 대역 모두에서 공진봉 길이와 튜닝 나사 1번과 5번에 대한 차이가 다른 항목에 비해 두드러지는 것으로 나타났다. 공진봉 길이가 짧아진 원인은 공진 초



표 4. 산출된 설계 치수 및 최종 결과  
Table 4. Initial design dimensions.

Dimension		7.5 GHz (mm)		8.3 GHz (mm)	
		Initial	Final	Initial	Final
Cavity height		9.99		9.04	
Cavity width		9		9	
Rod	Diameter	3		3	
	Length	7.967	7.595	6.982	6.611
Feed to resonator 1		2.660	2.670	2.780	2.853
Feed to resonator 5		2.630	2.670	2.500	2.778
Resonator space (1 and 2, 4 and 5)		9.203	9.359	9.599	9.806
Resonator space (2 and 3, 3 and 4)		10.416	10.483	10.904	10.970
Tuning screw	1	0	0.444	0	0.415
	2	0	0.037	0	0.079
	3	0	0.012	0	0.040
	4	0	0.037	0	0.079
	5	0	0.444	0	0.415

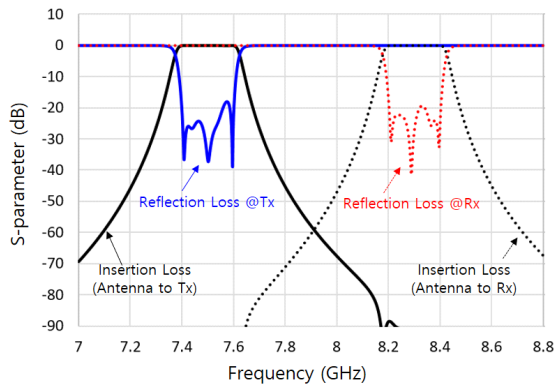


그림 9. 최종 설계 결과  
Fig. 9. Final design result.

기 공진 주파수 산출을 위해 사용된 그림 4의 공진기 외함 형태 대비 구현된 다이플렉서의 외함 형태 변화에 따른 것으로 판단된다. 이를 확인하기 위해 8 mm 길이의 공진봉을 사용하는 그림 4 공진기의 한쪽 변의 길이를

표 5. 원인 분석을 위한 시뮬레이션 결과  
Table 8. Simulation results for cause analysis.

Resonator dimension W×L×H mm	C (fF)	L (nH)	f <sub>Resonance</sub> (GHz)
9×12×9.99	69.808	6.900	7.252
9×15×9.99	72.228	6.841	7.160
9×18×9.99	73.701	6.776	7.122
9×21×9.99	74.747	6.704	7.110
9×24×9.99	75.939	6.617	7.100
9×27×9.99	77.063	6.520	7.100
9×30×9.99	77.623	6.481	7.096

12 mm에서 30 mm까지 변화시켜가면서 공진기의 공진 주파수와 함께 공진기와 등가로 공진하기 위해 요구되는 인덕턴스와 커패시턴스를 산출하였고, 결과를 표 5에 정리했다. 결과로부터 공진기 한쪽 변의 길이가 늘어나면 공진 주파수가 낮아지며, 주된 기여 요소는 변화율이 큰 가장자리 커패시턴스 증가에 의한 것임을 확인할 수 있다. 외함 형태 변화에 의한 공진 주파수 하향을 상쇄하기 위해 공진봉 길이가 감소되었고, 이는 공진에 필요한 인덕턴스와 커패시턴스를 감소시키는 효과를 가진다. 이러한 현상은 그림 5에서도 확인이 가능하다.

튜닝 나사의 경우도 유사한 맥락의 해석이 가능하다. 공진기 1번, 5번과 접지와 연결되어 있는 급전 사이의 거리가 매우 가깝기 때문에 공진 주파수 형성에 큰 영향을 미치는 가장자리 커패시턴스가 다른 공진기의 경우보다 일부 감소한다. 따라서 1번, 5번 공진기의 공진 주파수가 높아지게 된다. 이를 보상하기 위해 튜닝 나사가 삽입됨으로써 커패시턴스가 증가하며, 높아진 공진 주파수를 낮아지게 하는 역할을 한다.

#### IV. 결 론

본 논문에서는 X 대역 인터디지털 다이플렉서 설계 방법을 제안하고, 이를 활용한 설계 결과를 보이는 것을 목표로 했다. 설계 요구 사항으로부터 여파기를 합성하고, 이를 물리적으로 구현하기 위한 이론 및 접근 방식을 소

개했다. 전자기 시뮬레이터를 활용하여 공진주파수, 공진 기간 결합도, 입출력부의 외부 품질계수를 산출하기 위한 시뮬레이션을 수행하였으며, 얻어진 초기치를 바탕으로 다이플렉서를 구성하고, 초기 시뮬레이션을 수행하였다. 이후에는 내부 포트 튜닝 방식을 활용하여 회로 도메인에서 튜닝 방향성을 결정하고, 결과를 전자기 시뮬레이션에 반영했으며, 최적화를 수행하여 설계를 마무리했다. 초기와 최종 결과 간에 차이가 두드러지는 부분에 대한 원인 분석을 수행했고, 이는 변화 폭이 큰 가장자리 커패시턴스에 의한 것으로 보인다. 최종 설계된 다이플렉서는 설계 요구 사항을 만족하였다. 본 연구에서 취한 인터디지털 다이플렉서 설계 접근 방식은 실제 공진기 제작 없이 의도하는 여파기를 설계하기 위한 설계 파라미터 획득을 가능하게 한다. 또한 회로 도메인에서 내부 포트 튜닝 방식을 활용하여 튜닝 방향성을 결정함으로써 다이플렉서 설계에 걸리는 시간 및 비용을 크게 절감할 수 있는 장점을 가진다.

## References

- [1] G. L. Matthaei, "Interdigital band-pass filters", *IRE Transactions on Microwave Theory and Techniques*, vol. 10, no. 64, pp. 479-491, Nov. 1962.
- [2] G. L. Matthaei, L. Young, and E. M. T. Jones, *Micro-wave Filters, Impedance-Matching Networks, and Coupling Structures*, Dedham, MA, Artech House, 1980.
- [3] S. B. Cohn, "Parallel-coupled transmission line resonator

filters," *IRE Transactions on Microwave Theory and Techniques*, vol. 6, no. 2, pp. 223-231, Apr. 1958.

- [4] M. Dishal, "Alignment and adjustment of synchronously tuned multiple-resonant-circuit filters", in *Proceedings of the IRE*, vol. 39, no. 11, pp. 1448-1455, Nov. 1951.
- [5] CW, "Webinar - Narrowband Compline Filter Design with ANSYS HFSS". Available: <https://www.cambridgewireless.co.uk/events/49799-webinar-narrowband-compline-filter-design-wi/>
- [6] K. V. Puglia, "A general design procedure for bandpass filters derived from low pass prototype elements: Part 1," *Microwave Journal*, vol. 44, no. 1, pp. 114-136, Dec. 2000.
- [7] J. S. Hong, M. J. Lancaster, *Microstrip Filters for RF/Microwave Applications*, Hoboken, NJ, John Wiley & Sons Inc., p. 218, 2001.
- [8] B. F. Nicholson, "The resonant frequency of interdigital filter elements", *IEEE Transactions on Microwave Theory and Techniques*, vol. 14, no. 5, pp. 250-251, May 1966.
- [9] Y. A. Omar, C. F. Miller, "Characteristic impedance of rectangular coaxial transmission lines", *Transactions of the American Institute of Electrical Engineers*, vol. 71, no. 1, pp. 81-89, Jan. 1952.
- [10] D. G. Swanson, "Narrow-band microwave filter design", *IEEE Microwave Magazine*, vol. 8, no. 5, pp. 105-114, Oct. 2007.

이 상 록 [충남대학교/박사과정]

<https://orcid.org/0000-0001-8126-1357>



2008년 2월: 충남대학교 전자전과정정보통신공학과 (공학사)  
2010년 2월: 한국과학기술원 전자공학과 (공학석사)  
2017년 9월~현재: 충남대학교 전자전과정정보통신공학과 박사과정  
[주 관심분야] 수동 소자 및 Power Amp

김 철 영 [충남대학교/교수]

<https://orcid.org/0000-0002-5532-7399>



2002년 2월: 충남대학교 전자공학과 (공학사)  
2004년 2월: 한국과학기술원 전자공학과 (공학석사)  
2008년 2월: 한국과학기술원 전자공학과 (공학박사)  
2011년 2월: University of California, San Diego(UCSD) 전기 및 컴퓨터공학과 Post-Doctorate  
2011년 3월~현재: 충남대학교 전자공학과 교수  
[주 관심분야] 근거리 레이다 및 위상배열 응용을 위한 MMIC 및 시스템 등