

## 광대역 응용을 위한 6~10 GHz InGaAs 0.15 $\mu$ m pHEMT 27 dBm급 전력증폭기

### Wide-Band 6~10 GHz InGaAs 0.15 $\mu$ m pHEMT 27 dBm Power Amplifier

안현준 · 심상훈\* · 박명철\* · 김승민 · 박복주\* · 어윤성

Hyun-Jun Ahn · Sang-Hoon Sim\* · Myung-Cheol Park\* · Seung-Min Kim · Bok-Ju Park\* · Yun-Seong Eo

#### 요약

본 논문에서는 InGaAs enhancement mode 0.15  $\mu$ m pHEMT를 이용하여 6~10 GHz 대역에서 동작하는 wide-band 전력 증폭기를 설계하였다. Enhancement 소자는 gate 바이어스를 양전압으로 사용하며, 음전압을 위한 추가회로 구성이 없어 지며 모듈의 크기를 줄일 수 있다. 또한, 본 설계에서는 3D-EM(electromagnetic) 시뮬레이션을 통해 패키지 본드와이어의 인덕턴스 및 기판 손실을 예측하여 설계하였다. 광대역을 위해 lossy matching을 사용하고, 전력, 효율 관점에서 최적의 바이어스를 선정하여 설계하였다. 제안한 전력증폭기의 패키지 칩은 6~10 GHz 대역에서 20 dB 이상의 평탄 이득, 8 dB 이상의 입출력 반사손실, 출력전력은 27 dBm 이상, 전력부가효율은 35 % 이상으로 측정되었다.

#### Abstract

A 6~10 GHz wide-band power amplifier was designed using an InGaAs enhancement-mode(E-mode) 0.15  $\mu$ m pseudomorphic high-electron-mobility transistor(pHEMT). The positive gate bias of the E-mode pHEMT device removes the need for complex negative voltage generation circuits, therefore reducing the module size. The wire bond and substrate loss parameters were modeled and extracted using a three-dimensional electromagnetic(3D EM) simulation. For wideband characteristics, lossy matching was adopted and the gate bias was optimized for maximum power and efficiency. The measured gain, in/output return loss, output power, and power-added efficiency were greater than 20 dB, 8 dB, 27 dBm, and 35 %, respectively, in the 6~10 GHz band.

Key words: GaAs E-Mode pHEMT, Wide-Band, Power Amplifier, Lossy Matching, EM-Simulation

#### I. 서론

UWB 기술은 낮은 전력 밀도를 사용함으로써 통신, 위성, 레이더 등 상호간섭 영향 없이 주파수를 공유하여 사용할 수 있는 무선 기술이다. 국내의 경우 응용 주파수는

low band 대역으로 3.1~4.8 GHz와 high band 대역인 7.2~10.6 GHz로 나뉜다. 낮은 대역은 RF회로 설계가 쉽고 안정도에 큰 이점이 있지만, 국내의 경우 최근 3~4 GHz 대역이 5G 통신용으로 할당되어 사용이 어렵게 되었고, 주변 Wi-Fi 등의 간섭이 많으며, 주파수가 낮아 안테나 크

「논문은 2017년도 정부((과학기술정보통신부)의 재원으로 ‘범부처 Giga KOREA 사업’의 지원을 받아 수행된 연구임(No.GK17N0100, 밀리미터파5G 이동통신 시스템 개발).」

광운대학교 전자공학과(Department of Electronics Engineering, Kwangwoon University)

\*알에프코어(RFcore Inc.)

· Manuscript received May 28, 2018 ; Revised July 10, 2018 ; Accepted September 28, 2018. (ID No. 20180528-061)

· Corresponding Author: Yun-Seong Eo (e-mail: yseo71@kw.ac.kr)

기가 커지는 단점으로 응용시스템 모듈의 제작에 상당히 불리하다. 이에 비해 상위대역인 7.2~10.6 GHz 대역의 경우, 주파수가 높아 회로의 성능이 조금 떨어지는 단점은 있으나, 전파법에서 구현이 어려운 DAA(Detection And Avoid)의 구현 의무가 없고, 안테나의 크기가 작아 응용 분야가 넓고 주변 간섭원이 적어 수신신호 상태가 매우 양호하다. UWB 레이다는 송신전력이 낮지만 짧은 임펄스 파형을 사용하여 거리 분해능이 매우 정밀하여 근거리 탐지에 주로 사용된다. 이러한 UWB 기술은  $-41.3$  dBm/MHz의 송신기 출력전력의 제한이 있다. 하지만 벽 투과, 지표면 탐지, 원거리 탐지의 경우 신호감쇄로 인해 수신 감지가 힘들어 일부 제한된 환경이나 군용으로 사용할 경우 제한 규격 이상의 출력전력을 허용하는 경우가 있으며, 또는 송신출력의 PRF(Pulse Repetition Frequency)를 낮추어 평균전력은 낮추되 순간출력을 높여 사용하는 경우가 있다. 이 경우, 순간출력이 매우 높아 기존의 UWB 레이다 IC의 출력전력을 추가로 증폭하는 전력증폭기가 요구된다. 지금까지의 연구결과들은 본 상위대역 UWB 응용에 적합한 고효율의 PA가 발표된 사례가 극히 드물다<sup>[1]~[3]</sup>. 따라서 본 논문에서는 해당 대역에 최적화된 InGaAs pHEMT 소자 기반의 27 dBm의 고출력, 고효율 PA MMIC를 제작하였고, 3D-EM 시뮬레이션을 기법을 통하여 패키지 본드 와이어의 인덕턴스 및 기판 loss를 정확히 예측하고 설계에 반영하였다. 제작된 전력증폭기는 광대역을 특성을 얻기 위해 lossy matching 기법을 사용하였으며, 충분한 이득을 얻기 위해 구동전력증폭기와 주 전력증폭기로 구현하였다. 또한 UWB의 장점은 임펄스로 신호방출이 되지 않는 대부분의 시간구간에서 전력증폭기도 off를 시켜야 저전력의 구현이 가능한데, 이를 위해 전력증폭기에 Enable 제어단자를 통해 쉽게 전력증폭기를 on-off하여 전력소모를 최소화할 수 있도록 구현하였다.

## II. Wide-Band 전력증폭기 설계

### 2-1 GaAs 전력증폭기 MMIC 설계

설계에 사용된 PDK(Process Design Kit) 공정은 대만의 Win semiconductor사의 0.15  $\mu\text{m}$  InGaAs enhancement mode pHEMT 공정을 사용하였다. Enhancement mode device의

경우, 게이트에 양전압을 사용하여 기존의 화합물 반도체에서 사용하는 음전원 바이어스 회로없이 모듈제작이 가능하다. 그림 1은 제안된 6~10 GHz 대역 InGaAs MMIC 전력증폭기의 전체 회로도를 나타낸다. 각 단계에 사용된 트랜지스터는 Kesyght사의 ADS를 사용하여 load-pull과 source-pull 시뮬레이션을 적용하였다. 사용되는 주파수에서의 최대 출력전력과 효율에 최적인 임피던스를 찾고 이를 이용하여 입출력 정합 및 중간정합을 진행하였다. 구동 증폭기로 사용된  $M_1$ 은  $8 \times 75$   $\mu\text{m}$  크기의 트랜지스터를 사용하였고, 27 dBm 이상의 전력을 설계하기 위해  $M_2$ 는  $8 \times 100$   $\mu\text{m}$  크기 트랜지스터 2개를 전력 결합기로 연결하여 주 전력증폭기로 사용하였다. 바이어스 되는 게이트 바이어스 전압(VG)은 0.4 V와 드레인 바이어스 전압(VD)은 4 V로 구동 증폭기와 주 전력증폭기 모두 class AB의 바이어스에서 설계하였다.

설계에서는 광대역 특성을 얻고, 회로의 안정적인 동작을 위해서 lossy matching 기법을 사용하였다. 설계가 쉽고 적은 수의 수동소자로 광대역을 얻어 칩 면적과 저가격에 유리한 매칭 기술이다<sup>[5]</sup>. 설계에서 사용된 lossy matching은 그림 1에서 병렬  $RC_{stbn}$  구조를 사용하였다. 저주파에서 고유 이득을 낮추는 반면, 동작 주파수 대역에서는 손실이 적도록  $RC_{stbn}$  네트워크를 각 트랜지스터에 적용<sup>[6]</sup>하였고, 최적화된 값은 93  $\Omega$ 과 1.2 pF를 사용하였다. 이 값은 주파수 대역 6~10 GHz에서 평탄한 이득 특성을 가지도록 입력과 중간 정합을 진행하여 광대역으로 동작 가능하도록 설계하였다. 낮은 주파수에서 안정화는 게이트 바이어스 회로의  $R_{Gn}$ 에 의해서 안정화되

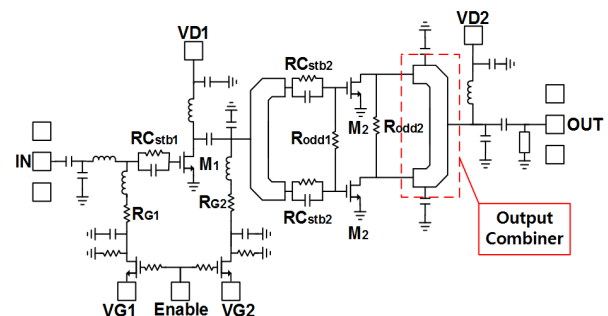


그림 1. Wide-band 전력증폭기 회로도  
Fig. 1. Schematic of wide-band power amplifier.

도록 설계하였다<sup>[7]</sup>.

본 설계에서 사용한 출력 결합기 구조는 기생 루프와 두 트랜지스터의 부정합으로 인해 odd mode 발진 가능성이 크다. Odd mode 발진을 억제하기 위해 주 전력 증폭기에 사용된 병렬 트랜지스터 사이에 저항  $R_{oddn}$ 을 삽입하여 설계의 안정도를 높였다<sup>[8]</sup>. Enable pin은 전력증폭기의 동작을 on-off 제어할 수 있도록 설계되어 UWB 레이다 시스템에서 동작 시 외부에서 on-off 기능을 활용하여 저전력으로 시스템 운용이 가능하도록 설계하였다. 설계의 정확도를 높이기 위해 모든 수동 소자를 2.5D Momentum 시뮬레이션으로 입출력 및 중간정합을 검증하였다.

## 2-2 전력증폭기 패키지 분석

제안된 전력증폭기의 QFN(Quad Flat No leads) 패키지와 PCB 기판의 선로 손실을 최소화하기 위한 HFSS EM 시뮬레이션을 진행하였다. 패키지는 일반적인 24-pin 4×4 mm<sup>2</sup> QFN 패키지를 사용하였다. 모듈을 소형화하고 안테나의 방사손실을 줄이기 위해서 유전율이 10인 CER-10 기판을 선정하였다. 하지만 이는 높은 주파수에서 성능감쇄가 크기 때문에 손실을 줄이기 위해 패키지 및 기판을 최적화해야 한다. 그림 2는 시뮬레이션을 하기 위한 측면 모습을 보여주고 있다. GaAs 칩은 QFN die-paddle에 실버 에폭시를 사용하여 부착하였고, QFN은 Taconic사의 CER-10 기판에 일반 솔더를 사용하여 부착하였다. 패키지의 본드 와이어에 대한 삽입손실을 줄이기 위해서 그림 3(a)를 그림 3(b)와 같이 접지면을 확장하였다. 확장된 접지면은 짧은 전류 경로를 제공하며, 전반적인 인덕턴스를 줄여

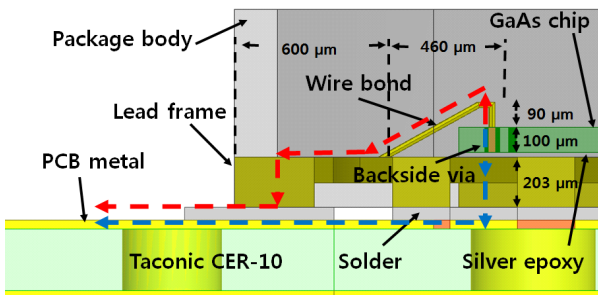


그림 2. QFN 패키지 단면도  
Fig. 2. Cross-sectional view of QFN package.

높은 주파수에서 손실이 감소한다<sup>[9]</sup>. 또한, GaAs 칩의 backside via를 통한 접지 외에 GND 패드를 본드 와이어로 추가 접지를 진행하였다. 그림 2의 빨간색 경로와 파란색 경로는 추가 접지 경로를 보여주고 있으며, 두 개의 접지 경로가 접지면의 인덕턴스 및 접지면과 접지면 사이의 상호 인덕턴스를 크게 줄여 삽입 손실을 줄일 수 있다<sup>[10]</sup>. 기존의 QFN 패키지가 높은 주파수에서 동작 성능이 떨어지는 이유는 긴 본딩 와이어의 영향이 제일 크다. 단위 길이당 본드 와이어의 인덕턴스를 절반으로 줄이기 위해서 신호경로에 double-bonding을 진행하였다. 그 외에 double-bonding 진행 시 본드 와이어의 간격을 넓혀 상호 인덕턴스를 줄였다. 그림 4는 위의 최적화 방법을 기반으로 패키지에 대한 시뮬레이션을 결과를 나타내고 있다. 시뮬레이션 결과를 S-parameter로 모델링하여 설계되는 6~10 GHz 대역의 MMIC 설계에 적용하였고, 패키지 조

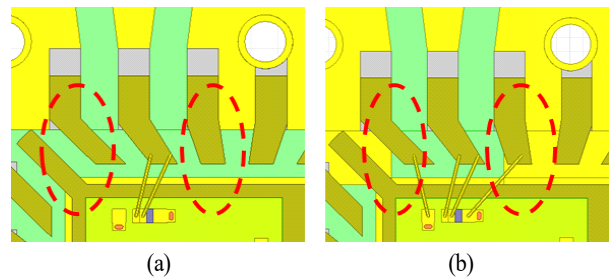


그림 3. 접지패드의 다중 본드 와이어  
Fig. 3. The illustration of multi-bondwire on ground pads.

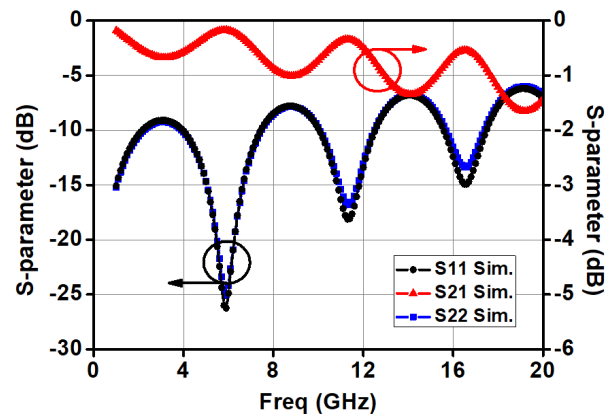


그림 4. 측정 패키지 및 기판 시뮬레이션 결과  
Fig. 4. Measurement PKG and substrate simulation results.

립 시 출력전력 27 dBm, 20 dB 이상의 이득을 갖도록 설계를 진행하였다.

### III. 제작 및 측정

설계된 전력증폭기는 Win Semiconductors사의 0.15  $\mu\text{m}$  GaAs pHEMT 공정을 사용하여 제작되었으며, 그림 5(a) MMIC 칩의 사진을 나타내며 전체 칩 사이즈는 1.9 mm×1.45 mm로 제작되었다. 그림 5(b)는 제작된 전력증폭기의 평가를 위해 제작된 패키지 및 측정지그의 사진이다. 전체회로는  $V_{DD}$  4V의 동작전압을 인가하였으며 구동 전력 증폭기  $I_{DQ}$ =56 mA, 주 전력증폭기  $I_{DQ}$ =147 mA인 조건에서 측정하였다. 그림 6은 제작된 전력증폭기의 시뮬레이션 결과와 측정된 S파라미터 결과를 나타내고 있다.

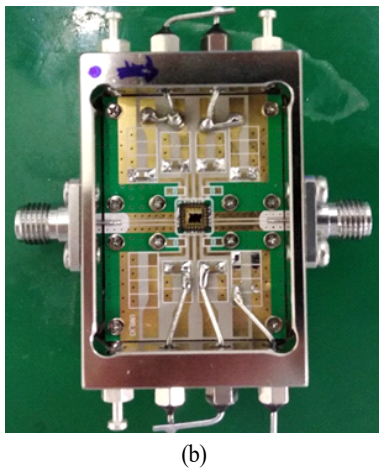
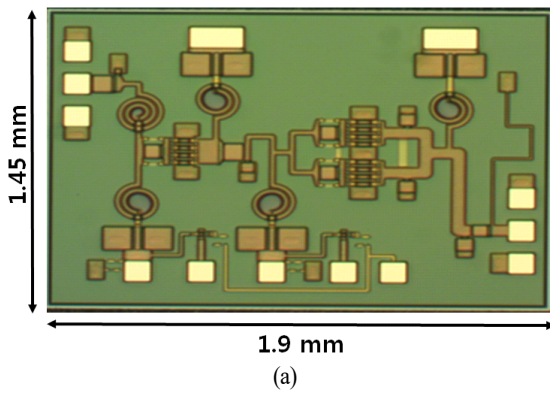


그림 5. (a) GaAs 전력증폭기 사진, (b) 측정 모듈  
Fig. 5. Photograph of (a) GaAs PA MMIC, (b) Test module.

측정된 결과는 주파수 6~10 GHz에서 소신호 이득 20 dB 이상, 입출력 반사계수  $-8$  dB 이하의 결과를 얻을 수 있었다.  $S_{11}$ 과  $S_{22}$ 의 차이가 일부 있으나, 측정 시 커넥터가 추가되었으며, 모델링된 와이어와 전송선로의 오차로 추정된다. 그림 7은 측정된 출력 전력, 이득 및 전력 부가효율 그래프이다. 제작된 전력증폭기는 중심 주파수 8 GHz에서 신호를 인가하였을 때 21.3 dB의 전력 이득을 가지고 최대출력전력 27.5 dBm의 전력에서 42.5 %의 전력 부가효율을 나타낸다. 그림 8은 각각의 주파수에 대한 전력증폭

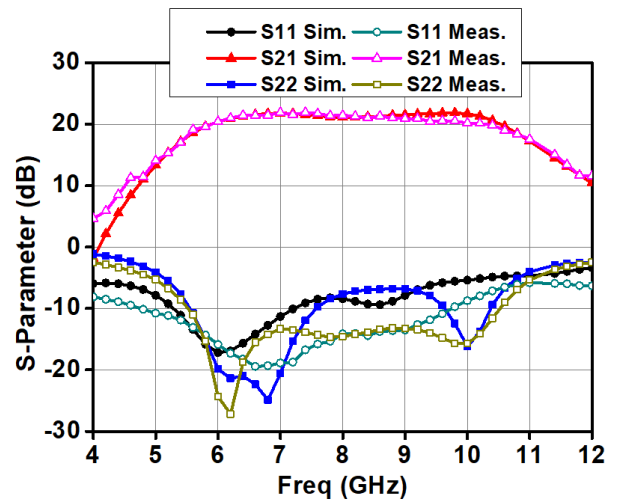


그림 6. S-파라미터 시뮬레이션 결과 및 측정결과  
Fig. 6. Simulated and measured S-parameter.

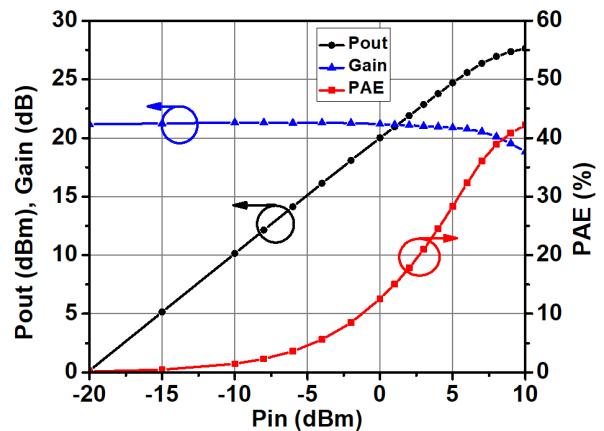


그림 7. 전력이득, 출력 전력 및 효율 @ 8 GHz  
Fig. 7. Power gain, output power and PAE @ 8 GHz.

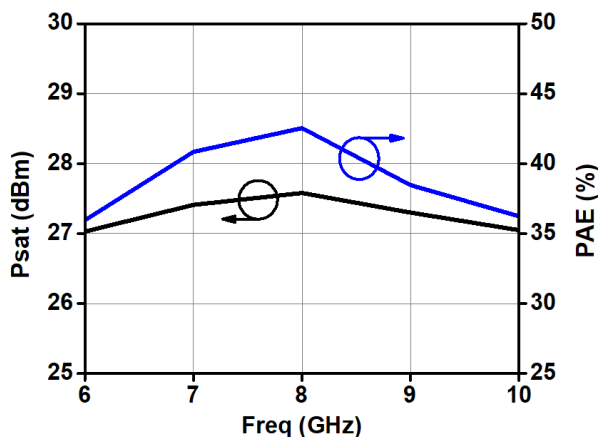


그림 8. 6~10 GHz 대역 전력 특성

Fig. 8. Power characteristics of the 6~10 GHz band.

기 성능을 나타낸다. 동일한 바이어스를 사용하여 측정하였고, 6~10 GHz 범위에서 최대출력전력 27 dBm 이상, 전력부가효율 35 % 이상의 결과를 얻을 수 있었다. 표 1은 기존의 전력증폭기의 성능과 제작된 전력증폭기의 성능을 비교한 결과표이다. 기존과 비교하였을 때 제안된 전력증폭기는 3D-EM 시뮬레이션을 기반으로 설계된 주파수대역에서 작은 칩 크기에 20 dB 이상의 높은 이득과 평탄한 이득 특성, 높은 효율로 제작이 되었으며, 이는 UWB 레이다 시스템에서 제한된 환경, 군용으로 사용할 경우, 제

표 1. 기존에 발표된 전력 증폭기 성능 비교

Table 1. PA performance comparison with previous works.

Specifi-cations	Ref. [1]	Ref. [2]	Ref. [3]	Ref. [4]	This work
Freq(GHz)	8~13	6~10	7~13	2~6.5	6~10
$V_{DD}(V)$	8	7	9	5	4
Gain(dB)	20	24	25	24	20
$S_{11}(dB)$	<-8	<-10	<-12	<-9	<-8
$S_{22}(dB)$	<-10	<-10	<-10	-	<-13
$P_{sat}(dBm)$	31	31.5	30	31	27
PAE(%)	35	25	27	31.4	35
Area(mm <sup>2</sup> )	1×3.5	2.47×1.33	1.57×1.33	3.7×2.6	1.9×1.45
Process	0.25 $\mu m$ GaAs pHEMT	GaAs pHEMT	0.25 $\mu m$ 3MI pHEMT	0.15 $\mu m$ GaAs pHEMT	0.15 $\mu m$ InGaAs pHEMT

한 규격 이상의 출력전력이 사용되는 전력증폭기로 활용될 수 있을 것으로 기대된다.

#### IV. 결 론

본 논문에서는 0.15  $\mu m$  InGaAs enhancement mode pHEMT 공정을 사용하여 Wide-band 대역에서 동작하는 전력증폭기를 설계 및 제작하였다. Enhancement mode 소자를 사용하여 외부에 추가적인 음전원 회로없이 동작이 가능하며 전력증폭기의 복잡성을 줄였다. 패키지의 손실을 최소화하기 위해 본딩 인덕턴스 및 기판에 대한 3D EM 시뮬레이션을 진행하여 패키지로 인한 손실을 최적화하는 설계 기법을 사용하였다. 패키징된 전력증폭기 칩의 성능은 칩 자체의 성능과 매우 유사함을 확인하였다. 사용되는 주파수 대역에서 20 dB의 전력 이득, 27 dBm의 출력전력, 35 % 이상의 고효율 특성을 갖도록 설계하였다.

#### References

- [1] E. Babakrpur, A. Medi, and W. Namgoong, "Wideband GaAs MMIC driver power amplifier for X and Ku bands," in *2017 Texas Symposium on Wireless and Microwave Circuits and Systems(WMCS)*, 2017, pp. 1-4.
- [2] Qorvo, "X band driver PA, TGA2700," Available: <http://www.triquint.com/products/p/TGA2700>.
- [3] Analog Devices, "GaAs pHEMT MMIC 1 W power amplifier, 6~10 GHz, HMC590." Available: <http://www.analog.com/media/en/technical-documentation/data-sheets/hmc590chips.pdf>.
- [4] X. Ding, L. Zhang, "A high-efficiency GaAs MMIC power amplifier for multi-standard system," *IEEE Microwave and Wireless Component Letters*, vol. 26, pp. 55-57, Jan. 2016.
- [5] A. Grebennikov, *RF and Microwave Power Amplifier Design*, 2nd ed. New-York, McGraw-Hill, 2015, pp. 258-260.
- [6] A. Yousefi, A. Medi, "Wide-band high-efficiency Ku-band power amplifier," *IET Circuits, Devices & Systems*, vol. 8, no. 6, pp. 583-592, 2014.



- [7] G. Nikandish, A. Medi, "A design procedure for high-efficiency and compact-size 5~10-W MMIC power amplifiers in GaAs pHEMT technology," *IEEE Transaction on Microwave Theory and Techniques*, vol. 61, no. 8, pp. 2922-2933, Aug. 2013.
- [8] O. Silva, I. Angelov, and H. Zirath, "Octave band linear MMIC amplifier with +40-dBm OIP3 for high-reliability space applications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 7, pp. 2059-2067, Jul. 2016.
- [9] Y. C. Lin, T. S. Horng, L. T. Hwang, C. T. Chiu, and C. P. Hung, "Low cost QFN package design for millimeter-wave applications," in *2012 IEEE 62nd Electronic Components and Technology Conference*, San Diego, CA, 2012, pp. 915-919.
- [10] A. Chandrasekhar, S. Stoukatch, S. Brebels, J. Balachandran, E. Beyne, and W. De Raedt, et al., "Characterisation, modelling and design of bond-wire interconnects for chip-package co-design insertion loss(dB)," in *33rd European Microwave Conference Proceedings*, Munich, 2003, vol. 1, pp. 301-304.

안 현 준 [광운대학교/석박통합과정]



2012년 2월: 광운대학교 전자공학과 (공학사)  
 2013년 3월~현재: 광운대학교 전자공학과 석박통합과정  
 [주 관심분야] GaAs MMIC 회로설계, CMOS RFIC 회로설계, 무선전력전송 시스템

박 명 철 [RFcore/선임연구원]



2011년 2월: 광운대학교 전자공학과 (공학사)  
 2016년 2월: 광운대학교 전자공학과 (석박통합과정)  
 2016년 3월~2016년 12월: 전자부품연구원 연구원  
 2017년 1월~현재: RFcore 선임연구원  
 [주 관심분야] 무선 통신 및 레이다 시스템을 위한 CMOS RF/Analog 집적회로 설계

심 상 훈 [RFcore/수석연구원]



2001년 2월: 한국과학기술원 전자공학과 (공학사)  
 2003년 2월: 한국과학기술원 전자공학과 (공학석사)  
 2009년 2월: 한국과학기술원 전자공학과 (공학박사)  
 2010년 1월~현재: RFcore 수석연구원

[주 관심분야] 능동위상배열시스템을 위한 MMIC(CMOS, GaN, GaAs, SOI) 개발

김 승 민 [실리콘알앤디/연구원]



2014년 2월: 호남대학교 이동통신공학과 (공학사)  
 2015년 6월~현재: 실리콘알앤디 연구원  
 [주 관심분야] GaAs MMIC 회로설계, GaN MMIC 회로설계

박 복 주 [RFcore/수석연구원]



1996년 2월: 포항공과대학교 전기 및 전자  
공학과 (공학사)

2001년 2월: University of Massachusetts 전  
기 및 컴퓨터공학과 (공학석사)

1995년~1999년: 현대전자 연구원

2001년~2005년: Skyworks Solution Inc. Se-  
nior Engineer

2005년~2012년: 삼성전자 Digital Media & Communication R&D  
센터 수석연구원

2016년~현재: RF코어 수석연구원

[주 관심분야] RFIC 개발, 전력증폭기 MMIC(CMOS, SOI, GaN,  
GaAs) 개발

어 윤 성 [광운대학교/교수]



1993년 2월: 한국과학기술원 전기 및 전자  
공학과 (공학사)

1995년 2월: 한국과학기술원 전기 및 전자  
공학과 (공학석사)

2001년 2월: 한국과학기술원 전기 및 전자  
공학과 (공학박사)

2000년 8월~2002년 8월: LG전자기술원

RF Team 선임연구원

2002년 9월~2005년 8월: 삼성종합기술원 Chip Solution Center  
책임연구원

2005년 9월~현재: 광운대학교 전자공학과 교수

2009년 9월~현재: 실리콘알앤디 대표이사 (겸)

[주 관심분야] GaAs MMIC 회로설계, CMOS RFIC 회로설계,  
무선전력전송 시스템, UWB Radar IC